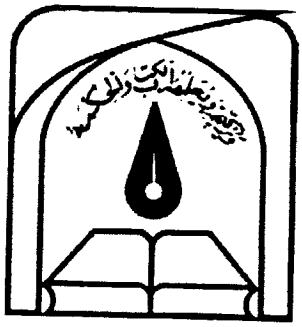
٤/١/١
٣ج ١ أ ى
رائل جلة

بسم الله الرحمن الرحيم

٣٤٠٧

۱۳۸۰ /۷/ ۲۰



مرکز اطلاعات و مدارک علمی ایران
تحویل مدارک

مرکز اطلاعات و مدارک علمی ایران
تحویل مدارک

دانشگاه تربیت مدرس

دانشکده فنی

پایان‌نامه دوره کارشناسی ارشد مهندسی برق–الکترونیک

طراحی مبدل زمان به دیجیتال با دقت بالا

013324

محسن جلالی

استاد راهنما

دکتر عبدالرضا نبوی

۳۹۴۰۷

اسفند ۱۳۷۹

دانشگاه تربیت مدرس

تاییدیه هیات داوران

آقای **محسن جلالی** پایان‌نامه ۶ واحدی خود را با عنوان **طراحی مبدل زمان به دیجیتال** با دقت بالا در تاریخ **۷۹/۱۲/۲۸** ارائه کردند. اعضای هیات داوران نسخه نهائی این پایان‌نامه را از نظر فرم و محتوی تایید و پذیرش آنرا برای تکمیل درجه کارشناسی ارشد رشته مهندسی برق باگرایش **الکترونیک** پیشنهاد می‌کنند.

اعضای هیات داوران	نام و نام خانوادگی	امضاء
۱ـ استاد راهنما :	آقای دکتر نبوی	
۲ـ استاد مشاور :	—	
۳ـ استادان ممتحن :	آقای دکتر کبیر	
	آقای دکتر کمره‌ای	
۴ـ مدیر گروه :	آقای دکتر لطفی‌زاد	
(یا نمایندهٔ گروه تخصصی)		

لطفی زاد

این نسخه به عنوان نسخه نهایی پایان‌نامه/رساله مورد تأیید است.

امضای استاد راهنما:

بسمه تعالی

آیین‌نامهٔ چاپ پایان‌نامه (رساله)های دانشجویان دانشگاه تربیت مدرّس

نظر به اینکه چاپ و انتشار پایان‌نامه (رساله)های تحصیلی دانشجویان دانشگاه تربیت مدرّس، مبیّن بخشی از فعالیتهای علمی - پژوهشی دانشگاه است بنابراین به منظور آگاهی و رعایت حقوق دانشگاه، دانش‌آموختگان این دانشگاه نسبت به رعایت موارد ذیل متعهد می‌شوند:

مادّهٔ ۱ در صورت اقدام به چاپ پایان‌نامه (رساله)ی خود، مراتب را قبلاً به طور کتبی به «دفتر نشر آثار علمی» دانشگاه اطلاع دهد.

مادّهٔ ۲ در صفحهٔ سوم کتاب (پس از برگ شناسنامه)، عبارت ذیل را چاپ کند:

«کتاب حاضر، حاصل پایان‌نامهٔ کارشناسی ارشد/رسالهٔ دکتری نگارنده در رشتهٔ ..... است که در سال ..... در دانشکدهٔ ..... دانشگاه تربیت مدرّس به راهنمایی سرکار خانم/جناب آقای دکتر ..... ، مشاورهٔ سرکار خانم/جناب آقای دکتر ..... و مشاورهٔ سرکار خانم/جناب آقای دکتر ..... از آن دفاع شده است.»

مادّهٔ ۳ به منظور جبران بخشی از هزینه‌های انتشارات دانشگاه، تعداد یک درصد شمارگان کتاب (در هر نوبت چاپ) را به «دفتر نشر آثار علمی» دانشگاه اهدا کند. دانشگاه می‌تواند مازاد نیاز خود را به نفع مرکز نشر در معرض فروش قرار دهد.

مادّهٔ ۴ در صورت عدم رعایت مادّهٔ ۳، ۵۰٪ بهای شمارگان چاپ‌شده را به عنوان خسارت به دانشگاه تربیت مدرّس، تأدیه کند.

مادّهٔ ۵ دانشجو تعهد و قبول می‌کند در صورت خودداری از پرداخت بهای خسارت، دانشگاه می‌تواند خسارت مذکور را از طریق مراجع قضایی مطالبه و وصول کند؛ به علاوه به دانشگاه حق می‌دهد به منظور استیفای حقوق خود، از طریق دادگاه، معادل وجه مذکور در مادّهٔ ۴ را از محلّ توقیف کتابهای عرضه‌شدهٔ نگارنده برای فروش، تأمین نماید.

مادّهٔ ۶ اینجانب ..... دانشجوی رشته ..... مقطع ..... تعهد فوق و ضمانت اجرایی آن را قبول کرده، به آن ملتزم می‌شوم.

نام و نام‌خانوادگی:

تاریخ و امضا:

تقدیم به

خانواده‌ام

که در دوران تحصیل همواره یاریگر و مشوقم بوده‌اند

هرکه سپاس آفریده را بجای نیاورد، آفریدگار را سپاس‌گزاری نکرده است.

وظیفه خود می‌دانم از همه عزیزانی که اینجانب را در انجام این تحقیق یاری نموده‌اند، بویژه استاد گرانقدر، جناب آقای دکتر عبدالرضا نبوی، که راهنمایی آن را بر عهده داشته‌اند، صمیمانه تشکر و قدردانی نمایم. همچنین از سایر اساتید گروه الکترونیک آقایان دکتر کبیر، دکتر لطفی‌زاد، دکتر مروج و دکتر احمدی که در ارتقای علمی اینجانب نقش شایانی داشته‌اند نهایت سپاس‌گزاری را بجای می آورم.

چکیده:

در این پایان‌نامه، یک مبدل زمان به دیجیتال با دقت ۲۳ پیکوثانیه بر اساس ساختار مبدل‌های آنالوگ به دیجیتال Dual-Slope با تکنولوژی 0.5µm CMOS دیجیتال طراحی شده است. د ر ایـن طرح جهت رسیدن به دقت بالا از بلوک‌های جمع‌کننده جریان با ضریب بسط زیاد استفاده شده است. این بلوک‌ها طوری طراحی شده‌اند که وضعیت آنها کاملاً نسبت به یکدیگر متقارن باشند تا اثر منـابع خطا کمینه گردد. همچنین در طراحی هر یک از بخشهای سیسـتم سـازگـار بـودن آن بـا تکنولـوژی دیجیتال کاملاً در نظر گرفته شده است.

مدار مبدل با نرم‌افزار HSpice و با استفاده از مدل شبیه‌سازی BSIM 3v3 (level 49) بـرای ترانزیستورهای MOS شبیه‌سازی شده است. گستره انـدازه‌گـیری مبـدل ۵ نـانو ثانیـه بـوده و بـرای شمارش پالس خروجی از یک پالس ساعت با فرکانس ۲۰۰ مگاهرتز استفاده شده است. توان مصرفی مبدل در این شرایط با ولتاژ تغذیه ۳/۳ ولت، ۴ میلی وات اندازه‌گیری شده است.

کلمات کلیدی:

مبدل زمان به دیجیتال، مبدل زمان به بار، مبدل زمـان بـه ولتـاژ، مبـدل آنـالوگ بـه دیجیتـال Dual- Slope، تکنولوژی دیجیتال

فهرست مطالب

عناوین — صفحه

فصل اول: مقدمه

۱-۱ اهمیت تحقیق..... ۲

۱-۲ هدف تحقیق ۴

۱-۳ روش تحقیق..... ۴

فصل دوم: بررسی ساختارهای مبدلهای T/D دقت بالا

۲-۱ مقدمه..... ۷

۲-۲ روشهای برای بهبود دقت شمارنده ها..... ۷

۲-۳ تقسیم بندی کلی روش‌های طراحی مبدل‌های TDC ۸

۲-۳-۱ روش‌های مبتنی بر استفاده از چند شمارنده..... ۹

۲-۳-۱-۱ بکارگیری چند نوسانگر با فرکانسهای یکسان

ولی با فازهای متفاوت..... ۹

۲-۳-۱-۲ استفاده از دو نوسان گر با فرکانس‌های متفاوت..... ۱۰

۲-۳-۲ روش‌هایی مبتنی بر استفاده از مدارهای درون یاب..... ۱۰

۲-۳-۲-۱ انواع مدارهای درون یاب..... ۱۲

۲-۴ خط تأخیر پایدار شده بوسیله فیدبک..... ۱۲

۲-۴-۱ خط تأخیر بر اساس تأخیر انتشار..... ۱۳

۲-۴-۲ خط تأخیر بر اساس اختلاف بین دو تأخیر..... ۱۵

۲-۴-۲-۱ خطوط تأخیر کاهنده طول پالس..... ۱۶

۲-۴-۲-۲ خطوط تأخیر ورنیر..... ۱۶
۲-۴-۳ نحوه طراحی حلقه‌های فیدبک..... ۱۹
۲-۴-۳-۱ حلقه‌های قفل فاز ۲۰
۲-۴-۳-۲ حلقه‌های قفل تأخیر..... ۲۱
۲-۴-۴ بررسی کلی..... ۲۲
۲-۵ تجمع جریان ثابت..... ۲۴
۲-۵-۱ مبدل زمان به ولتاژ..... ۲۴
۲-۵-۲ مبدل زمان به بار..... ۲۶
۲-۵-۳ بررسی کلی..... ۲۹

فصل سوم: ویژگی‌های لازم در بخش‌های مختلف مبدل‌های T/D طراحی شده به روش TCC

۳-۱ مقدمه..... ۳۲
۳-۲ طراحی یک ساختار مناسب برای مبدل TCC ۳۳
۳-۳ نکاتی که باید در طراحی مبدل TVC در نظر گرفت..... ۳۴
۳-۳-۱ نحوه طراحی پالس‌های ورودی..... ۳۵
۳-۳-۲ اثر خازن‌های پارازیت..... ۳۷
۳-۳-۳ اثر تغییرات فرایند ساخت برروی سوئیچ‌های جریان..... ۳۸
۳-۳-۴ شرایط لازم برای منبع جریان..... ۳۸
۳-۳-۵ شیوه‌های بدست آوردن بهترین تناسب در خازن‌های ذخیره کننده..... ۴۰
۳-۴ انتخاب نوع مناسب خازن..... ۴۵
۳-۴-۱ خازن صفحه‌ای فلز با فلز یا فلز با پلی‌سیلیکان..... ۴۵

۳-۴-۲ خازن پیون..... ۴۶
۳-۴-۳ خازن‌های عایق نازک..... ۴۶
۳-۴-۴ خازن گیت..... ۴۷
۳-۴-۵ خازن‌های فرکتال..... ۵۱
۳-۵ طراحی مقایسه‌گر مناسب به همراه مدار حذف آفست آن..... ۵۳
۳-۵-۱ استفاده از بارهای قابل تصحیح..... ۵۳
۳-۵-۲ بکارگیری حافظه‌های پایدار..... ۵۴
۳-۵-۳ فنون صفر خودکار..... ۵۴
۳-۵-۴ روش‌های خود تصحیح کننده دیجیتالی..... ۵۶
۳-۵-۵ طراحی بکمک ترانزیستورهای FGT ۵۷

فصل چهارم: مدارهای طراحی و شبیه‌سازی شده برای مبدل T/D

۴-۱ مقدمه..... ۶۰
۴-۲ مدار تولید کننده پالس‌های ورودی..... ۶۱
۴-۳ آینه جریان دقیق با مقاومت خروجی زیاد..... ۶۶
۴-۳-۱ آینه جریان همسان شده دینامیکی..... ۶۶
۴-۳-۲ آینه جریان با فیدبک فعال منفی..... ۶۷
۴-۴ سوئیچ‌های جریان و ولتاژ..... ۷۲
۴-۴-۱ سوئیچ‌های جریان..... ۷۳
۴-۴-۲ سوئیچ‌های ولتاژ..... ۷۵
۴-۵ بافر رابط بین خازنهای جمع کننده و مقایسه‌گر..... ۷۷
۴-۶ مقایسه‌گر..... ۸۰

۴-۶-۱ مدار داخلی مقایسه‌گر..... ۸۰
۴-۶-۲ بخش حذف کننده آفست..... ۸۶
۴-۶-۲-۱ مبدل دیجیتال به آنالوگ..... ۸۶
۴-۶-۲-۲ واحد کنترل..... ۸۷
۴-۷ مدارهای بایاس..... ۹۰
۴-۷-۱ ولتاژ بایاس ۹۰
۴-۷-۲ جریان بایاس ۹۳

فصل پنجم: نتایج و پیشنهادها

۵-۱ مشخصات سیستم..... ۹۶
۵-۲ نتایج حاصل از اندازه‌گیری..... ۹۶
۵-۳ پیشنهادها..... ۱۰۰

مراجع..... ۱۰۱
واژه‌نامه فارسی به انگلیسی..... ۱۰۸
واژه‌نامه انگلیسی به فارسی..... ۱۰۹

فصل اول

مقدمه

۱

۱-۱ اهمیت تحقیق

مبدل زمان به دیجیتال یا TDC[1] سیستمی است که برای اندازه‌گیری بسیار دقیق زمان به کارگرفته می‌شود. این سیستم‌ها امروزه به عنوان یک ابزار دقیق در سنجش زمان در بسیاری ازکاربردها همچون رادارهای لیزری[2]، بینایی روبات‌ها[3]، پردازش سیگنال‌های ویدیویی[4]، آزمایش‌های‌فیزیکی (برای تعیین زمان رانش[5] و یا شناسایی ذرات از روی جرم آنها[6])، صنایع پزشکی[7] و غیره به‌طور گسترده به کار گرفته می‌شوند. با توجه به رشد سریع فن آوری در حوزه‌های ذکر شده، نیاز به‌مبدل‌هایی که بتوانند دقت بهتری را ارائه دهند، روز افزون می‌باشد.

در حالت عادی و در یک تکنولوژی خاص، کوچکترین واحد زمانی که می‌توان اندازه‌گیری‌کرد برابر با ۱/fmax می‌باشد که fmax ماکزیمم فرکانس قابل دسترسی در تکنولوژی مورد نظر است. تکنولوژی‌های سریع همانند Bipolar-ECL [۲،۱] یا GaAs [۴،۳] می‌توانند امکان دسترسی به‌واحدهای زمانی خیلی دقیقتر را در ازای پرداخت هزینه بالاتر و مصرف توان بیشتر میسرسازند. اما

1- Time to Digital Converter (TDC)
2- Lidar
3- Robot vision
4- Video signal processing
5- Drift time
6- Mass spectroscopy
7- Medical thomography

هدف ما به کارگیری روشهایی است که به کمک آنها بتوان بر محدودیت ۱/fmax درتکنولوژی CMOS که بسیار ارزان‌تر و از لحاظ توان مصرفی بهینه‌تر است فائق آمد.

در سالهای اخیر، تقاضا برای سیستم‌های الکترونیکی کوچکتر و ارزان‌تر، شرکت‌های سازنده مدارهای مجتمع را به سمت مجتمع کردن تمامی مدارها (آنالوگ و دیجیتال) درون یک تراشه واحدسوق داده است. از طرفی به علت تقاضای زیاد برای مدارهای دیجیتالی ، تکنولوژی‌های طراحی این‌مدارها پیشرفت‌های زیادی داشته است. اما این تکنولوژی‌ها مشخصه‌های لازم را جهت طراحی بهینه مدارهای آنالوگ دارا نیستند [۵]. همچنین از آنجا که مدارهای مجتمع ترکیبی[1] نوعی به طورعمده مدارهای دیجیتال را شامل می‌شوند، فن آوری ساخت آنها طوری در نظر گرفته می‌شود که‌برای خواص عملکرد دیجیتالی بهینه باشد. در عمل این بدین معنی است که CMOS دیجیتال‌پرکاربردترین فن آوری می‌باشد. در نتیجه به مدارهای آنالوگی نیاز می‌باشد که با این فن‌آوری سازگار باشند[۶].

در طراحی مدارهای آنالوگ به صورتی که کاملا با تکنولوژی دیجیتال مطابقت و سازگاری‌داشته باشند، مزایای زیادی وجود دارد. مدارهای مجتمع ترکیبی معمولا دارای چگالی بیشتر، ولتاژ تغذیه پایین‌تر و توان مصرفی کمتری هستند. علاوه بر این، زمان ارایه به بازار[2] محصولات پیشرفته‌کمتر می‌شودو مفهوم "کل سیستم روی یک تراشه"[3] عینیت پیدا می‌کند. بطوریکه در کنارپردازشگرهای قوی می‌توان مدارهایی را که اطلاعات لازم را برای آنها فراهم می‌کنند و به واقع رابط آنها با دنیای بیرون هستند، داشت [۷]. و سرانجام اینکه تست سیستم‌ها بعد از ساخت آسان‌تر وارزان‌تر تمام می‌شود. زیرا یا می‌توان از مدارهای دیجیتال روی تراشه جهت تست و آزمایش بخش‌های آنالوگ بهره

مرکز اطلاعات و مدارک علمی ایران
تهیه مدارک

1-Mixed-mode
2-Time to market
3-System on chip

گرفت و یا اینکه در کنار سیستم، مدارهای کمکی همانند حافظه‌ها یا توابع‌منطقی (که زیاد هزینه بردار نیست) قرار داد و از آنها برای تست نهایی سیستم استفاده کرد [۶].

۱-۲ هدف تحقیق

با توجه به اهمیت‌های ذکر شده در فوق، تکنولوژی CMOS دیجیتال بـه علـت ارزان بـودن، قابلیت مجتمع سازی بیشتر آن و همچنیـن امکـان دسـتیابی بـه تـوان مصرفـی کمـتر نسـبت به‌تکنولوژی‌های Bipolar ، BiCMOS و GaAs بسیار مناسب‌تر به نظر می‌رسد. بنابراین هـدف از این‌تحقیق، طراحی مبدل زمان به دیجیتال با دقت بالا در تکنولوژی CMOS دیجیتالی است کـه‌دقت آن قابل مقایسه یا بهتر از مبدل‌های طراحی شده در تکنولوژی‌های دیگر بوده و توان‌مصرفی آن کم و ولتاژ تغذیه آن نیز تا حد امکان کوچک باشد. چرا که برای کاهش توان مصرفی مدارهای دیجیتـال، این مدارهامعمولا با ولتاژ تغذیه کم کار می‌کنند ، بنابراین جهت حذف هزینه اضـافی بـه کـارگیـری مبدل‌های DC-DC برای تولید یک ولتاژ تغذیه دیگر، مبدل طراحی شده بایستی بتواند با ولتاژ تغذیـه پایین کارکند [۸].

۱-۳ روش تحقیق

برای طراحی مبدلی که بتواند نیازهای مطرح شده در بالا را برآورده سازد، ابتدا یک سـاختار مبدل زمان به دیجیتال که دارای توانایی ارائه دقت بالایی بوده انتخاب گشته و سپس سعی شده است بخش‌های مختلف آن با این فرض که تکنولوژی CMOS دیجیتال است، با اعمال روش‌های مداری و سیستمی، طوری طراحی شوند که در نهایت بتوان به دقت خیلی بالایی دسترسی پیدا کرد. در طـی تمامی این مراحل علاوه بر توجه به ولتاژ تغذیه پایین، چشم داشتی هم به توان مصرفی بلوک‌ها وجود داشته تا توان مصرفی کل مبدل پایین و در حد معقول باشد. همچنین تلاش شده است که در برابـر نارسایی‌های تکنولوژی CMOS دیجیتال تدابیر خاصی اتخاذ شود تا قابلیت عملکرد صحیح مـدار