دانشگاه صنعتی اصفهان

دانشکده برق و کامپیوتر

طراحی و شبیه‌سازی آموزش شبکه‌های عصبی مصنوعی بصورت مدارهای VLSI آنالوگ به‌منظور پیاده‌سازی توابع دیجیتال

پایان‌نامه کارشناسی ارشد الکترونیک

بهزاد جعفری

استاد راهنما

دکتر محمدرضا احمدزاده

۱۳۸۵

فهرست مطالب

عنوان **صفحه**

فهرست مطالب ..... هفت

چکیده ۱

فصل اول : مقدمه

۱-۱- مقدمه ۲

۱-۲- پیاده‌سازی سخت‌افزاری شبکه‌های‌عصبی ۳

۱-۳- کاربردهای مختلف شبکه‌های‌عصبی ۵

۱-۳-۱- پردازش سیگنال ۵

۱-۳-۲- پردازش اطلاعات تصویری ۶

۱-۳-۳- سیستم‌های ارتباطاتی ۷

۱-۳-۴- کنترل هوشمند ۹

۱-۳-۵- روش‌های بهینه‌سازی ۹

۱-۳-۶- کاربردهای دیگر ۱۰

۱-۲- مرور فصل‌ها ۱۰

۱-۲-۱- محاسبات آنالوگ ۱۱

۱-۲-۲- شبکه‌های‌عصبی VLSI ۱۲

فصل دوم : محاسبات آنالوگ با استفاده از مدارهای انتقال خطی دینامیکی

۲-۱- مقدمه ۱۳

۲-۲- مدارهای انتقال خطی با استفاده از ترانزیستورهای دوقطبی ۱۳

۲-۳- مدارهای انتقال خطی با استفاده از ماسفت بکاررفته در ناحیهٔ عملیاتی زیرآستانه ۱۴

۲-۴- مدارهای انتقال خطی با استفاده از ماسفت بکاررفته در ناحیهٔ عملیاتی فوق‌آستانه ۱۵

۲-۵- مدارهای انتقال خطی با استفاده از المانهای ورودی خطی چندگانه ۱۶

فصل سوم : محاسبات آنالوگ با استفاده از مدارهای انتقال خطی زیرآستانهٔ دینامیک

۳-۱- مقدمه ۱۷

۳-۲- مدارهای انتقال خطی با استفاده از گیت شناور ۱۸

۳-۲-۱- مدار مربوط به عمل مجذور ۱۹

۳-۲-۲- مدار مربوط به عمل جذر ۲۰

۳-۲-۳- مدار مربوط به اعمال ضرب و تقسیم ۲۰

۳-۳- بارگذاری بار گیت بصورت دینامیک ۲۲

۳-۴- مدار مربوط به نرمال‌سازی ریشهٔ دوم میانگین حسابی توان‌های دوم (جمع برداری)..... ۲۶

۳-۵- نتایج شبیه‌سازی ۲۷

۳-۶- بررسی عوامل مؤثر در عملکرد مدار ۳۰

۳-۶-۱- اثر ارلی ۳۰

۳-۶-۲- اثرات ساعت ۳۱

۳-۶-۳- مصالحه بین سرعت و دقت مدار ۳۲

۳-۷- مقایسه بین مدارهای طراحی شده با تکنیک گیت شناور و بازنشانی دینامیکی ۳۲

۳-۷-۱- مزایای روش گیت شناور ۳۲

۳-۷-۱- مزایای روش دینامیکی ۳۳

۳-۸- جمع‌بندی ۳۴

فصل چهارم : الگوریتم ها، محدودیت‌ها و پیاده‌سازی‌های مربوط به شبکهٔ عصبی VLSI

۴-۱- مقدمه ۳۵

۴-۲- الگوریتم‌های مربوط به شبکهٔ عصبی VLSI ۳۶

۴-۲-۱- الگوریتم پس‌انتشار ۳۶

۴-۲-۲- اغتشاش مربوط به نرون ۳۷

۴-۲-۳- اغتشاشات وزنی بصورت سری ۳۸

۴-۲-۴- اغتشاش نرونی با وزن جمع شده ۳۹

۴-۲-۵- اغتشاش وزنی بصورت موازی ۳۹

۴-۲-۶- قانون اغتشاش زنجیری ۴۰

۴-۲-۷- روش پیش خور ۴۱
۴-۳- محدودیت‌های شبکهٔ عصبی VLSI ۴۱
۴-۳-۱- تعداد توابع قابل‌یادگیری با وزن‌های دارای دقت محدود ۴۱
۴-۳-۲- قابلیت آموزش‌پذیری با وزن‌های دارای دقت محدود ۴۲
۴-۳-۳- ذخیره‌سازی وزنی بصورت آنالوگ ۴۲
۴-۴- پیاده‌سازی‌های شبکه عصبی VLSI ۴۳
۴-۴-۱- پیاده‌سازی‌های مربوط به شبکهٔ عصبی تقابلی ۴۴
۴-۴-۲- پیاده‌سازی‌های مربوط به شبکهٔ عصبی اغتشاشی ۴۵
۴-۵- جمع‌بندی ۴۶

فصل پنجم : طراحی یک شبکهٔ عصبی VLSI با استفاده از ضرب‌کننده‌های آنالوگ و باس وزنی دیجیتال سری

۵-۱- مقدمه ۴۸
۵-۲- سیناپس ۴۹
۵-۳- نرون ۵۲
۵-۴- باس وزنی سری ۵۵
۵-۵- شبکهٔ پیش‌خور ۵۷
۵-۶- الگوریتم آموزشی ۵۹
۵-۷- نتایج شبیه‌سازی ۵۹
۵-۸- جمع‌بندی ۶۳

فصل ششم : طراحی یک شبکهٔ عصبی VLSI بوسیلهٔ اغتشاشات وزنی موازی

۶-۱- مقدمه ۶۴
۶-۲- شیفت‌رجیسترهایی با فیدبک خطی ۶۵
۶-۳- تولید کننده‌های نویز شبه تصادفی چندگانه ۶۸
۶-۴- المانهای ذخیره‌سازی وزن با استفاده از کانتر up/down ۷۰
۶-۵- شبکهٔ پیش‌خور با اغتشاشات موازی ۷۱
۶-۶- بلوک اینورتری ۷۲
۶-۷- الگوریتم آموزشی ۷۳

۶-۸- بخش مقایسهٔ خطا ۷۴
۶-۹- نتایج شبیه‌سازی ۷۶
۶-۱۰- جمع‌بندی ۷۸

فصل هفتم : نتیجه‌گیری و پیشنهادات

۷-۱- مقدمه ۸۰
۷-۲- نتیجه‌گیری ۸۱
۷-۲-۱- مدارهای انتقال خطی مربوط به ماسفت زیرآستانه بااستفاده از سیستم بازنشانی دینامیکی ۸۱
۷-۲-۲- شبکه‌های عصبی VLSI ۸۱
۷-۳- پیشنهادات ۸۲

چکیده

طبیعت ازسیستم‌های پیشرفته‌ای تشکیل شده است که قادر به انجام محاسبات پیچیده بوده و توانایی تطبیق‌پذیری و آموزش با استفاده از اجزای آنالوگ را دارا می‌باشد. گرچه سیستمهای دیجیتال به‌طورقابل‌توجهی نسبت به سیستمهای آنالوگ برحسب دقت عملکرد، بالابودن سرعت و عملیات محاسباتی دارای مزیت می‌باشند، ولی این سیستمها از نظر توان نمی‌توانند عملکرد بهتری نسبت به سیستمهای آنالوگ داشته باشند. در این پایان‌نامه مدارهای VLSI آنالوگ که برای اجرای توابع ریاضی و پیاده‌سازی شبکه‌های عصبی بکار می‌روند، نشان داده شده است. این مدارها برای اجرای محاسبات موازی و درنظرگرفتن عملکرد توان پایین بلوک‌های ساختاری آنالوگ طراحی شده‌اند. مدارهایی برای انجام عملیات جذر، مجذور و ضرب/تقسیم طراحی شده و یک مدار که براساس کاسکود کردن مدارهای قبلی پایه‌گذاری شده است، بعنوان یک بردار نرمالیزه و برای بیان سهولت طراحی مدارات پیچیده با استفاده از مدارهای ساده، معرفی و تحلیل شده است. در این تحقیق دو شبکهٔعصبی پیش‌خور نیز با استفاده از بلوک‌های ساختاری توان پایین طراحی شده‌است. شبکهٔ اول از سیناپس‌ها و نرون‌های آنالوگ و یک باس وزنی سری دیجیتال تشکیل شده است. این شبکه به‌صورت حلقه‌ای با استفاده از یک کامپیوتر برای کنترل و نوسازی وزن‌ها آموزش خواهد یافت. در شبکهٔ بعدی، وزن‌ها بصورت دیجیتال پیاده‌سازی می‌شوند و برای تنظیم آنها از شمارنده استفاده شده‌است. یک الگوریتم نوسازی وزن برمبنای بکارگیری اغتشاشات موازی بکار گرفته شده است. شبکه از تولیدکننده‌های بیت شبه‌تصادفی چندگانه برای اغتشاش همهٔ وزن‌ها بصورت موازی استفاده خواهد کرد. برخی از ساختارهای قبل از نظر سرعت عملکرد و همچنین فضای مورد نیاز برای پیاده‌سازی بر روی تراشه دارای مشخصات مطلوبی نبودند. در این پایان‌نامه سعی شده است تا تغییراتی در بلوک‌های اساسی تشکیل دهندهٔ شبکه‌های عصبی انجام گیرد تا سرعت آموزش‌پذیری این شبکه‌ها افزایش یافته و همچنین با بکارگیری المانهایی که دارای حجم کمتری می‌باشند، فضای مورد نیاز برای پیاده‌سازی کاهش یابد. همچنین برای تولید نویزهای ناهمبسته، از دو LFSR و یک شبکهٔ XOR که وظیفهٔ ترکیب خروجی‌های مربوط‌به پایه‌های متفاوت شیفت‌رجیستر را برعهده دارند، استفاده گردیده است. نتایج شبیه‌سازی بعضی از توابع دیجیتال مانند AND و XOR، بیانگر آموزش موفقیت‌آمیز این شبکه‌ها می‌باشد.

فصل اول

مقدمه

۱-۱- مقدمه

گرچه سیستمهای دیجیتال به طور قابل‌توجهی نسبت به سیستمهای آنالوگ برحسب دقت عملکرد، بالابودن سرعت و عملیات محاسباتی بهتر هستند ولی این سیستمها ازنظر توان نمی‌توانند عملکرد بهتری نسبت به سیستمهای آنالوگ داشته باشند. باتوجه به کاربردهای زیادی که استفاده از سیستمهای دیجیتال را مورد توجه قرار داده است، طراحی مدارهای آنالوگ برای بکارگیری در جاهایی که معادلهای دیجیتال نمی‌توانند به‌خوبی وظایف خود را انجام دهند، ادامه می‌یابد. برای مثال در مدارهای فوق العاده سریع مانند کاربردهای بی سیم[۱]، نیاز استفاده از تکنیک های طراحی آنالوگ احساس می‌شود. همچنین در کاربردهایی که به توان فوق‌العاده پایین نیاز است مانند پزشکی، المانهای قابل کاشت[۲] و وسایل سبک و قابل حمل[۳] نیز ممکن است استفاده از مدارهای دیجیتال مناسب نباشد. سرانجام اهمیت مدارهای آنالوگ در ارتباط با جهان خواهد بود زیرا که جهان واقعی از سیگنالهای آنالوگ تشکیل شده است و این سیگنالهای آنالوگ هرگز جانشینی نخواهند داشت.

---

۱. wireless applications

۲. Implantable devices

۳. Portable devices

ثابت شده است که شبکه‌های‌عصبی درکاربردهایی که بین انسان و ماشین رابطهٔ متقابل وجود دارد مانند شناسایی دستخط و صوت، می‌توانند بسیار مفید باشند. گرچه این شبکه‌ها را می‌توان با میکروپروسسورهای دیجیتال پیاده‌سازی نمود اما افزایش و پیشرفت وسایل قابل‌حمل که دارای باتری‌هایی با طول عمر محدود می‌باشند، باعث شده‌است که استفاده از راه‌حل‌هایی برای صرفه‌جویی توان در این المانها ضروری باشد. بعلاوه محدودهٔ عملکرد مدارهای شبکه‌های‌عصبی را می‌توان از توان پایین تا سرعت بالا برحسب کاربردهای ویژهٔ موردنظر تغییر داد. موازی‌بودن ذاتی شبکه‌های عصبی، عملکردهای فوق العاده سریع در مدارهای VLSI[۱] آنالوگ را امکان‌پذیرمی‌سازد.

۱-۲- پیاده‌سازی سخت‌افزاری شبکه‌های عصبی

شبکه‌های عصبی ممکن است به‌وسیلهٔ مدارات دیجیتال، مدارات آنالوگ، و یا ترکیبی از هر دو طراحی شوند. طراحی به‌وسیلهٔ مدارهای دیجیتال بسیار آسان است. مدارات دیجیتال بهتر شناخته شده‌اند و اغلب نسبت به سایر مدارها، بیشتر مورد استفاده قرار می‌گیرند. در این مدارها، ورودی و خروجی، باینری هستند و این موضوع باعث می‌شود که محاسبات خیلی آسانتر انجام شود، لیکن شبکه‌های عصبی دیجیتال مجموعهٔ کاربردی محدودی دارند.

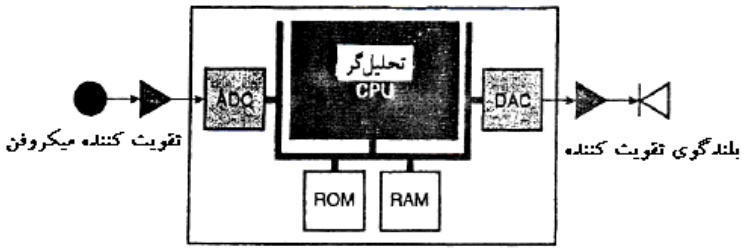
طراحی به‌وسیلهٔ مدارات آنالوگ، پیچیدگی بیشتری دارد. در این مدارها از تقویت‌کننده‌های عملیاتی استفاده می‌شود، لذا می‌بایست بر نظریهٔ تقویت‌کننده‌های عملیاتی که شامل تکنیک‌های جبران‌سازی و مقیاس‌گذاری است، تسلط داشته باشیم. علاوه بر آن، فهم عملکرد کامپیوترهای آنالوگ برای صاحبنظران اصلی این فن، کارآمد خواهد بود.

علاوه بر مدارات دیجیتال و آنالوگ شبکهٔ عصبی، اجرای منطقی برنامه‌ریزی شده‌ای نیز در کنار آنها وجود دارند. یک میکروپروسسور (نوعاً یک CPU همه‌منظوره) به‌صورت مجتمع با یک مبدّل دیجیتال به آنالوگ (DAC) و یک مبدّل آنالوگ به دیجیتال (ADC)، همینطور حافظه‌های RAM و ROM و گاهی اوقات با یک پردازشگر سیگنال دیجیتال (DSP[۲]) و یا با یک واحد محاسباتی برای انجام دادن سریع محاسبات ریاضی، ساخته می‌شود. چنین ساختاری در ترکیب و پردازش گفتار، زمانی که یک میکروفن با یک تقویت‌کننده در ورودی مدار آنالوگ ADC و یک تقویت‌کننده به‌همراه یک بلندگو در خروجی مورد استفاده واقع شوند، مفید است. چنین ساختاری در شکل ۱-۱ نشان داده شده است[۱].

---

۱. Very Larg Scale Integration

۲. Digital Signal Processor



شکل ۱-۱: نمایش الگوریتمی از ANN در کاربردهای تشخیص صدا

این شبکه به همراه مقادیر وزنی که در حافظهٔ RAM قرار داده شده‌اند، الگو و روشی که در حافظهٔ ROM قرار داده شده است و عملیات جمع و ضربی که برای انجام عملیات میکروپروسسور اجرا می‌شوند، نقش یک شبکهٔ عصبی واقعی را بازی می‌کند. میکروپروسسور برمبنای ورودی و مقادیر وزنی موجود که در حافظهٔ RAM ذخیره شده است و نیز با توجه به الگوریتم نشان دهندهٔ نوع وسیلهٔ متصل شده، یک خروجی را محاسبه یا پردازش می‌کند. بخش اختیاری پردازش سیگنال(DSP) یا واحد محاسبات ریاضی، صرفاً محاسبات ریاضی را برای تسریع بخشیدن به امر تشخیص الگو و پردازش انجام می‌دهند. در نهایت می‌توان گفت، الگوریتم میکروپروسسوری با شبکهٔ عصبی واقعی قابل رقابت است. چنین شبکه‌های عصبی با توجه به یک الگوریتم یادگیری نظارتی، آموزش می‌بینند، که به‌وسیلهٔ آن اطلاعات ورودی که کلمات یا صداها هستند به‌وسیلهٔ یک میکروفن اعمال شده و خروجی واقعی به‌وسیلهٔ بلندگو به‌دست آورده می‌شود. صدای ورودی در واحد زمان، نمونه‌گیری می‌شود و به‌وسیلهٔ ADC به‌صورت اطلاعات دیجیتال درمی‌آید. الگوریتم، سیگنالهای نمونه‌گیری شدهٔ دیجیتالی را پردازش می‌کند. شبکهٔ عصبی الگوریتمی، مقادیر وزنی را که در حافظهٔ RAM ذخیره می‌شود تنظیم می‌کند، نمونه‌های پردازش شده گفتار، پس‌پردازش می‌شوند و سپس توسط DAC به یک سیگنال آنالوگ تبدیل شده تا از بلندگو شنیده شوند. اگر خروجی مطلوب نباشد، پردازشگر مقادیر وزنی، شبکه را تنظیم می‌کند تا اینکه خروجی مطلوب به‌دست آورده شود. با استفاده از این روش، یک میکروپروسسور با قیمت کم برای پردازش گفتار و تصحیح آن، طراحی شده است که مبنای آن یک کامپیوتر با اعمال محدود یا RISC[۱] می‌باشد.

یک موضوع در طراحی شبکه‌های عصبی، ساخت وزن‌های اتصالی می‌باشد. انعطاف‌پذیر بودن شبکه به این مطلب اشاره دارد که این وزنهای اتصالی قابل تغییراند. با این وجود، مقاومت نمی‌تواند انعطاف‌پذیری لازم را برآورده سازد. این موضوع به‌وسیلهٔ متخصصان شبکه‌های عصبی تشخیص داده شده و به کمک حافظه یا مدارات MOS مکمل یا CMOS برای حل این مشکل، تلاش‌های جدی صورت گرفته است[۱].

---

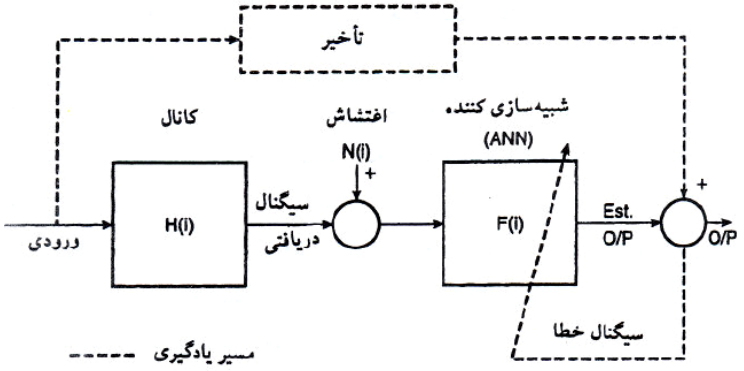
۱. Reduced Instruction Set Computer

مجتمع کردن شبکه‌های عصبی بر روی تراشه، هدف اصلی بسیاری از محققان در دانشگاهها و شرکت‌ها بوده است. با مجتمع کردن این شبکه‌ها، اندازه‌ها کوچکتر شده، قدرت مصرفی مدار کم و امکان استفاده از شبکه‌های عصبی در کاربردهای واقعی حاصل می‌شود. شبکه‌های عصبی مجتمع با پیچیدگی خیلی زیاد(VLSI) با اینکه از نظر ساختمان از یک طرح تا طرح دیگر با هم تفاوت دارند، ولی هر شرکتی، ساختار و معماری خود را به نحوی اختیار می‌کند که طرح جدید از طرح قبلی‌اش بهتر شود. اگر چه شبکه‌های عصبی مجتمع VLSI همه منظوره پیشرفت کرده‌اند، با وجود این پیشرفت اساسی در اکثر مدارات VLSI با کاربرد خاص مانند پردازش اطلاعات خاص، تشخیص دست‌نوشت‌ها و کاربردهای دیگر صورت گرفته است.

۱-۳- کاربردهای مختلف شبکه‌های عصبی

۱-۳-۱- پردازش سیگنال

در سیستم‌های مخابراتی دیجیتال، سیگنالهای اغتشاشی باعث ایجاد تداخل نمادین می‌شوند. این مسأله به صورت گسترده‌ای مورد مطالعه قرار گرفته و روشهای پیشرفته‌ای همانند روش آقای لوکی ابداع گشته است[۲]. لوکی در شبیه‌سازی، یک خط با خصوصیات تأخیری و سرهایی با بهرهٔ قابل تنظیم را بکار برد(فیلتر عرضی). با تکامل تدریجی شبکه‌های عصبی، روش‌های مختلف مبتنی بر شبکهٔ عصبی ارائه شده است، که به‌کارگیری شبکه‌های چندلایه(که ورودی‌های آن، خروجی‌های یک خط تأخیری هستند) ارائه گردیده است و این، به‌مفهوم یک شبکهٔ عصبی تأخیر زمانی یا TDNN[۱] است. شکل ۱-۲ کاربرد یک شبکهٔ عصبی را در شبیه‌سازی نشان می‌دهد[۳].



شکل ۱-۲: کانال پایه‌ای بوسیلهٔ شبیه‌سازی ANN

۱. Time Delay Neural Network

یک خط تأخیری انشعاب‌دار[1] و یک شبکهٔ پرسپترون ۱-۱۲-۱۲-۸ در یک تراشه به‌صورت VLSI مجتمع‌شده، برای شبیه‌سازی کانال‌های مخابراتی دیجیتالی به کار گرفته می‌شوند. فیلترکردن به‌صورت تطبیقی(جداسازی سیگنال اصلی از نویز متغیر) بر اساس شبکه‌های عصبی چند لایهٔ تأخیری، و با کمک روش‌های فازی برای جداسازی نویز از سیگنال تصویر پیشنهاد شده است. علاوه بر فیلترکردن نویز بازسازی تصویر بر اساس اطلاعات از بین رفته در یک سیستم کدکننده تصویر، ازجمله زمینه‌هایی هستند که در آنها از شبکه‌های عصبی استفاده شده‌اند. در روشهای مشابهی از یک TDNN در دیسک‌های فشرده، برای شبیه‌سازی سیگنال‌های نوری استفاده شده است و ظرفیت ذخیره‌سازی در آنها را ۴/۷ مرتبه بالاتر برده است[۴]. علاوه بر اینها در زمینهٔ تصحیح خطا، کاربردهایی ازTDNN ها گزارش شده است.

۱-۳-۲- پردازش اطلاعات تصویری

- **تشخیص حروف دست نوشته**

روشهای تشخیص حروف دست نوشت شده، در زمرهٔ بیشترین انتشارات کاربردی بسیاری از کمپانی‌ها می‌باشد. یکی از جدیدترین، مؤثرترین و جالب‌ترین آنها، تشخیص دهندهٔ تصویر حروف(OCR[2]) می‌باشد که از ۱۰ میلیون مقادیر وزنی اتصالی و ۳۶۰۰۰ گره استفاده می‌کند و قادر است ۷۰۰۰ نوع حروف ژاپنی در ۵۰ نوع فونت مختلف با اندازه‌ها و موقعیت‌های مختلف را با دقت ۹۰٪ تشخیص دهد. برای انجام یادگیری با استفاده از شبکهٔ عصبی، سخت افزار باید تقریباً ۱۰ تریلیون عملکرد را با استفاده از تغییر الگوریتم LVQ به صورت STLVQ[3] اجرا کند، تا اینکه میزان دقت به ۹۸٪ برسد که در این صورت می‌تواند با الگوریتم LVQ2 با دقت ۹۵/۷٪ درصد و روش پس‌انتشار با دقت ۹۴/۱٪ مقایسه شود. لازم به تذکر است که STLVQ در مقایسه با سایر روش‌ها به محاسباتی به‌اندازهٔ ۱۰ برابر محاسبات آنها نیاز دارد.

- **تشخیص تصاویر واقعی(مرئی)**

تشخیص تصاویر مرئی، کاربردهای بسیار زیادی بخصوص درمورد فرمان و هدایت خودکار و ماشین‌کاری و نیز در پردازش تصاویر همانند ارزیابی، فشرده‌سازی، و تغییر شکل تصاویر، و فعالیت‌های خاص در سینماتوگرافی و کاربردهای گرافیکی دیگر دارد. همچنین در موارد شناسایی و سیستم‌های امنیتی، تشخیص کف دست، تشخیص اثر انگشت، تشخیص عنبیهٔ چشم و تشخیص صورت، مورد استفاده قرار می‌گیرند. در حالت کلی می‌توان روش‌های تشخیص الگو را بصورت زیر دسته‌بندی کرد:

---

۱. Tapped Delay Line

۲. Optical Character Reader

۳. Shift Tolerent Learning Vector Quantization

۱ – تشخیص الگوی آماری، که در این روش، الگوها بصورت الگوریتمی و منظم استخراج می‌شوند و سپس از تکنیک‌های تطبیق دهندهٔ ظاهر استفاده می‌شود.

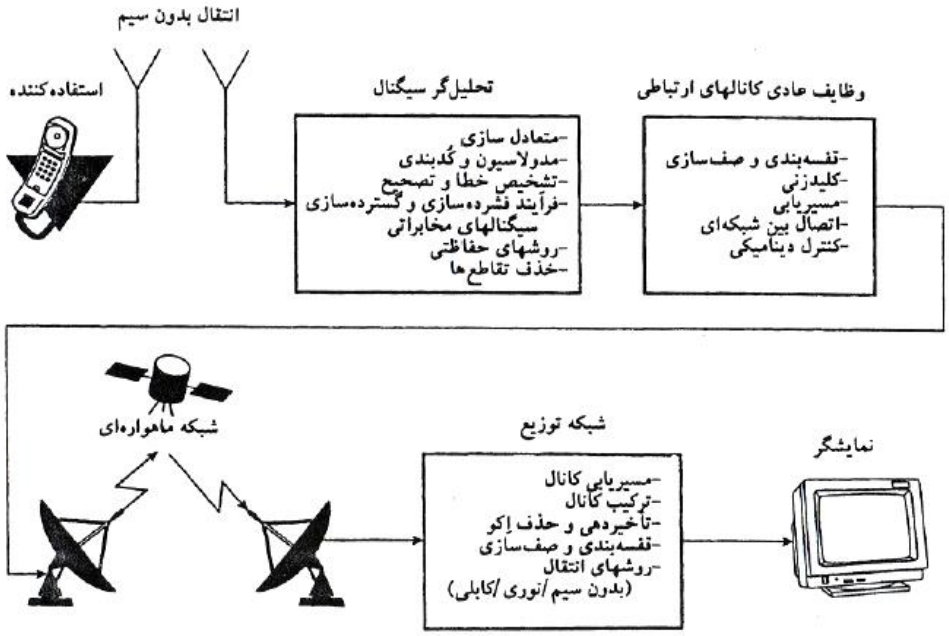
۲– تشخیص الگوی ساختاری که در این روش اجزای اولیهٔ طرح مشخص شده و ارتباط بین آنها بوسیلهٔ نمودار درختی یا گراف نمایش داده می‌شود.

۳– شبکه‌های عصبی

۱-۳-۳- سیستم‌های ارتباطاتی

- **پردازش مکالمه**

مسیر مخابره یک سیگنال در شبکهٔ مخابراتی مسیری کاملاً پیچیده است. شکل ۱-۳ سعی در نشان دادن مسیرهای مختلف سیگنال در شبکهٔ مخابراتی دارد که بر تصحیح سیگنال اثر داشته و موارد کاربردی شبکه‌های عصبی و منطق فازی را بیان می‌کند[۵]. در طول این زمان(بر حسب میلی ثانیه) بین سیستم مخابراتی که به تلفن متصل می‌شود با سیستم سوئیچینگ، یک روند ارتباطی اجرا می‌شود. در نتیجه، زمانی که شماره تلفن مقصد گرفته می‌شود، سوئیچ، یک مسیر بین مبداء و وسیلهٔ مقصد برقرار می‌کند. درضمن پردازش مکالمه باید مسأله عدم امنیت به‌وسیلهٔ سیستم ارتباطی برطرف شود و از این مسأله اطمینان حاصل شود که پس از وصل ارتباط تلفنی، از مسأله عدم درز موارد گفته شده درضمن مکالمه، مطمئن باشیم.



شکل ۱-۳: مسیرهای ارتباطی ایجاد شده، تغییر شکل سیگنالها و وظایف قسمت‌های مختلف

- **کلید زنی(سوئیچینگ)**

یک سوئیچ در یک شبکهٔ ارتباطی، سیستمی است که کانال مخابراتی را تعیین می‌کند. با تماس‌گرفتن(شماره گرفتن) یک مسیر مخابراتی تقاضا می‌شود. سوئیچ، که با عملکرد آن بر مبنای مسیرهای آزاد قابل دسترس است، یک مسیر برای تلفن مبدأ انتخاب می‌کند. سوئیچ در حالت کلی، ممکن است به‌صورت یک جعبهٔ ماتریس $n \times m$ مشاهده شود که یکی از n ورودی آن باید به یکی از m خروجی متصل شده باشد. مسیر ایجاد شده به شمارهٔ مقصد، قابل دسترس بودن مسیرهای شاخه‌ای فیریکی در سوئیچ و به بسیاری از متغیرهای دیگر وابسته است. برای حل مسأله سوئیچ کردن، استفاده از شبکه‌های عصبی پیشنهاد شده است[۶].

- **کنترل ترافیک**

در شبکه‌های ارتباطی با پهنای باند وسیع، لازم است که عملکرد کلی ترافیک سیستم ارزیابی شود. در حالت کلی، این مسأله، صف در شبکه می‌باشد. تا به امروز، این مسأله به‌وسیلهٔ روش‌های تقریبی مانند پخش تقریبی و درون‌یابی حل شده است. وقتی بار ترافیک سنگین باشد، روش اول بخوبی عمل می‌کند و زمانی‌که ترافیک سنگین نیست، عملاً دقت زیادی ندارد. در روش دوم، با تغییر تعداد ورودی‌های وارد شده به سیستم و تعداد دفعات سرویس‌دهی، دقتش کاهش می‌یابد. در این رابطه، روشی که از یک شبکهٔ عصبی ساده سه لایهٔ پیش‌خور، که از الگوریتم پس‌انتشار استفاده می‌کند،پیشنهاد شده است[۷].

- **برنامه‌ریزی و مسیریابی شبکه‌های رادیویی بسته‌ای**

شبکه‌های رادیویی بسته‌ای چند جهشه شبکه‌هایی هستند که فرکانس حامل فرستنده یا گیرندهٔ آنها به‌همراه جهش‌های مداوم تغییر می‌کنند. فرض می‌شود که انتقال بسته‌های آنها در فاصله‌های زمانی متناوب و مکرر و در گره‌های غیر متداخل شونده صورت می‌گیرد. دسترسی به کانال، بدون درنظر گرفتن محتوی آن دارای اهمیت عمده‌ای است. زیرا در حداقل تعداد شکافهای زمانی توسط بسته‌های ارسال شده، مؤثر بوده است. در سیستم‌های با دسترسی چندگانه تقسیم و روش تقسیم کدی با طیف وسیع، امکان‌پذیر است که برای چند گره از شبکه به‌طور لحظه‌ای، در همان الگوها و بخش‌های مکرر فرکانس‌های جهشی مختلفی استفاده می‌شود. تعیین برنامه‌هایی که حداکثر ترافیک را در حداقل تعداد شکاف‌های زمانی به‌کار گیرند، یک مسأله بهینه‌سازی ترکیبی پیچیده‌ای است. یک راه متداول در برنامه‌های فعال‌سازی پیوسته، به‌کار بردن یک شبکهٔ عصبی هاپ‌فیلد برای ایجاد برنامه‌های ارتباطی می‌باشد[۸]. بنابراین، شبکهٔ عصبی هاپ‌فیلد در این کاربرد، یک وظیفهٔ بهینه‌سازی نسبتاً ساده را انجام می‌دهد.

- **شبکه‌های مخابراتی بر روی خطوط انتقال قدرت**

زمانی که خطوط انتقال قدرت بعنوان یک کانال ارتباطی مورد استفاده قرار می‌گیرند، خصوصیات کانال با تغییر قدرت بار، تغییر خواهد کرد. یک شبکهٔ عصبی با آموزش بدون نظارت به‌علت قابلیتش در پی‌گیری تغییر متغییرها ممکن است در اینجا مورد استفاده قرار گیرد. در این رابطه، کاربرد یک شبکهٔ عصبی با خصوصیات یادگیری بدون نظارت گزارش شده است که در یک خط انتقال با یک طیف مخابراتی گسترده به‌کار رفته است[۹].

۱-۳-۴- کنترل هوشمند

کنترل تطبیقی با استفاده از کامپیوترها، از سال ۱۹۷۰ به‌طور وسیعی پیشرفت کرده است[۱۰]. پیدایش یافته‌های مهم با استفاده از کنترل هوشمند همچنان ادامه دارد و این روشها که از شبکه‌های عصبی استفاده می‌کنند، در بازارها کاربرد زیادی پیدا کرده‌اند. بطور مثال، یک مسأله مهم در کنترل موتورهای صنعتی، قابلیت پیش‌گویی و حدس خطاها و اشکالات این سیستم است. اشکالات موتور به متغیرهای خاص موتور مانند جریان‌های گذرا، مشخصات کهنگی، موقعیت موتور و خصوصیات دیگری که عمل پیشگویی خطا را بسیار مشکل می‌کنند، بستگی دارد. شبکه‌های عصبی برای یادگیری ثابت‌های جریان موتور و نیز خصوصیات نصب، بکار گرفته می‌شوند. بدین ترتیب به‌وسیلهٔ آنها یک پیشگویی دقیق با دقت ۸۰٪ تا ۹۰٪ صورت می‌گیرد که با سایر روش‌های پیشگویی(با حداکثر ۳۰٪) قابل مقایسه می‌باشد.

کاربردهای بسیار زیاد و مختلفی از شبکه‌های عصبی در کنترل هوشمند سیستم‌های نقلیه، روباتیک و سایر تکنولوژی‌ها را نیز می‌توان در مجلات و تحقیقات انجام شده یافت[۱۱].

۱-۳-۵- روشهای بهینه‌سازی

روش‌های بهینه‌سازی در بسیاری از سیستم‌های نظم‌دهنده بکار گرفته می‌شوند. یک الگوریتم یادگیری شبکهٔ عصبی، یک الگوریتم بهینه‌سازی است. با این وجود، مسائل بهینه‌سازی اساسی برای ارزیابی عملکرد شبکه‌های عصبی مورد استفاده واقع می‌شوند که ۲ مورد از آنها عبارتند از TSP[۱](مسأله سفر بهینه) و دیگری KTD[۲] (مسأله تعیین حرکت اجباری مهره)است[۱۲]. مسأله TSP در مورد n شهر مشخص با فواصل مشخص d_{ij}(که فاصلهٔ بین دو شهر i و j است) می‌باشد، که کوتاهترین راه مسافرتی را برای تنها یک بار مسافرت به هر شهر، و در نهایت برگشت به شهر اول پیدا می‌کند. مسأله KTD در مورد حرکت مهره اسب است که

۱. Traveling Salesman Problem

۲. Knights Tour Dilemma

برروی یک صفحهٔ شطرنجی n×n به‌صورت L حرکت می‌کند و تمامی مربع‌های روی صفحه شطرنجی را امتحان کرده، تنها یکبار هر مربع را در نظر می‌گیرد، نهایتاً به مربع اصلی بر می‌گردد. با در نظر گرفتن روال شبکه‌های عصبی در مورد تعیین حرکت مهره اسب، یک حرکت، یک حالت را نشان می‌دهد. هر حالت، متشکل از دو نرون است یکی برای آمدن به داخل مربع و دیگری برای بیرون رفتن از مربع. شبکه به‌منظور پایداری از نرون‌های McCulloch_Pitts به همراه مقداری پس‌مانده استفاده می‌نماید. کل نرونهای مورد نیاز به مقدار $p(p-1)/2$ می‌باشد که p تعداد مربع‌ها در ماتریس صفحه شطرنجی است[۱۲].

۱-۳-۶- کاربردهای دیگر

به‌جز موارد بیان شده، مجموعهٔ بزرگ دیگری از کاربردهای شبکهٔ عصبی نیز شناخته شده است. این در حالی است که کاربردهای شبکه‌های عصبی روز به روز در حال افزایش است. این روشها برای تشخیص صورت، تهیه سخنرانی از روی متن، سیستم‌های ماهواره‌ای ناوبری، تعیین اعتبار امضای دستی و چک کردن آن، طبقه‌بندی سیگنالهای رادار هواپیما، تشخیص هدف به صورت خودکار، پردازش تصویر بلادرنگ، هدایت خودکار سیستم‌ها، کنترل سروموتورها، پیش‌بینی و قابلیت تشخیص فعالیت‌های خورشیدی، طبقه‌بندی واکنش سلول‌های خون و تجزیه خون، ردیابی سرطان، تحلیل‌های اسپکتروسکوبیک، تجزیهٔ بنزین، مهندسی شیمی، تعیین خستگی قطعات مکانیکی، پیش‌گویی و پیش‌بینی ایجاد صاعقه، پیش‌گویی و تشخیص اولویت وام‌ها، تشخیص تقلب در کارت اعتباری، پیشگویی و تعیین میزان موجودی فروشگاه، حل مسائل مختلف، حرکت مغناطیسی وسایل نقلیه و کاربردهای خانگی به همراه بسیاری از کاربردهای دیگر، بکار می‌رود.

۱-۴- مرور فصل‌ها

در این پایان نامه طراحی چند مدار که در کاربردهای آنالوگ مفید می‌باشند، نشان داده شده است. درابتدا، گروهی از مدارهایی که برای انجام محاسبات پایهٔ آنالوگ مانند توان، جذر، ضرب و تقسیم مطلوب می‌باشند، بررسی می‌شوند. این مدارها با سطوح جریان فوق العاده پایین کار می‌کنند و در کاربردهایی که به طراحی مدارهای کم توان احتیاج است، می‌توانند مورد استفاده قرار گیرند. سپس چندین مدار برای پیاده‌سازی ساختارهای مختلف شبکهٔعصبی بیان شده است. برخی از ساختارهای معمول از نظر سرعت عملکرد و همچنین فضای مورد نیاز برای پیاده‌سازی بر روی تراشه دارای مشخصات مطلوبی نبودند. در این پایان‌نامه سعی شده است تا تغییراتی در بلوک‌های اساسی تشکیل دهندهٔ شبکه‌های عصبی انجام گیرد تا سرعت آموزش‌پذیری این شبکه‌ها افزایش یافته و همچنین با بکارگیری المانهایی که دارای حجم کمتری

می‌باشند فضای مورد نیاز برای پیاده‌سازی کاهش یابد. همچنین در طراحی‌های مربوط به شبکه‌های عصبی با استفاده از بلوک‌های ساختاری توان پایین، سعی شده است برای بهینه شدن زمان آموزش و سطح اشغال شده توسط شبکه و همچنین تولید نویزهای ناهمبسته، از دو LFSR و یک شبکهٔ XOR که وظیفهٔ ترکیب خروجی‌های مربوط‌به پایه‌های متفاوت شیفت‌رجیستر را برعهده دارد، استفاده شده است.

۱-۴-۱- محاسبات آنالوگ

در فصل ۲ معرفی کوتاهی از مدارهای محاسباتی آنالوگ با تأکید برروی مدارهای انتقال خطی[۱] بیان‌شده‌است. درابتدا، بعضی از مدارهای انتقال خطی که بااستفاده ازمشخصات نمائی المانهایی مانند ترانزیستورهای دوقطبی پیاده‌سازی می‌شوند، بررسی‌خواهد شد. سپس چند نمونه از مدارهای انتقال خطی که بااستفاده از ترانزیستور ماسفت طراحی شده‌اند، تحلیل و بررسی می‌شوند. مشخصات نمائی در مدارهای انتقال خطی مربوط به ماسفت با عملکردی در ناحیهٔ زیرآستانه نیز همانند ترانزیستورهای دو قطبی استخراج شده است درحالیکه در مدارهای انتقال خطی مربوط به ماسفت با عملکردی در ناحیهٔ فوق‌آستانه مشخصات توانی مورداستفاده قرار خواهدگرفت و به طراحی متفاوتی نسبت به مدارهای قبل احتیاج خواهد بود. چنانچه بیان‌شده‌است، مدارهای انتقال خطی، شبکه‌ای از المانهای ورودی خطی و چندگانه را شامل می‌شوند و مبنای مدارهای شرح داده شده در فصل ۳ می‌باشند.

در فصل ۳ نمونه‌ای از مدارهای ماسفت آنالوگ که می‌توانند برای انجام بسیاری از محاسبات آنالوگ بکاررروند، نشان‌داده‌شده‌است. در این مدارها ماسفت‌ها در ناحیهٔ زیرآستانه‌شان مورد استفاده قرارمی‌گیرند. تعدادی بلوک ساختاری که محاسبات مربوط به توان، جذر، ضرب و تقسیم را انجام می‌دهند نیز نشان‌داده‌شده‌است. طراحی این مدارها مقدمه‌ای است از طراحی سایر مدارهای کم‌توان که برای انجام سایر محاسبات مختلف دیگر مورد نیاز می‌باشند. در ادامه، بلوک های ساختاری بیان شده به‌یکدیگر متصل‌می‌شوند تا مدار پیچیده‌تری طرح گردد که عمل نرمالیزه‌سازی جریان را بوسیلهٔ جذر مجموع توانی همهٔ جریانها انجام دهد. هریک‌از این مدارها دارای سوئیچ‌هایی در ورودی گیت‌های شناورشان می‌باشند که بصورت دینامیک عمل بازنشانی حاملها[۲] را در گیت‌های شناورشان انجام می‌دهند.

---

۱. Translinear circuits

۲. restore the charges

۱-۴-۲- شبکه‌های عصبی VLSI

در فصل ۴ شبکه‌های‌عصبی VLSI بصورت مختصر بررسی‌شده است. درابتدا قوانین آموزشی متغیری که برای پیاده‌سازی VLSI آنالوگ مناسب می‌باشند، بیان شده است. سپس بعضی از نکاتی که در ارتباط با شبکه‌های‌عصبی VLSI آنالوگ می‌باشند مانند وزنهای با دقت محدود[۱] و راه‌های ذخیره‌سازی وزن بررسی خواهد شد. همچنین چندین پیاده‌سازی از شبکه‌های عصبی VLSI آنالوگ نیز نشان داده می‌شود.

در فصل ۵ یک شبکهٔ‌عصبی پیش‌خور VLSI نشان‌داده‌شده‌است که بااستفاده از وزن‌های دیجیتال، نرون‌ها و ضرب‌کننده‌های سیناپسی آنالوگ طراحی‌شده‌است. شبکه از یک باس وزنی دیجیتال سری استفاده‌می‌کند که با قراردادن یک شیفت‌رجیستر طولانی در ورودی وزنها طراحی‌شده‌است. الگوریتم‌آموزشی استفاده‌شده بصورت تکنیک اغتشاش وزنی موازی می‌باشد. نتایج آموزشی برای یک شبکه با ۲ ورودی و ۱ خروجی که با تابع AND پیاده‌سازی شده است و برای یک شبکه با ۲ ورودی، ۲ لایهٔ پنهان و ۱ خروجی که با تابع XOR پیاده‌سازی شده است، نشان داده خواهد شد.

در فصل۶، یک شبکهٔ‌عصبی VLSI که از تکنیک نوسازی وزنی با اغتشاشات موازی استفاده‌می‌کند، نشان داده شده است. این شبکه نیز مانند شبکهٔ قبل از سیناپس‌ها و نرون‌های مشابه تشکیل شده است و از تولیدکننده‌های مربوط به اغتشاشات تصادفی و شمارنده‌هایی برای نوسازی عبارت دیجیتال تشکیل می‌شود. نتایج آموزشی برای یک شبکه با ۲ ورودی و ۱ خروجی که با تابع AND پیاده‌سازی شده است و یک شبکه با ۲ ورودی، ۲ لایهٔ پنهان و ۱ خروجی که با تابع XOR پیاده‌سازی شده است، نشان داده خواهد شد.

---

۱. limited precision weights

فصل دوم
محاسبات آنالوگ بااستفاده از مدارهای انتقال خطی

۲-۱- مقدمه

محاسبات آنالوگ انواع بسیار متنوعی را شامل می‌شود. برای مثال مدارهای آنالوگ می‌توانند بسیاری از انواع فیلترینگ سیگنال شامل فیلترهای پایین‌گذر، میان‌گذر و بالاگذر را انجام دهند. عموماً در این نوع مدارها تقویت‌کننده‌های عملیاتی به‌خوبی مشتق‌گیرها، انتگرال‌گیرها و مدارات بهره، مورد استفاده قرارگرفته‌اند. یک کلاس شناخته‌شده‌ای از مدارها برای انجام چنین کارهایی وجود دارد که به‌نام مدارهای انتقال خطی نامیده می‌شوند. ایدهٔ اصلی دراین مدارها استفاده از لگاریتم برای تبدیل ضرب و تقسیم به جمع و تفریق می‌باشد. این نوع از عملیات برای کسانی که در سالهای گذشته از خط‌کش مهندسی استفاده می‌کردند شناخته شده است.

۲-۲- مدارهای انتقال خطی بااستفاده از ترانزیستورهای دوقطبی

مبنای کار این نوع مدارها بر بکارگیری از روابط جریان - ولتاژ دیودها یا ترانزیستورهای دوقطبی که بصورت نمائی می‌باشند، صورت می‌پذیرد. برای یک ترانزیستور دوقطبی جریان کلکتور(I_C)، بعنوان تابعی از ولتاژ بیس امیترش(V_{be}) می‌باشد که بصورت زیر داده شده است[۱۳]،[۱۴]:

$$I_C = I_S \exp\left(\frac{V_{be}}{U_t}\right) \qquad (۱-۲)$$

I_S جریان اشباع و $U_t = KT/q$ ولتاژ حرارتی بوده که در دمای اتاق تقریباً برابر با مقدار ۲۶mv می‌باشد. در استفاده از این فرمول، ولتاژ بیس امیتر بعنوان ورودی مطرح شده است و جریان کلکتور نیز بعنوان خروجی می‌باشدکه عمل آنتی‌لگاریتم و یا توان را انجام خواهد داد. همچنین می‌توان جریان کلکتور را بعنوان ورودی و ولتاژ بیس امیتر را بعنوان خروجی درنظر گرفت بطوریکه کلکتور فقط دارای یک اتصال بوده و یک بافر ولتاژ برای خارج کردن آفست جریان بیس وجود داشته باشد. دراین‌حالت می‌توان معادله را بصورت زیر نمایش داد:

$$V_{be} = U_t \ln\left(\frac{I_C}{I_S}\right) \qquad (۲-۲)$$

بدین ترتیب با اتصال ترانزیستورها به یکدیگر و استفاده از تکنیک های لگاریتمی یا آنتی‌لگاریتمی می‌توان مدارهای متنوعی برای عملیات ضرب، تقسیم و توان بدست آورد. بهرحال همیشه بکارگیری این‌روش باعث بدست آوردن ساختار مداری مناسب برای کاربردهای ویژه نخواهد شد. برای بدست آوردن توابع مثلثاتی، استفاده از سایر تقریب های تابعی نیز امکان پذیر می‌باشد[۱۵].

۲-۳- مدارهای انتقال خطی بااستفاده از ماسفت بکار رفته در ناحیهٔ عملیاتی زیرآستانه[۱]

بدلیل شباهت‌های موجود بین معادلات ترانزیستور ماسفت در ناحیهٔ عملیاتی زیرآستانه و معادلات مربوط به ترانزیستور BJT می‌توان در بعضی از مواقع مستقیماً مدارهای انتقال خطی ساخته شده با BJT را به مداراتی با استفاده از ماسفت که در ناحیهٔ عملیاتی زیرآستانه بکار گرفته شده اند تبدیل کرد. بهرحال به‌دلیل غیرایده‌آل‌های موجود در ماسفت، باید بعضی از نکات مورد توجه قرار گیرد. برای ترانزیستورهای ماسفت در ناحیهٔ زیرآستانه جریان درین(I_d) تابعی از ولتاژ گیت- سورس اش(V_{gs}) می‌باشد[۴۲]:

$$I_d = I_0 \exp\left(\frac{\kappa V_{gs}}{U_t}\right) \qquad (۳-۲)$$

که I_0 ضریب جریانی پیش‌نمائی[۲] و k پارامتری وابسته به پروسه بوده که بطور نرمال حدود ۰/۷ می‌باشد. بنابراین واضح است که معادلهٔ ترانزیستور ماسفت در ناحیهٔ زیرآستانه با توجه به معرفی پارامتر k با معادلهٔ BJT فرق خواهد داشت. بدلیل وجود پارامتر k ، تغییر مدارهای انتقال خطی که بااستفاده از BJT طراحی

---

۱. Subthreshold MOS Translinear Circuits

۲. the preexponential current factor

شده‌اند به‌جای مدارهای ساخته شده با استفاده از ماسفت زیرآستانه، همیشه همان تابع ریاضی اجرا شده را نخواهدداد. برای مثال وقتی یک مدار، عمل جذر بر روی جریان را با استفاده از BJT انجام می‌دهد، وقتی به معادلهٔ ماسفت زیرآستانه تبدیل شود، باید به‌جای پارامتر k، عبارت $\frac{k}{k+1}$ را قرار داد[۴۲]. مقدار k=۱ باعث خواهدشد که ضریب توانی بکاررفته برابر با ۰/۵ شده و زمانی که k بطور نرمال دارای مقدار ۰/۷ گردد، ضزیب بکار رفته در توان برابر با ۰/۴۱ خواهد شد. بااین‌حال چند نمونه از مدارهای ماسفت زیرآستانه نیز وجود دارند که نشان دهندهٔ عدم وابستگی مدار به k بوده و شامل اضافه‌کردن چندین محدودیت برروی نوع توپولوژی‌های بکاررفته برای مدارهای انتقال خطی می‌باشند[۱۶]،[۱۷].

مدارهای انتقال خطی که با استفاده از ماسفت زیرآستانه طراحی می‌شوند نسبت به مدارهای انتقال خطی طراحی شده بااستفاده از BJT، بدلیل وارد شدن در ناحیهٔ معکوس[۱] قوی، دررنج دینامیکی‌شان بسیار محدود می‌باشند. بعلاوه مشخصات در نواحی انتقال از ناحیهٔ زیرآستانه تا بالای‌آستانه به آرامی تنزل می‌کنند. بهرحال بدلیل کم بودن جریان بیس موردنیاز، ممکن است اجرای عملیاتی که به توان پایین‌تر احتیاج دارند، با استفاده از مدارهای ماسفت زیرآستانه امکان‌پذیر باشد. همچنین در یک پروسهٔ MOS یکپارچه‌سازی آسان‌تر مدارها بااستفاده از مدارهای دیجیتال استاندارد براحتی امکان‌پذیر می‌باشد.

۲-۴- مدارهای انتقال خطی بااستفاده از ماسفت بکاررفته در ناحیهٔ عملیاتی فوق‌آستانه[۲]

از سالها قبل توانایی ترانزیستورهای ماسفت که در ناحیهٔ فوق‌آستانه کار می‌کنند برای نمایش دادن رفتار مدارهای انتقال خطی مشخص می‌باشد[۱۸]. برای یک ترانزیستور ماسفت فوق‌آستانه در ناحیهٔ اشباع، جریان درین بعنوان تابعی از ولتاژ گیت سورس‌اش بیان شده است:

$$I_d = K\left(V_{gs} - V_t\right)^2 \qquad (۲-۴)$$

بدلیل مشخصه توانی استفاده شده در معادلهٔ فوق، برای جداسازی آنها از مدارهای انتقال خطی که براساس مشخصات توانی بیان می‌شوند، این مدارها گاه به نام مدار انتقال خطی درجه دوم یا انتقال خطی ماسفتی نامیده می‌شوند. چندین مدار جذاب که محاسبات مربوط به اعمال مجذور، ضرب و تقسیم و همچنین جمع‌برداری را انجام می‌دهند، در ادامه نشان داده خواهد شد[۱۸]،[۲۲]،[۲۳]. هرچند تعداد زیادی از مدارها برروی استفاده از ترانزیستورهایی که در ناحیهٔ اشباع کار می‌کنند تکیه دارند، ولی این ترانزیستورها نسبت به ترانزیستورهای مورد استفاده در ناحیهٔ خطی یا تریود دارای مزایایی نیز می‌باشند[۲۴]. این مدارها معمولاً نسبت به مدارهای BJT در رنج دینامیکی‌شان بیشتر محدود می‌شوند که این محدودیت‌ها بوسیلهٔ عامل

---

۱. inversion

۲. Above Threshold MOS Translinear Circuits