٣٢٠٩٨

۱۳۸۰ /۱۱/ ۲۰
مرکز اطلاعات و مدارک علمی ایران

دانشگاه علم وصنعت ایران
دانشکده برق

پیاده سازی سخت افزاری شبکه های عصبی تغذیه مستقیم

لطفعلی شجاع

09667

پایان نامه برای دریافت درجه کارشناسی ارشد در رشته
مهندسی برق- الکترونیک

۳۲۰۹۸

استاد راهنما : دکتر ستارمیرزاکوچکی

۱۳۷۹

تقدیم به:

روح پاک پدرم ومادر مهربانم

چکیده :

در این پروژه تراشه ای جهت پیاده سازی شبکه های عصبی تغذیه مستقیم طراحی شده است.علت استفاده از شبکه های تغذیه مستقیم به این خاطر است که این نوع شبکه ها با آنکه قابلیت و مصارف کاربردی فراوانی دارند از نظر پیاده سازی هم ساده تر از انواع دیگر هستند. در طراحی این تراشه عموما از طراحی آنالوگ استفاده شده است و فقط جهت داشتن دقت بالاتر از وزنهای دیجیتال استفاده شده است .مدارات آنالوگ درعین بهره مندی از سرعت بالاتر سطح کمتری را اشغال می کنند. این تراشه قابلیت گسترش به هر چند لایه و هر تعداد سلول در هر لایه را دارد . آموزش شبکه در خارج آن صورت می گیرد و تراشه تنها جهت پیاده سازی شبکه است . در طراحی تراشه از تکنولوژی CMOS استفاده شده است .

سپاسگزاری

با سپاس فراوان از جناب آقای دکتر میرزاکوچکی که از راهنماییهای ارزنده ایشان درانجام این پایان نامه بهره مند شدم و تشکر از آقایان دکتر روئین تن ودکتر حاج قاسم که در نشست بررسی این پایان نامه شرکت نمودند.

فهرست

پیشگفتار ۱

فصل اول - شبکه های عصبی ۳

۱-۱) شبکه های عصبی مصنوعی ٤

۱-۲) شبکه های عصبی بیولوژیک ۷

۱-۳) کاربرد شبکه های عصبی ۸

۱-۳-۱) پردازش سیگنال ۸

۱-۳-۲) کنترل ۹

۱-۳-۳) تشخیص الگو ۹

۱-۳-٤) پزشکی ۹

۱-٤) معماری شبکه عصبی ۱۰

۱-٥) فرآیند یادگیری در شبکه های عصبی ۱۲

۱-٥-۱) آموزش با نظارت ۱۲

۱-٥-۲) آموزش بدون نظارت ۱۲

۱-٦) شبکه های تغذیه مستقیم ۱۲

۱-٦-۱) شبکه های تغذیه مستقیم تک لایه ۱۳

۱-۱-٦-۱) روشهای آموزش شبکه های تک لایه ۱۳

۱-۱-۱-٦-۱) پرسپترون ۱٤

۱-۱-۱-٦-۲) الگوریتم کمترین میانگین مربعات ۱۷

۱-۱-۱-٦-۳) روش یادگیری به کمک کاهش گرادیان ۱۸

۱-٦-۲) شبکه های تغذیه مستقیم چند لایه ۱۹

۱-۲-٦-۱) روش انتشار معکوس ۲۰

۲-۲-٦-۱) روش کاهش گرادیان ۲۱

۳-٦-۱) تعداد لایه های پنهان ۲٤

۷-۱) تابع اکتیواسیون ۲٤

۸-۱) مینیمم های محلی ۲٤

فصل دوم - پیاده سازی شبکه های عصبی ۲٦

۱-۲) دقت وزن ها ۲۸

۱-۱-۲) الگوریتم آموزش ۲۸

۲-۲) چند نمونه از تراشه های شبکه عصبی ۲۹

فصل سوم - کلیات طراحی ۳۲

۱-۳) مشخصات کلی ۳۳

۲-۳) نمودار بلوکی تراشه ۳۵

۳-۳) افزایش دقت وزن ها ۳۹

فصل چهارم - طراحی مدارها ٤۱

٤-۱) مدار بافر ولتاژ ٤۲

٤-۲) مدار تبدیل کننده ولتاژ به جریان ۵۰

٤-۳) سیناپس ۵٤

٤-۳-۱) مدار ضرب کننده ۵٤

٤-۳-۲) مدار حافظه وزن ۵۹

٤-۳-۲-۱) مدار ایجاد تاخیر ٦۳

٤-۳-۲-۲) مدار Driver ٦۵

٤-٤) مدار حامل جریان ۷۰

٤-۵) مدار سیگموید ۷٦

٤-٦) ارتباط بلوک ها و تحقق یک سلول کامل ۷۸

۱-٦-٤) اتصال حافظه های سیناپس به یکدیگر ۸۰
۷-٤) گسترش تعداد سلولها ۸۲
فصل پنجم - نتیجه گیری ۸٤
۱-٥) آزمودن طرح ۸٤
۲-٥) نتیجه گیری ۸۷
پیوست ها ۸۹
مرجعها و ماخذها ۱۰۲

فهرست شکلها

شکل ۱-۱ : یک نرون ساده. ۵

شکل ۲-۱ : یک شبکه عصبی ساده که سلول Y لایه مخفی را تشکیل می دهد و سلولهای Z_1 و Z_2 سلولهای لایه خروجی هستند. ۷

شکل ۳-۱ : نرون بیولوژیکی که در آن سه قسمت مختلف مشخص شده است. ۸

شکل ٤-۱ : یک شبکه عصبی تک لایه. ۱۰

شکل ۵-۱ : شبکه عصبی چند لایه. ۱۱

شکل ٦-۱ : شبکه بر گشتی. ۱۱

شکل ۷-۱ : یک پرسپترون که θ مقدار آستانه آن است. ۱٤

شکل ۸-۱ : خطی که دو کلاس C_1 و C_2 را جدا می کند. ۱۵

شکل ۹-۱ : شبکه تغذیه مستقیم با یک لایه مخفی و مقادیر آستانه مختلف. ۲۰

شکل ۱۰-۱ : شکل تابع سیگموییید. ۲۵

شکل ۱-۳ : مدل یک سلول عصبی. ۳۵

شکل ۲-۳ : نمودار بلوکی یک سلول عصبی. ۳٦

شکل ۳-۳ : نحوه گسترش سلولهای عصبی در هر لایه. ۳۷

شکل ٤-۳ : نحوه گسترش تعداد ورودیهای یک سلول عصبی. ۳۸

شکل ۵-۳ : نمودار بلوکی یک شبکه عصبی با چهار سلول چهار ورودی. ۳۸

شکل ٦-۳ : نحوه افزایش دقت وزنها. ٤۰

شکل ۱-٤ : مدار بافر ساده. ٤۳

شکل ۲-٤ : مدار بافر کامل ولتاژ. ٤٤

شکل ۳-٤ : مشخصه انتقالی مدار بافر ولتاژ. ٤٦

شکل ٤-٤ :پاسخ گذاری مدار بافرولتاژ با بار خازنی و بدون بار خازنی. ٤۷

شکل ۵-٤ : مدار مبدل ولتاژ به جریان. ۵۰

شکل ٦-٤ : پاسخ زمانی مدار مبدل ولتاژ به جریان. ٥٣

شکل ٧-٤ : مدار ضرب کننده سیناپس. ٥٤

شکل ٨-٤ : ارتباط مدار تبدیل کننده ولتاژ به جریان و مدار ضرب کننده. ٥٦

شکل ٩-٤ : جریان خروجی در چند وزن مختلف. ٥٧

شکل ١٠-٤ : جریان خروجی ضرب کننده بر حسب ولتاژ ورودی در یک وزن ثابت. ٥٨

شکل ١١-٤ : جریان خروجی ضرب کننده بر حسب ولتاژ ورودی در وزنهای مختلف. ٥٩

شکل ١٢-٤ : مدار سلول حافظه. ٦٠

شکل ١٣-٤ : زمانبندی سیگنالهای حافظه. ٦١

شکل ١٤-٤ : نحوه ساختن سیگنالهای P_{B3} ، P_{B2} ، P_{B1} . ٦٢

شکل ١٥-٤ : مدار تولید کننده تاخیر (Delay). ٦٣

شکل ١٦-٤ : خازن MOS . ٦٤

شکل ١٧-٤ : شکل موجهای ورودی و خروجی مدار تاخیر. ٦٤

شکل ١٨-٤ : خروجی سه واحد تاخیر دهنده که به صورت متوالی بسته شده اند. ٦٥

شکل ١٩-٤ : مدار Driver . ٦٥

شکل ٢٠-٤ : پاسخ مدار Driver . ٦٦

شکل ٢١-٤ : مدار گیت NOR . ٦٦

شکل ٢٢-٤ : مدار کامل تولید کننده سیگنالهای P_{B1} و P_{B2} و P_{B3} . ٦٨

شکل ٢٣-٤ : پاسخ مدار شکل (٢٢-٤). ٦٩

شکل ٢٤-٤ : مدار حامل جریان یک طرفه. ٧١

شکل ٢٥-٤ : مدار حامل جریان دو طرفه. ٧٢

شکل ٢٦-٤ : مشخصه انتقالی مدار حامل جریان. ٧٣

شکل ٢٧-٤ : تغییرات ولتاژ ورودی برحسب جریان ورودی. ٧٣

شکل ٢٨-٤ :پاسخ زمانی مدار حامل جریان با دامنه ورودی کم و متوسط و زیاد. ٧٤

شکل ٢٩-٤ : مدار سیگموید. ٧٦

شکل۳۰-٤ : مشخصه انتقالی مدار سیگموید. ۷۷

شکل۳۱-٤ : نحوه ارتباط قسمت های مختلف یک سلول عصبی. ۷۸

شکل۳۲-٤ : مدار یک سلول عصبی کامل. ۷۹

شکل۳۳-٤ : سلولهای حافظه در داخل واحد سیناپس. ۸۰

شکل۳٤-٤ : ارتباط حافظه های واحدهای سیناپس. ۸۱

شکل۳۵-٤ : مدار سویچ. ۸۳

شکل۳٦-٤ : یک شمارنده حلقوی جهت انتخاب یکی از خطوط. ۸۳

شکل۱-۵ : خطی که نقاط صفحه را به دو دسته تقسیم می کند. ۸٦

شکل۲-۵ : شبکه عصبی برای مثال بالا. ۸۷

فهرست جدول ها

جدول ۱-۲: مشخصات یک تراشه شبکه عصبی ۳۰

جدول ۲-۲: نمونه ای دیگر از مشخصات یک تراشه شبکه عصبی ۳۱

جدول ۳-۲: نمونه سوم از یک تراشه شبکه عصبی ۳۱

پیشگفتار

در سالیان اخیر شاهد حرکتی مستمر از تحقیقات صرفاًتئوری بـه تحقیقـات کـاربردی عملـی علی الخصوص در پردازش اطلاعات برای مسائلی که یا برای آنها راه حلـی موجـود نیسـت و یـا براحتی قابل حل نیستند بوده ایم. با عنایت به این حقیقت، علاقـه فزاینـده ای در توسـعه تئوریـک سیستمهای دینامیکی هوشمند مدل -آزاد[1] که مبتنی بر داده های تجربی هستند، ایجاد شـده اسـت. شبکه های عصبی مصنوعی[2] جزء این دسته از سیستمهای دینامیکی قرار دارند که با پـردازش روی داده های تجربی دانش یا قانون نهفته در ورای داده ها را به ساختار شبکه منتقل می کنند. به همیـن خاطر باین سیستمها هوشمند گویند چرا که بر اساس محاسبات روی داده هـای عـددی یـا مثالـها قوانین کلی را فرا می گیرند. این سیستمهای مبتنی بر هوش محاسباتی سعی در مدلسـازی سـاختار نرو- سیناپتیکی[3] مغز بشر دارند.

پیاده سازی ویژگیهای شگفت انگیز مغز در یک سیستم مصنوعی (سیستم دینامیکی ساخته دسـت بشر) همیشه وسوسه انگیز و مطلوب بوده است. بسیارند محققینی کـه طـی سـالها در ایـن زمینـه فعالیت کرده اند ، لیکن نتیجه این تلاشها، صرف نظر از یافته های ارزشمند، باور هر چه بیشتر این اصل بوده است که مغز بشر دست نیافتنی است. با تا کید بر این نکته که گذشته از متـافیزیک، دور از دسترس بودن ایده آل هوش طبیعی را می توان با عدم کفایت دانش موجود بشـر از فـیزیولوژی عصبی پذیرفت. باید اذعان داشت که عالی بودن هدف و کافی نبودن دانـش موجـود، خـود سـبب انگیزش پژوهشهای بیشتر و بیشتر در این زمینه بوده و خواهد بود، همچنان که امروزه شاهد بـروز چنین فعالیتهایی در قالب شبکه های عصبی مصنوعی هستیم. اغلب آنهایی که با چنین سیسـتمهایی آشنایی دارند، به اغراق آمیز بودن نام آنها معترفند.

این پایان نامه شامل پنج فصل می باشد.در فصل اول به کلیاتی در مورد شبکه های عصبی خواهیـم پرداخت. شبکه های عصبی مصنوعی و بیولوژیک بیان می شوند و مورد مقایسه قرار می گیرند.

---

1) Model- free

2) Artificial Neural Networks (ANN)

3) Neuro- Synaptic

در مورد فرآیند یادگیری شبکه های عصبی صحبت کوتاهی خواهد شد. شبکه های عصبی تغذیه مستقیم مفصلا مورد بررسی قرار می گیرند و چند الگوریتم مهم آموزش شبکه های عصبی تشریح خواهد شد.در فصل دوم چند نمونه از تراشه های ساخته شده در مورد شبکه های عصبی آورده می شود.در فصل سوم به کلیات طراحی خواهیم پرداخت.مشخصات کلی شبکه بیان می شود ونمودار بلوکی شبکه مورد بررسی قرار می گیرد.فصل چهارم به طراحی مدارات مربوط به قسمت های مختلف یک شبکه عصبی اختصاص دارد.در فصل پنجم پس از آزمودن طرح برای یک مساله نتایج کلی بیان می گردد.

فصل اول

شبکه های عصبی