



دانشگاه فردوسی مشهد

## دانشکده مهندسی

پایان نامه جهت اخذ درجه کارشناسی ارشد  
در مهندسی برق - الکترونیک

طراحی تقسیم‌کننده‌های قفل شده‌ی تزریقی LC فرکانس

بالا با هدف کاهش توان مصرفی

استاد راهنما: دکتر سasan ناصح

نگارش: سمیه اسدیان

شهریور ۱۳۹۰

بِسْمِ اللّٰهِ الرَّحْمٰنِ الرَّحِيْمِ

## تعهد نامه

اینجانب سمیه اسدیان دانشجوی دوره کارشناسی ارشد رشته مهندسی برق - الکترونیک دانشکده مهندسی دانشگاه فردوسی مشهد نویسنده پایان نامه طراحی تقسیم‌کننده‌های قفل شده‌ی تریقی LC‌افرکانس بالا با هدف کاهش توان مصرفی تحت راهنمایی دکتر سasan ناصح متعهد می‌شوم:

- تحقیقات در این پایان نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است.
- در استفاده از نتایج پژوهش‌های محققان دیگر به مرجع مورد استفاده استناد شده است.
- مطالب مندرج در پایان نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است.
- کلیه حقوق معنوی این اثر متعلق به دانشگاه فردوسی مشهد می‌باشد و مقالات مستخرج با نام «دانشگاه فردوسی مشهد» و یا «Ferdowsi University of Mashhad» به چاپ خواهد رسید.
- حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان نامه تأثیرگذار بوده اند در مقالات مستخرج از رساله رعایت شده است.
- در کلیه مراحل انجام این پایان نامه، در مواردی که از موجود زنده (یا بافت‌های آن‌ها) استفاده شده است ضوابط و اصول اخلاقی رعایت شده است.
- در کلیه مراحل انجام این پایان نامه، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است، اصل رازداری، ضوابط و اصول اخلاقی انسانی رعایت شده است.

### تاریخ

### امضای دانشجو

## مالکیت نتایج و حق نشر

- کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج، کتاب، برنامه‌های رایانه‌ای، نرم افزارها و تجهیزات ساخته شده) متعلق به دانشگاه فردوسی مشهد می‌باشد. این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود.
- استفاده از اطلاعات و نتایج موجود در پایان نامه بدون ذکر مرجع مجاز نمی‌باشد.

تعددیم به:

مادر مهر بانم

پدر بزرگوارم

خواهران عزیزم

و دوستانی که محبتهاشان را، پیچگاه فراموش نخواهم کرد.

تقدیر و مشکر:

بر خود لازم میدانم که از زحمات استاد کر اقدر م جناب آقای دکتر ناصح که بارا هنایی های ارزشمند شان  
مراد انجام این پروژه یاری دادند مشکر کنم.

همچنین از خانواده‌ی عزیزم که مایه‌ی دلگرمی من بودند و دعای خیر شان، همواره بدرقه‌ی راهنم بود  
پاسکنذارم.



دانشکده مهندسی

دانشگاه فردوس شیراز

## فرم چکیده پایان نامه تحصیلی دوره تحصیلات تکمیلی

دفتر مدیریت تحصیلات تکمیلی

**نام و نام خانوادگی دانشجو:** سمية اسدیان

**استاد راهنما:** دکتر ساسان ناصح

**استاد یا اساتید مشاور:** -

**گرایش:** الکترونیک

**رشته:** مهندسی برق

**دانشکده:** مهندسی

**مقطع:** کارشناسی ارشد

**تاریخ دفاع:** ۹۰/۶/۳۱

**تعداد صفحات:** ۶۵

**عنوان پایان نامه:** طراحی تقسیم‌کننده‌های قفل شده‌ی تزریقی LC فرکانس بالا با هدف کاهش توان مصرفی

**کلیدواژه‌ها:** تقسیم‌کننده‌ی قفل شده‌ی تزریقی، نسبت تقسیم ۳، تزریق تفاضلی، بازه‌ی قفل، توان مصرفی

### چکیده:

در سال‌های اخیر استفاده از تقسیم‌کننده‌های فرکانسی در سیستم‌های فرکانس بالا مانند ستزکننده‌های فرکانسی، سیستم‌های بازیابی کلاک و سیگنال ژنراتورها، مورد توجه بسیاری قرار گرفته است. امروزه تقاضا برای تقسیم‌کننده‌های فرکانسی با توان مصرفی پایین، بازه‌ی عملکرد وسیع، دقت و سرعت بالا، نویزفاز کم، و قابلیت جمجم سازی زیاد افزایش چشمگیری یافته است. در پاسخ به این تقاضا، تقسیم‌کننده‌های متنوعی ارائه شده است که کارترین آنها تقسیم‌کننده‌های قفل شده‌ی تزریقی مبتنی بر نوسان‌سازهای LC (LC-ILFD) می‌باشند. برای تزریق سیگنال در یک LC-ILFD با نسبت تقسیم ۳، روش‌های مختلفی پیشنهاد شده است که شامل تزریق سری، تزریق موازی و تزریق مستقیم می‌باشند. در این پژوهش دو روش تزریق برای تزریق سیگنال تفاضلی در یک LC-ILFD با نسبت تقسیم ۳ پیشنهاد شده است. در روش تزریق پیشنهادی اول که یک روش تزریق موازی است، جریان DC ترانزیستورهای تزریق حذف شده است که این امر بدون این که تاثیر منفی‌ای بر روی بازه‌ی قفل و یا نویزفاز تقسیم‌کننده داشته باشد، منجر به کاهش قابل توجهی در توان مصرفی آن می‌گردد. با استفاده از این روش تزریق، یک ILFD دنبال‌کننده نیز طراحی شده است. در روش تزریق پیشنهادی دوم، از خازن‌هایی که متصل به گیت ترانزیستورهای سوئیچ‌شونده هسته‌ی ILFD هستند استفاده شده است. از مزایای این روش تزریق می‌توان به توان مصرفی کم و نویزفاز پایین و قابلیت کار در ولتاژهای پایین اشاره نمود. از هر دو ILFD پیشنهادی می‌توان برای تقسیم فرکانسی با نسبت تقسیم ۲ نیز استفاده کرد. مدارهای ارائه شده، با استفاده از نرم‌افزار ADS و در تکنولوژی CMOS-RF ۰.۱۸ $\mu$ m شیبیه‌سازی شده‌اند.

امضاء استاد راهنما

## چکیده

در سال‌های اخیر استفاده از تقسیم‌کننده‌های فرکانسی در سیستم‌های فرکانس بالا مانند سنتز کننده‌های فرکانسی، سیستم‌های بازیابی کلاک و سیگنال ژنراتورها، مورد توجه بسیاری قرار گرفته است. تقسیم‌کننده‌های فرکانسی می‌توانند از یک سیگنال متناوب ورودی، خروجی متناوبی تولید کنند که فرکانس آن کسری از فرکانس سیگنال ورودی باشد. امروزه تقاضا برای تقسیم‌کننده‌های فرکانسی با توان مصرفی پایین، بازه‌ی عملکرد وسیع، دقت و سرعت بالا، نویز‌فارز کم، و قابلیت مجتمع‌سازی زیاد افزایش چشمگیری یافته است. در پاسخ به این تقاضا، تقسیم‌کننده‌های متنوعی ارائه شده است که کاراترین آنها تقسیم‌کننده‌های قفل‌شده‌ی تزریقی مبتنی بر نوسان‌سازهای LC-ILFD (ها) می‌باشند. دلیل این امر قابلیت کار در فرکانس‌های بالا و همچنین توان مصرفی کم این دسته از تقسیم‌کننده‌ها می‌باشد. اگر چه در مورد LC-ILFD های با نسبت تقسیم ۲ و به دلیل طراحی آسانی که دارند تا کنون مطالعات مفصلی صورت گرفته است ولی در مقابل، LC-ILFD های با نسبت تقسیم ۳ کمتر مورد توجه قرار گرفته‌اند. برای تزریق سیگنال در در یک LC-ILFD با نسبت تقسیم ۳، روش‌های مختلفی پیشنهاد شده است که شامل تزریق سری، تزریق موازی و تزریق مستقیم می‌باشند. در این پژوهش دو روش تزریق برای تزریق سیگنال تقاضلی در یک LC-ILFD با نسبت تقسیم ۳ پیشنهاد شده است. در روش تزریق پیشنهادی اول که یک روش تزریق موازی است، با قرار دادن خازن‌هایی در درین ترانزیستورهای تزریق جریان DC این ترانزیستورها حذف شده است که این امر بدون این که تاثیر منفی‌ای بر روی بازه‌ی قفل و یا نویز‌فارز تقسیم‌کننده داشته باشد، منجر به کاهش قابل توجهی در توان مصرفی آن می‌گردد. با استفاده از این روش تزریق، یک ILFD دنبال‌کننده نیز طراحی شده است. در روش تزریق پیشنهادی دوم، برای تزریق سیگنال تقاضلی به جای ترانزیستور از خازن‌هایی که متصل به گیت ترانزیستورهای سوئیچ‌شونده هسته‌ی ILFD هستند استفاده شده است. از مزایای این روش تزریق می‌توان به توان مصرفی کم و نویز‌فارز پایین و قابلیت کار در ولتاژ‌های پایین اشاره نمود. از هر دو ILFD پیشنهادی می‌توان برای تقسیم فرکانسی با نسبت تقسیم ۲ نیز استفاده کرد. برای این منظور کافی است به جای سیگنال تزریقی تقاضلی از یک سیگنال تزریقی تک-سر استفاده نمائیم. مدارهای ارائه شده، با استفاده از نرم‌افزار ADS و در تکنولوژی CMOS-RF ۰.۱۸ $\mu\text{m}$  شبیه‌سازی شده‌اند.

# فهرست

## فصل ۱- مروری بر انواع تقسیم‌کننده‌های فرکانس بالا

۱	۱-۱ مقدمه
۲	۱-۲ دسته بندی تقسیم‌کننده‌های فرکانس بالا
۲	۱-۲-۱ تقسیم‌کننده‌های فرکانسی دیجیتال
۲	۱-۲-۱-۱ تقسیم‌کننده‌های فرکانسی استاتیک (SFDs)
۴	۱-۲-۱-۲-۱ تقسیم‌کننده‌های فرکانسی دینامیک
۶	۱-۲-۱-۲-۱ تقسیم‌کننده‌های فرکانسی آنالوگ
۶	۱-۲-۱-۲-۱-۱ تقسیم‌کننده‌های فرکانسی رژنراتیو
۷	۱-۲-۱-۲-۱-۱ تقسیم‌کننده‌های فرکانسی قفل شده تزدیقی
۱۱	۱-۳ ساختار پایان نامه

## فصل ۲- LC-ILFD های مبتنی بر نوسان‌ساز

۱۲	۱-۲ مقدمه
۱۳	۱-۱-۲ انواع نوسان‌سازهای مورد استفاده در ILFDها
۱۳	۱-۲-۱ نوسان‌سازهای LC
۱۵	۱-۲-۲ پارامترهای مهم در طراحی LC-ILFDها
۱۵	۱-۲-۲-۱ فرکانس نوسان
۱۶	۱-۲-۲-۲ نویز فاز
۱۷	۱-۲-۲-۲ بازه‌ی قفل
۱۸	۱-۲-۲-۲-۱ بازه‌ی تنظیم فرکانسی
۱۹	۱-۲-۲-۲-۱-۱ ضریب کیفیت
۲۰	۱-۲-۲-۲-۱-۲ توان مصرفی
۲۰	۱-۲-۲-۲-۲ ورکتورها

۲۲ .....	۱-۳-۲ ورکتور MOS در مد وارونگی (I-MODE)
۲۳ .....	۲-۳-۲ ورکتور MOS در مد انباشتگی (A-MODE)
<b>فصل ۳- تکنیک‌های تزريق سیگنال LC-ILFD های با نسبت تقسیم ۳</b>	
۲۴ .....	۱-۳ مقدمه
۲۴ .....	۱-۱-۳ دسته‌بندی ILFD های با نسبت تقسیم ۳
۲۵ .....	۱-۱-۱-۳ ILFD های با نسبت تقسیم ۳ مبتنی بر نوسان‌سازهای حلقوی
۲۵ .....	۲-۱-۱-۳ ILFD های با نسبت تقسیم ۳ مبتنی بر نوسان‌سازهای LC
۲۶ .....	۲-۳ روش‌های مختلف تزريق سیگنال در LC-ILFD های با نسبت تقسیم ۳
۲۶ .....	۱-۲-۳ تکنیک تزريق سری
۲۶ .....	۲-۲-۳ تکنیک تزريق موازی
۲۸ .....	۳-۳-۳ تزريق از طریق بالک
۲۹ .....	۴-۳-۳ تکنیک تزريق مستقیم
۳۰ .....	۴-۳ مشابهت برخی روش‌های تزريق در LC-ILFD ها با روش‌های تزویج در نوسان‌سازهای متعامد هماهنگ اول
۳۳ .....	۴-۴ نتیجه‌گیری
<b>فصل ۴- تقسیم‌کننده‌های پیشنهادی</b>	
۳۶ .....	۴-۱- مقدمه
۳۷ .....	۴-۲-۴ ILFD پیشنهادی با استفاده از تزريق موازی و خازن‌های حذف کننده‌ی جریان DC
۳۷ .....	۴-۲-۴ توصیف مدار
۳۸ .....	۴-۲-۴ تحلیل نحوی انجام تقسیم فرکانسی در ILFD پیشنهادی
۴۰ .....	۴-۳-۲-۴ نتایج شبیه‌سازی
۴۲ .....	۴-۳-۲-۴ اثر خازن‌های حذف کننده‌ی جریان DC بر توان مصروفی ILFD
۴۲ .....	۴-۲-۳-۴ اثر خازن‌های حذف کننده‌ی جریان DC بر بازه‌ی قفل ILFD
۴۳ .....	۴-۳-۲-۴ اثر خازن‌های حذف کننده‌ی جریان DC بر نویز‌فاز ILFD

۴-۲-۴ استفاده از روش تزریق پیشنهادی در یک ILFD دنبال کننده .....	۴۵
۴-۲-۴-۱ نتایج شبیه سازی .....	۴۶
۴-۳-۴ ILFD با نسبت تقسیم ۳ با استفاده از تزریق خازنی .....	۴۸
۴-۳-۱ تحلیل نحوه انجام تقسیم فرکانسی در ILFD پیشنهادی .....	۵۰
۴-۳-۲-۴ نتایج شبیه سازی .....	۵۲

**Error! Bookmark not defined.**

۴-۳-۳-۴ استفاده از ILFD پیشنهادی به عنوان یک تقسیم کننده با نسبت تقسیم ۲ ..	۵۸
---	----

## فصل ۵- نتیجه گیری و پیشنهادها

۵-۱ نتیجه گیری .....	۵۹
۵-۲ پیشنهادهایی برای ادامه‌ی این پژوهش .....	۶۰
۵-۳ مراجع .....	۶۲

## فهرست شکل‌ها

- شکل ۱-۱. یک تقسیم‌کننده‌ی فرکانسی دیجیتال با نسبت تقسیم ۲. الف) شماتیک تقسیم‌کننده ب) ساختار لچ به کار  
**Error! Bookmark not defined.** .....  
برده شده ج) شکل موج‌ها .....  
شکل ۱-۲. تقسیم‌کننده‌ی فرکانسی دینامیک: الف) شبه- $nMOS$  دوکلاکه ب) کلک دار کاملاً تک فاز .....  
**Bookmark not defined.**  
شکل ۱-۳. اساس عملکرد یک تقسیم‌کننده‌ی فرکانسی رژنراتیو با نسبت تقسیم ۲ .....  
**Bookmark not defined.**  
شکل ۱-۴. مدار یک تقسیم‌کننده‌ی فرکانسی رژنراتیو با نسبت تقسیم ۲ .....  
**Error! Bookmark not defined.** .....  
شکل ۱-۵. اساس پدیده‌ی قفل تزیریقی الف) نوسان‌ساز با نوسان آزاد ب) نوسان‌ساز قفل شده  
**not defined.**  
شکل ۱-۶. تقسیم‌کننده‌ی فرکانسی injection locked الف) تقسیم‌کننده‌ی مبتنی بر LC با نسبت تقسیم ۲ ب)  
**Error! Bookmark not defined.** .....  
تقسیم‌کننده‌ی مبتنی بر نوسان‌ساز حلقه‌ای با نسبت تقسیم ۳ .....  
**Error! Bookmark not defined.** .....  
شکل ۲-۱. نوسان‌ساز حلقوی .....  
**Error! Bookmark not defined.** .....  
شکل ۲-۲. مدل ساده شده یک نوسان‌ساز LC .....  
شکل ۲-۳. انواع نوسان‌سازهای LC الف) نوسان‌ساز LC ساده ب) نوسان‌ساز LC مکمل با منبع جریان PMOS  
**Error! Bookmark not defined.** .....  
ج) نوسان‌ساز LC مکمل با منبع جریان nMOS .....  
شکل ۲-۴. مقایسه‌ی خروجی یک نوسان‌ساز ایده‌آل با یک نوسان‌ساز واقعی الف) حوزه‌ی فرکانس ب) حوزه‌ی زمان  
**Error! Bookmark not defined.** .....  
شکل ۲-۵. عوامل مختلف تشکیل‌دهنده‌ی خازن مدار تانک .....  
**Error! Bookmark not defined.** .....  
شکل ۲-۶. تغییرات فاز مدار RLC با ضریب کیفیت .....  
شکل ۲-۱. ورکتور NMOS در نواحی الف) انباشتگی ب) تھی و ج) وارونگی .....  
شکل ۲-۲. منحنی مشخصه‌ی یک ورکتور NMOS با .....  
**Error! Bookmark not defined.** .....  
شکل ۲-۳. منحنی مشخصه‌ی یک ورکتور NMOS در مد وارونگی .....  
**Error! Bookmark not defined.** .....  
شکل ۲-۴. ورکتور NMOS در مد انباشتگی .....  
**Error! Bookmark not defined.** .....  
شکل ۲-۵. منحنی مشخصه‌ی یک ورکتور NMOS مد انباشتگی .....  
**Error! Bookmark not defined.** .....  
شکل ۲-۶. یک ILFD مبتنی بر اسیلاتور حلقوی [۱۹] .....  
**Error! Bookmark not defined.** .....  
شکل ۲-۷. یک ILFD با ورودی و خروجی تک-سر [۳۵] .....  
**Error! Bookmark not defined.** .....

شکل ۳-۳. استفاده از تکنیک تزریق سری در یک LC-ILFD با نسبت تقسیم ۳ [۱۸] defined.

شکل ۳-۴. استفاده از تکنیک تزریق موازی در یک LC-ILFD با نسبت تقسیم ۳ [۳۳] defined.

شکل ۳-۵. یک ILFD با نسبت تقسیم ۳ که در آن تزریق از طریق بالک ترانزیستورهای اتصال ضربدری صورت گرفته است [۳۱].

شکل ۳-۶. تکنیک تزریق مستقیم در یک ILFD با نسبت تقسیم ۲: الف) مدار ILFD ب) دیاگرام زمانی سیگنال تزریقی و سیگنال‌های تفاضلی خروجی [۵۵].

شکل ۳-۷. استفاده از تکنیک تزریق مستقیم در یک ILFD با نسبت تقسیم ۳ [۲۹] defined.

شکل ۳-۸. یک نوسان‌ساز متعامد LC بر پایه‌ی هماهنگ اول [۵۶] ب) بلوک دیاگرام کلی یک نوسان‌ساز متعامد.

شکل ۳-۹. الف) استفاده از روش تزویج موازی در یک نوسان‌ساز متعامد هماهنگ اول [۵۶] ب) استفاده از روش تزریق موازی در یک ILFD با ورودی تفاضلی و نسبت تقسیم ۳ [۳۳].

شکل ۳-۱۰. استفاده از روش تزویج از طریق بالک در یک نوسان‌ساز متعامد هماهنگ اول [۵۷] ب) استفاده از روش تزریق از طریق بالک در یک ILFD با ورودی تفاضلی و نسبت تقسیم ۳ [۳۱].

شکل ۳-۱۱. استفاده از روش تزویج سری در یک نوسان‌ساز متعامد هماهنگ اول [۵۸] ب) استفاده از روش تزریق سری در یک ILFD با ورودی تفاضلی و نسبت تقسیم ۳ [۱۸].

شکل ۴-۱. شماتیک مدار ILFD پیشنهادی با نسبت تقسیم ۳.

شکل ۴-۲. منحنی تغییرات فرکانس نوسان بر حسب ولتاژ کترل برای ILFD شکل ۱-۴ defined.

شکل ۴-۳. شکل موج شبیه‌سازی شده‌ی خروجی‌های مدار پیشنهادی شکل ۴-۱ در  $V_{DD}=1.2V$  و

Error! Bookmark not defined. ...  $V_{tune}=.7V$

شکل ۴-۴. شکل ۱-۴ بدون خازن‌های حذف‌کننده‌ی جریان ILFD.

شکل ۴-۵. حساسیت ورودی برای: الف) ILFD پیشنهادی شکل ۱-۴ و ب) شکل ۴-۴.

Error! Bookmark not defined. ....  $V_{tune}=.1V$ , با پله‌های  $V_{bias}=.6V$

شکل ۴-۶. نویز فاز سیگنال تزریقی و خروجی ILFD برای: الف) ILFD پیشنهادی شکل ۱-۴ و ب) شکل ۴-۴.

شکل ۴-۷. شماتیک مدار ILFD دنبال‌کننده به همراه نوسان‌ساز پایه. جریان DC ترانزیستورهای تزریق توسط خازن‌های  $C_{inj1-4}$  حذف شده است.

.  $V_{tune} = 1.2V$  و  $V_{DD} = 1.2V$  در شکل ۴-۸. شکل موج شبیه‌سازی شده‌ی خروجی‌های مدار پیشنهادی شکل ۷-۴

**Error! Bookmark not defined.** .....

شکل ۴-۹. تغییرات فرکانس نوسان‌ساز پایه و ILFD مدار شکل ۷-۴ بر حسب ولتاژ کترل . **Bookmark not defined.**

شکل ۴-۱۰. منحنی نویز فاز نوسان‌ساز پایه و ILFD دنبال کننده‌ی شکل ۷-۴ در حالت برقراری قفل ..... **Bookmark not defined.**

شکل ۴-۱۱. نوسان‌ساز متعامد پیشنهادی زارع [۶۲] ..... **Bookmark not defined.**

شکل ۴-۱۲. منحنی ILFD پیشنهادی با نسبت تقسیم ۳ با استفاده از تزریق خازنی. **Bookmark not defined.**

شکل ۴-۱۳. شکل موج سیگнал تزریقی تفاضلی با فرکانس  $f_0$  و خروجی‌های ILFD با فرکانس  $3f_0$  ..... **Bookmark not defined.**

شکل ۴-۱۴. حساسیت ورودی برای ILFD پیشنهادی شکل ۴-۱۲ با نسبت تقسیم ۳. از  $V_{bias} = 0V$ ,  $V_{DD} = 1/2V$

**Error! Bookmark not defined.** .....  $V_{tune} = 0 \sim 1/2V$ , با پله‌های  $0.1V$

شکل ۴-۱۵. منحنی نویز فاز ILFD پیشنهادی شکل ۴-۱۲ با نسبت تقسیم ۳

شکل ۴-۱۶. ILFD با نسبت تقسیم ۳: (الف) با استفاده از روش تزریق از طریق بالک (ب) با استفاده از روش تزریق موازی ..... **Bookmark not defined.**

شکل ۴-۱۷. حساسیت ورودی برای: (الف) ILFD شکل ۴-۱۶-الف و (ب) ILFD شکل ۴-۱۶-ب ..... **Bookmark not defined.**

شکل ۴-۱۸. منحنی نویز فاز برای: (الف) ILFD شکل ۴-۱۶-الف و (ب) ILFD شکل ۴-۱۶-ب ..... **Bookmark not defined.**

شکل ۴-۱۹. شماتیک ILFD پیشنهادی با استفاده از تزریق خازنی و با نسبت تقسیم ۲ ..... **Bookmark not defined.**

شکل ۴-۲۰. شکل موج سیگнал تزریقی تک-سر با فرکانس  $f_0$  و خروجی‌های ILFD با فرکانس  $2f_0$  ..... **Bookmark not defined.**

شکل ۴-۲۱. حساسیت ورودی برای ILFD پیشنهادی شکل ۴-۱۹ با نسبت تقسیم ۲. از  $V_{bias} = 0V$ ,  $V_{DD} = 1/2V$

**Error! Bookmark not defined.** .....  $V_{tune} = 0 \sim 1/2V$ , با پله‌های  $0.1V$

شکل ۴-۲۲. منحنی نویز فاز ILFD پیشنهادی شکل ۴-۱۹ با نسبت تقسیم ۲



## فهرست جدول‌ها

- جدول ۱-۱. مقایسه‌ی ویژگی‌های تقسیم‌کننده‌های فرکانسی مختلف .....  
**Error! Bookmark not defined.**
- جدول ۱-۴. اندازه‌ی المان‌های به کار برد شده برای شبیه‌سازی مدار شکل ۱-۴ .....  
**Error! Bookmark not defined.**
- جدول ۲-۴. نتایج حاصل از شبیه‌سازی برای ILFD پیشنهادی شکل ۱-۴ و ILFD شکل ۴-۴ .....  
**Error! Bookmark not defined.**
- جدول ۳-۴. اندازه‌ی المان‌های به کار برد شده برای شبیه‌سازی مدار شکل ۷-۴ .....  
**Error! Bookmark not defined.**
- جدول ۴-۴. نتایج شبیه‌سازی برای ILFD دنبال‌کننده‌ی شکل ۷-۴ .....  
**Error! Bookmark not defined.**
- جدول ۴-۵. اندازه‌ی المان‌های به کار برد شده برای شبیه‌سازی مدار شکل ۱۲-۴ .....  
**Error! Bookmark not defined.**
- جدول ۶-۴. پارامترهای مهم ILFD پیشنهادی شکل ۱۲-۴ و ILFD های شکل ۱۶-۴ ... .....  
**Error! Bookmark not defined.**
- جدول ۷-۴. مقایسه‌ی ILFD های پیشنهادی با چند نمونه از ILFD های گزارش شده در سال‌های اخیر .....  
**Error! Bookmark not defined.**



# فصل ۱

## مروری بر انواع تقسیم‌کننده‌های فرکانس بالا

### ۱-۱ مقدمه

در سال‌های اخیر استفاده از تقسیم‌کننده‌های فرکانسی در سیستم‌های فرکانس بالا مانند سنتزکننده‌های فرکانسی، سیستم‌های بازیابی کلک و سیگنال ژنراتورها بسیار مورد توجه قرار گرفته است. تقسیم‌کننده‌های فرکانسی از یک سیگنال ورودی متناوب یک سیگنال خروجی متناوب تولید می‌کنند که فرکانس آن کسری از فرکانس سیگنال ورودی است. یک تقسیم‌کننده فرکانسی را می‌توان توسط ادوات فعال، مانند ترانزیستورهای دوقطبی پیوندی (BJTs<sup>۱</sup>) و ترانزیستورهای اثر میدانی (FETs<sup>۲</sup>), و یا توسط ادوات غیرفعال، مانند دیودها و ورکتورها، پیاده‌سازی کرد. عبارت نسبت‌تقسیم<sup>۳</sup> به صورت نسبت فرکانس ورودی ( $\omega_{in}$ ) به فرکانس خروجی ( $\omega_0$ ) تعریف می‌شود که  $\omega_0 > \omega_{in}$  می‌باشد. نسبت تقسیم  $\omega_0 = \omega_{in}/\omega_0 = R$  می‌تواند یک عدد صحیح یا کسری باشد.

برخی مزومات یک تقسیم‌کننده فرکانسی عبارتند از:

- فرکانس کاری بالا
- بازه‌ی عملکرد وسیع
- نسبت تقسیم بالا
- نسبت تقسیم متغیر یا قابل کنترل
- نویز کم

<sup>1</sup> Bipolar junction transistors

<sup>2</sup> Field effect transistors

<sup>3</sup> Division factor

- مصرف توان کم
- هزینه‌ی پیاده سازی کم

در این فصل انواع تقسیم‌کننده‌های فرکانس بالا معرفی شده و با ذکر نمونه‌هایی، مزایا و معایب آنها بیان می‌شود.

## ۱-۲ دسته بندی تقسیم‌کننده‌های فرکانس بالا

بطورکلی، تقسیم‌کننده‌های فرکانس بالا را می‌توان در دو گروه دیجیتال و آنالوگ دسته بندی نمود. تقسیم‌کننده‌های دیجیتال خود به دو گروه تقسیم‌کننده‌های استاتیکی و دینامیکی تقسیم می‌شوند و تقسیم‌کننده‌های آنالوگ نیز شامل دو زیرگروه تقسیم‌کننده‌های رژنراتیو<sup>۱</sup>(RFD)ها و تقسیم‌کننده‌های قفل شده‌ی تریکی<sup>۲</sup>(ILFD)ها هستند. در ادامه به بررسی مختصر اصول عملکرد تقسیم‌کننده‌های فوق می‌پردازیم.

### ۱-۲-۱ تقسیم‌کننده‌های فرکانسی دیجیتال

#### ۱-۲-۱-۱ تقسیم‌کننده‌های فرکانسی استاتیک<sup>۳</sup>(SFDs)

SFD‌ها یکی از پرکاربردترین انواع تقسیم‌کننده‌ها می‌باشند [۷-۱]. اساس این تقسیم‌کننده‌ها عموماً یک فلیپ-فلاب حساس به لبه است که در یک حلقه‌ی فیدبک منفی قرار گرفته است و به همین خاطر تقسیم‌کننده‌های فلیپ-فلاب نیز نامیده می‌شوند. فلیپ-فلاب از دو لچ پایه و پیرو<sup>۴</sup> حساس به سطح تشکیل شده است که با کلاک‌هایی با فاز متقابل درایو می‌شوند. عمل تقسیم با اتصال خروجی‌های معکوس لچ پیرو به ورودی‌های لچ پایه انجام می‌پذیرد. سطح خروجی فلیپ-فلاب بطور پیوسته و پس از هر سیکل کلاک تغییر می‌کند و سبب می‌شود که سیگنال خروجی با نصف نرخ کلاک ورودی بین صفر و یک تغییر کند و بنابراین تقسیم فرکانسی حاصل می‌شود. این تقسیم‌کننده‌ها مانند یک نوسان‌ساز حلقوی دو طبقه عمل کرده و قابلیت تولید خروجی‌های متعامد با درجه‌ی تطبیق بالا را دارند. در عمل هر یک از انواع لچ را می‌توان در SFD‌ها بکار برد. با این وجود استفاده از لچ‌های CMOS معمول، که دارای زمان‌های خیزش و افت طولانی هستند، منجر به پایین آمدن ماکزیمم فرکانس کاری تقسیم‌کننده می‌شود. علاوه بر این به دلیل ساختار تک-سر این لچ‌ها، کوپلینگ نویز تغذیه منجر به تولید جیتر در خروجی می‌گردد. یک جایگزین مناسب برای این لچ‌ها استفاده از

<sup>1</sup> Regenerative frequency dividers

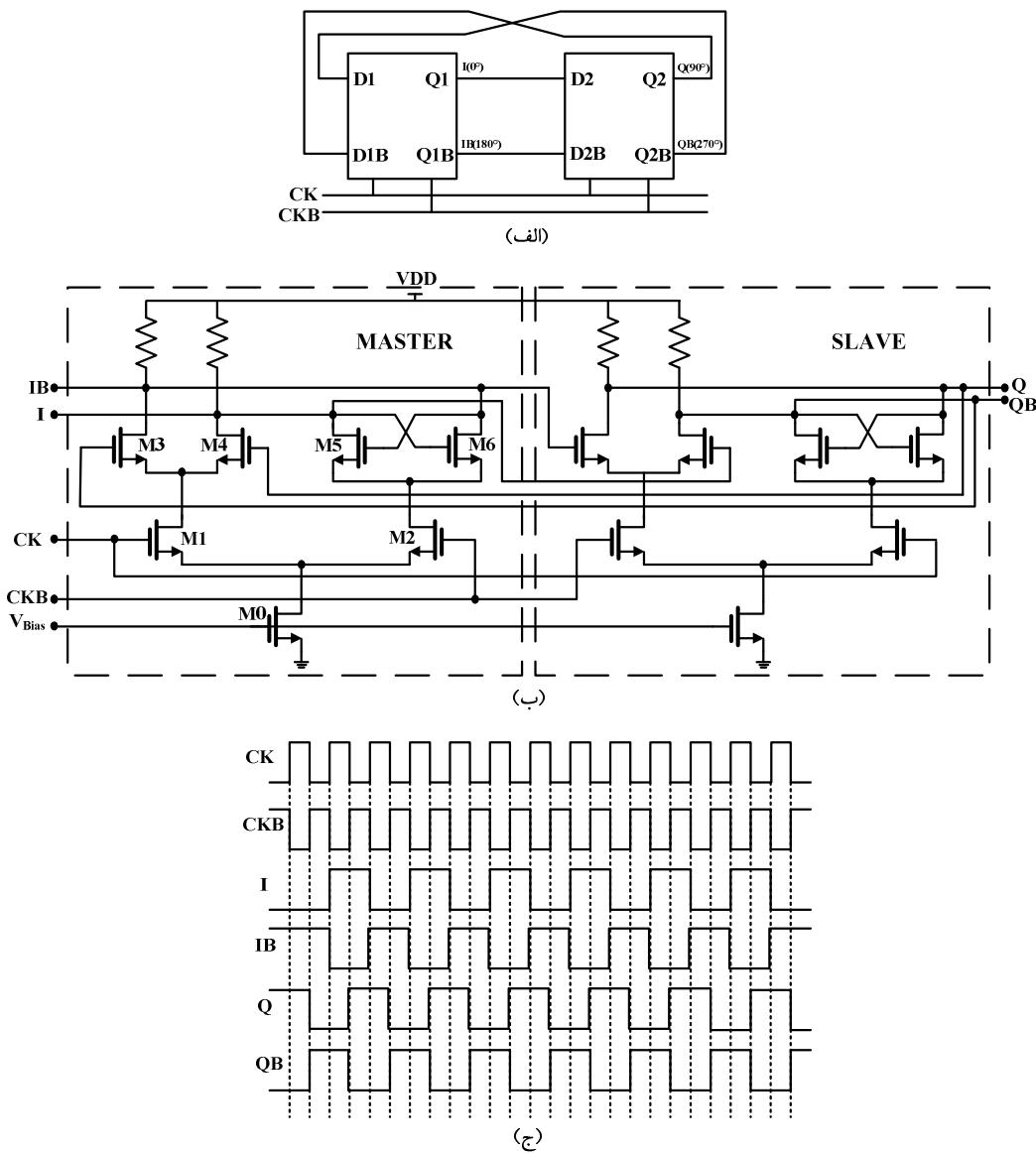
<sup>2</sup> Injection locked frequency dividers

<sup>3</sup> Static frequency dividers

<sup>4</sup> Master-slave

است که گاهی (MOS current mode logic) MCML نیز نامیده می‌شود. یکی از ویژگی‌های مهم این لچ‌ها سوئینگ ولتاژ کوچک است که منجر به کوچکتر شدن زمانهای خیزش و افت و افزایش فرکانس کاری تقسیم‌کننده می‌گردد. علاوه بر این، ساختار تفاضلی MCML موجب کاهش نویز سوئیچینگ و نویز تغذیه می‌شود.

شکل ۱-۱ یک تقسیم‌کننده‌ی فرکانسی استاتیک با خروجی‌های متعامد را نشان می‌دهد [۲]. در این مدار که از یک فلیپ-فلاب پایه-پیرو current-mode-logic تشکیل شده است، خروجی‌های لچ پیرو بطور معکوس به



شکل ۱-۱. یک تقسیم‌کننده‌ی فرکانسی دیجیتال با نسبت تقسیم ۲. (الف) شماتیک تقسیم‌کننده (ب) ساختار لچ به کار برده شده (ج) شکل موج‌ها

وروودی‌های لچ پایه متصل شده‌اند. مدار لچ پایه-پیرو نشان داده شده در شکل ۱-۱-ب شامل یک طبقه‌ی ارزیابی<sup>۱</sup> (M1,M3,M4) و یک طبقه‌ی نگهداری<sup>۲</sup> (M2,M5,M6) است. منابع جریان توسط سیگنال‌های کلاک CKB و CK کنترل می‌شوند. در صورتی که CK در وضعیت بالا و CKB در وضعیت پایین باشند، طبقه‌ی پایه فعال است و در خروجی‌های I و IB لچ اول (L1) تقویت شده‌ی سیگنال‌های ورودی را خواهیم داشت. از آنجایی که در این مد خروجی‌های لچ اول ورودی‌های آن را دنبال می‌کنند، آن را مد دنبال‌کنندگی می‌نامند. برای لچ دوم (L2) عکس این وضعیت را داریم و از آنجایی که ترانزیستورهای ورودی آن خاموش هستند، فارغ از این که خروجی‌های L1 چه باشند، خروجی‌های آن در مقادیر قبلی خود باقی می‌مانند. به همین دلیل، این مد را مد نگهداری می‌نامند. حال چنانچه CK در وضعیت پایین و CKB در وضعیت بالا قرار بگیرند، لچ L1 در مد نگهداری و لچ L2 در مد دنبال‌کنندگی قرار خواهد گرفت. در نتیجه، خروجی‌های فلیپ-فلاپ تنها در لبه‌های بالارونده‌ی سیگنال CK (لبه‌های پایین‌رونده‌ی سیگنال CKB) تغییر می‌کنند. شکل ۱-۱-ج توالی زمانی خروجی‌های مدار را نشان می‌دهد. همانطور که در شکل نیز مشخص است، مدار یک عمل تقسیم بر دو را انجام می‌دهد. سیگنال‌های خروجی I، IB، Q و QB به اندازه‌ی نصف سیکل کلاک ورودی، و یا یک چهارم سیکل کلاک خروجی، با هم اختلاف فاز دارند. بنابراین در خروجی سیگنال‌های متعامد با فازهای ۰، ۹۰، ۱۸۰ و ۲۷۰ درجه داریم. مزیت اصلی تقسیم‌کننده‌های فرکانسی استاتیک، بازه‌ی عملکرد وسیع آنهاست. عیب اصلی این تقسیم‌کننده‌ها آن است که ماکریم فرکانس کاری آنها نسبتاً محدود و معمولاً در حد چند گیگاهرتز است. علاوه براین، به لدلیل مصرف توان استاتیکی‌ای که دارند، توان مصرفی آنها بالاست که این توان مصرفی متناسب با فرکانس بوده و با افزایش فرکانس کاری افزایش می‌یابد. با این وجود، در تکنولوژی CMOS تقسیم‌کننده‌های فرکانسی استاتیک تا فرکانس حدود ۴۰GHz [۶] و نیز تقسیم‌کننده‌های استاتیک با مصرف توان پایین [۵، ۲] نیز گزارش شده‌اند.

## ۱-۲-۱- تقسیم‌کننده‌های فرکانسی دینامیک

گروه دیگر تقسیم‌کننده‌های دیجیتال، تقسیم‌کننده‌های دینامیک هستند. یک وجه تمايز این دسته از تقسیم‌کننده‌ها با تقسیم‌کننده‌های دیجیتال استاتیک، نوع لچ به کار برده شده در فلیپ-فلاپ است. همچنین، مصرف جریان تنها در یک بخش از سیکل کلاک وجود دارد [۱۰-۸]. دو نوع از تقسیم‌کننده‌های دینامیک در شکل ۱-۲ نشان داده شده‌اند. در تقسیم‌کننده‌ی دینامیک شکل ۱-۲-الف، وقتی که سیگنال کلاک بالاست، لچ اول

<sup>1</sup> Evaluate stage

<sup>2</sup> Latch stage