





دانشگاه تبریز

دانشکده مهندسی برق و کامپیوتر

گروه الکترونیک

پایان نامه

برای دریافت درجه کارشناسی ارشد در رشته مهندسی برق- الکترونیک

عنوان

طراحی یک مدولاتور سیگما دلتا با سرعت و دقت بالا برای استاندارد WiMAX

استاد راهنما

دکتر جعفر صبحی

استاد مشاور

دکتر ضیاءالدین دایی کوزه کنانی

پژوهشگر

محمد احمدلو

زمستان 1390

تقدیم به

پدر و مادر

مهربانم

تقدیر و تشکر

از پدر و مادر بزرگوار و فداکارم نهایت تشکر را دارم. آن‌ها که مهمترین انسان‌ها در زندگی من بوده‌اند، بزرگترین معلمان زندگی‌ام. حمایت‌ها و پشتیبانی بی‌دریغ ایشان بزرگترین سرمایه زندگی‌ام بوده است و محبت بینهایتشان برایم قابل جبران نیست. از خواهر مهربانم که همیشه پشتیبان من بوده و همواره به من انگیزه داد، نهایت تشکر را دارم.

لازم می‌دانم از کلیه زحماتی که اساتید محترم گروه مهندسی برق- الکترونیک دانشگاه تبریز در طی دوره کارشناسی ارشد، برای اینجانب متحمل شدند، تشکر و سپاس‌گذاری نمایم.

بهترین تشکراتم را تقدیم به استاد ارجمندم، دکتر جعفر صبحی می‌نمایم، که در طول این دوره تحصیلی با صبر و حوصله یاریم نموده و همواره پشتیبان و راه‌گشایم بوده‌اند. همچنین از استاد بزرگوار، دکتر ضیاءالدین دایی کوزه‌کنانی، که زحمت مشاوره این پایان‌نامه را برعهده داشتند، سپاس-گذاری می‌کنم.

در خاتمه از همه دوستانم که در این مدت به من انگیزه داده و یاری‌ام نمودند صمیمانه تشکر می‌کنم.

| | |
|--|---|
| نام خانوادگی دانشجو: احمدلو | نام: محمد |
| عنوان پایان نامه: طراحی یک مدولاتور سیگما دلتا با سرعت و دقت بالا برای استاندارد WiMAX | |
| اساتید راهنما: دکتر جعفر صبحی | استاد مشاور: دکتر ضیاءالدین دایی کوزه کنانی |
| مقطع تحصیلی: کارشناسی ارشد | رشته: مهندسی برق |
| گروه: الکترونیک | دانشگاه: تبریز |
| دانشکده: مهندسی برق و کامپیوتر | تاریخ فارغ التحصیلی: بهمن 1390 |
| تعداد صفحه: 120 | |
| کلید واژه‌ها: $CT-\Delta\Sigma$ ، مدولاتور سیگما دلتا ، SNDR ، نویز کوانتیزاسیون ، ADC . | |
| <p>چکیده :</p> <p>بدلیل پردازش آسان سیگنالهای دیجیتال نیاز است تا سیگنالهای آنالوگ (سیگنالهای واقعی) به سیگنالهای دیجیتال تبدیل شوند که این کار توسط مبدل آنالوگ به دیجیتال انجام می پذیرد. یک مبدل آنالوگ به دیجیتال در واقع گلوگاه یک سیستم مد-مشترک به حساب می آید که وظیفه تبدیل سیگنالهای آنالوگ به سیگنالهای دیجیتال را دارد. اکثر سیستمهای مد-مشترک که با پهنای باند فرکانسی کمتری کار می کنند مثلاً قسمت گیرنده یک موبایل از مبدل های آنالوگ به دیجیتال های سیگما دلتا استفاده می کنند. این نوع از مبدل ها به دلیل نرخ نمونه برداری خیلی زیاد قابلیت حذف سیگنالهای خارج از باند مورد نظر و همچنین جلوگیری از تا شدن آنها بعد از عمل نمونه برداری به داخل پهنای باند مورد نظر را دارند. همچنین این نوع مبدل ها رنج دینامیکی خوبی در پهنای باند مورد نظر می دهند. عموماً مبدل های سیگما دلتا از دو قسمت آنالوگ (مدولاتور) و دیجیتال (دسیماتور) تشکیل می شوند که بیشترین چالش طراحان در قسمت آنالوگ آن می باشد.</p> <p>دراین پایان نامه یک مدولاتور سیگما دلتا با پهنای 20MHz مورد نیاز و دقت ده بیت با توان مصرفی پائین که می تواند در سیستمهایی که پروتکل وای-مکس را ساپورت می کنند به کار گرفته شود طراحی می شود.</p> | |

فهرست مطالب

فصل یک : مقدمه

1.1 کلیات..... 1

1.2 ترتیب فصول..... 3

فصل دو : مدولاتورهای سیگما دلتا

2.1 نمونه برداری و کوانتیزاسیون..... 4

2.2 فرامونه برداری..... 8

2.3 شکل دهی نویز کوانتیزاسیون..... 10

2.4 انواع سیگما دلتا مدولاتور به عنوان ADC..... 15

2.4.1 مدولاتورهای تک حلقه ای..... 15

2.4.2 مدولاتورهای چند حلقه ای یا متوالی..... 17

2.4.3 مدولاتورهای زمان پیوسته CT و زمان گسسته DT..... 20

2.4.4 مدولاتورهای پایین گذر LPF و باند گذر BPF..... 22

2.5 پایداری مدولاتورهای سیگما دلتا..... 24

2.5.1 پایداری مدولاتور مرتبه یک و دو..... 24

2.5.2 پایداری مدولاتور مرتبه بالاتر از دو..... 25

2.5.3 تون بیهوده..... 26

2.6 مدولاتور با کوانتیزر چند بیتی..... 28

2.6.1 مزایای استفاده از کوانتیزر چند بیتی..... 28

| | |
|--|--|
| 29 | 2.6.2 معایب استفاده از کوانتیزر چند بیتی |
| 30 | 2.6.3 روش DWA برای کاهش خطای DAC |
| فصل سه : مدولاتورهای $\Delta\Sigma$-CT | |
| 32 | 3.1 مقدمه |
| 35 | 3.2 تابع تبدیل مدولاتور $\Delta\Sigma$ -CT در حوزه ی S |
| 36 | 3.2.1 Impulse Invariant Transformation |
| 37 | 3.2.2 شکل موج های رایج برای DAC |
| 41 | 3.3 تابع تبدیل سیگنال STF |
| 42 | 3.4 ساختار فیلتر حلقه |
| 45 | 3.5 ملاحظات طراحی مدولاتور CT و غیر ایده آلی های بلوک ها |
| 45 | 3.5.1 نوع فیلتر در مدولاتورهای $\Delta\Sigma$ -CT |
| 46 | 3.5.2 غیرایده آلی ها در انتگراتور |
| 47 | 3.5.2.1 بهره ی محدود Op-Amp |
| 48 | 3.5.2.2 GBW محدود Op-Amp |
| 52 | 3.5.3 تغییر در ثابت زمانی RC |
| 54 | 3.5.4 غیرایده آلی های کوانتیزر |
| 54 | 3.5.4.1 تاخیر اضافی حلقه ELD (Excess Loop Delay) |
| 59 | 3.5.4.2 مشخصات واقعی مقایسه کننده در کوانتیزر |
| 61 | 3.5.5 Rise/Fall time نا مساوی در شکل موج DAC |
| 64 | 3.5.6 جیتر کلاک (Clock Jitter) |

65.....NRZ-DAC نویز جیتر در 3.5.6.1

69.....RZ-DAC نویز جیتر در 3.5.6.2

71.....SCR-DAC نویز جیتر در 3.5.6.3

فصل چهار : طراحی سیستمی مدولاتور

73.....NTF بدست آوردن 4.1

78.....مدولاتور پیشنهادی و اعمال غیرایده آلی ها به آن 4.2

فصل پنج : ماکرومدلینگ مدولاتور

92.....ساختار مداری مدولاتور 5.1

93.....تقسیم بندی نویز بین بلوک ها 5.2

96.....ملاحظات طراحی بلوک ها 5.3

100.....پیشنهادات 5.4

101.....Reference

فهرست شکل ها

| | |
|---------|----------|
| 2..... | شکل 1.1 |
| 4..... | شکل 2.1 |
| 5..... | شکل 2.2 |
| 6..... | شکل 2.3 |
| 7..... | شکل 2.4 |
| 8..... | شکل 2.5 |
| 9..... | شکل 2.6 |
| 11..... | شکل 2.7 |
| 12..... | شکل 2.8 |
| 13..... | شکل 2.9 |
| 14..... | شکل 2.10 |
| 15..... | شکل 2.11 |
| 18..... | شکل 2.12 |
| 18..... | شکل 2.13 |
| 20..... | شکل 2.14 |
| 21..... | شکل 2.15 |
| 21..... | شکل 2.16 |
| 22..... | شکل 2.17 |
| 22..... | شکل 2.18 |

| | |
|---------|----------|
| 23..... | شکل 2.19 |
| 25..... | شکل 2.20 |
| 26..... | شکل 2.21 |
| 29..... | شکل 2.22 |
| 31..... | شکل 2.23 |
| 33..... | شکل 3.1 |
| 34..... | شکل 3.2 |
| 34..... | شکل 3.3 |
| 35..... | شکل 3.4 |
| 36..... | شکل 3.5 |
| 37..... | شکل 3.6 |
| 38..... | شکل 3.7 |
| 42..... | شکل 3.8 |
| 42..... | شکل 3.9 |
| 43..... | شکل 3.10 |
| 44..... | شکل 3.11 |
| 44..... | شکل 3.12 |
| 46..... | شکل 3.13 |
| 48..... | شکل 3.14 |
| 49..... | شکل 3.15 |

| | |
|---------|----------|
| 50..... | شكل 3.16 |
| 51..... | شكل 3.17 |
| 52..... | شكل 3.18 |
| 53..... | شكل 3.19 |
| 54..... | شكل 3.20 |
| 56..... | شكل 3.21 |
| 57..... | شكل 3.22 |
| 58..... | شكل 3.23 |
| 59..... | شكل 3.24 |
| 60..... | شكل 3.25 |
| 61..... | شكل 3.26 |
| 62..... | شكل 3.27 |
| 63..... | شكل 3.28 |
| 64..... | شكل 3.29 |
| 65..... | شكل 3.30 |
| 71..... | شكل 3.31 |
| 72..... | شكل 3.32 |
| 74..... | شكل 4.1 |
| 75..... | شكل 4.2 |
| 75..... | شكل 4.3 |

| | |
|---------|----------|
| 76..... | شكل 4.4 |
| 77..... | شكل 4.5 |
| 78..... | شكل 4.6 |
| 78..... | شكل 4.7 |
| 79..... | شكل 4.8 |
| 80..... | شكل 4.9 |
| 81..... | شكل 4.10 |
| 81..... | شكل 4.11 |
| 82..... | شكل 4.12 |
| 83..... | شكل 4.13 |
| 83..... | شكل 4.14 |
| 84..... | شكل 4.15 |
| 85..... | شكل 4.16 |
| 85..... | شكل 4.17 |
| 86..... | شكل 4.18 |
| 87..... | شكل 4.19 |
| 88..... | شكل 4.20 |
| 88..... | شكل 4.21 |
| 89..... | شكل 4.22 |
| 89..... | شكل 4.23 |

| | |
|---------|----------|
| 91..... | شکل 4.24 |
| 91..... | شکل 4.25 |
| 93..... | شکل 5.1 |
| 94..... | شکل 5.2 |
| 94..... | شکل 5.3 |
| 95..... | شکل 5.4 |
| 97..... | شکل 5.5 |
| 98..... | شکل 5.6 |

فهرست جداول

| | |
|---------|----------|
| 7..... | جدول 2.1 |
| 26..... | جدول 2.2 |
| 40..... | جدول 3.1 |
| 90..... | جدول 4.1 |
| 99..... | جدول 5.1 |

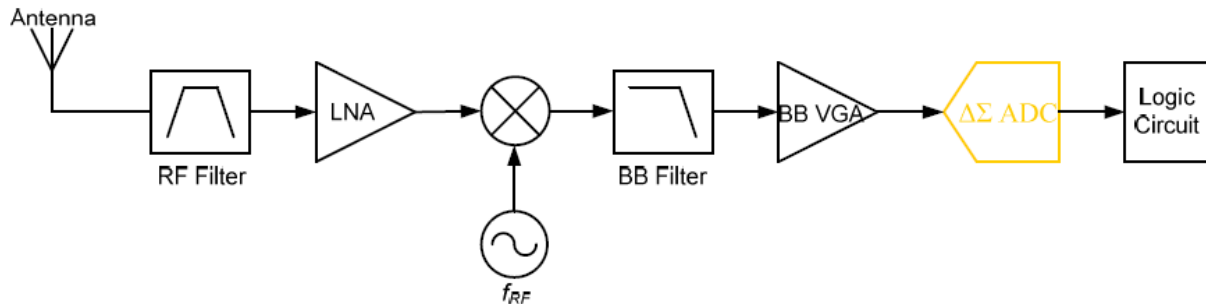
مقدمه

مدولاتورهای سیگما دلتا اخیرا در اکثر سیستم های بی سیم به خاطر DR بالا و توان مصرفی پایین بیشتر مورد استفاده قرار می گیرند. در مقایسه با مدولاتورهای DT، مدولاتورهای CT می توانند در فرکانس های بالا و با توان مصرفی پایین کار کنند. همچنین این مدولاتورها فیلتر آنتی الیاسینگ داخلی نیز دارند. اما از بعد دقت و حساسیت به جیتر کلاک مدولاتورهای DT عملکرد بهتری نسبت به مدولاتورهای CT دارند. در این پایان نامه یک مدولاتور CT جدید معرفی شده و در Matlab تمامی مشخصات آن بررسی می شود. در نهایت مدولاتور با پارامترهای بدست آمده در Matlab ماکرومدل شده و توان آن تخمین زده می شود.

1.1 کلیات

محبوبیت مبدل های سیگما دلتا در اکثر کاربردهای بی سیم بدلیل توان مصرفی پایین نسبت به مبدل های نایکوئیست روز به روز بیشتر می شود. در این مبدل ها برای افزایش دقت، نویز کوانتیزاسیون به خارج پهنای باند سیستم رانده می شود که این کار علاوه بر افزایش دقت مبدل می تواند حساسیت ضرایب ADC را که یکی از بزرگترین چالش ها در مبدل های نایکوئیست است، کم کند. در میان این مبدل ها، مبدل های زمان پیوسته یا CT به خاطر توان مصرفی پایین تر و فیلتر آنتی الیاسینگ ذاتی در کاربردهای باند پهن بیشتر مورد توجه است.

شکل زیر مدل ساده شده یک گیرنده بی سیم که از مبدل سیگما دلتا استفاده می کند را نشان می دهد.



شکل 1.1: گیرنده بی سیم [7]

به خاطر سطح ولتاژ پایین در حلقه فیدبک در داخل مبدل های سیگما دلتا ، VGA و Mixer می توانند داخل حلقه مدولاتور قرار گیرند [27],[33].

این ساختار گیرنده به خاطر سادگی به کرات در استانداردهایی که برای سیستم های نسل 2 و 3 معرفی شده اند مورد استفاده قرار گرفته است [7] که می تواند برای نسل های بعدی نیز نامزد شود. یکی از استانداردهایی که اخیراً معرفی شده است استاندارد WiMAX است. این استاندارد برای عملکرد بهتر به پهنای سیگنالی برابر با 20MHz و دقتی معادل با 10 بیت نیاز دارد [17].

هدف این پایان نامه پوشش دادن به مشخصات مورد نیاز برای استاندارد WiMAX با توان مصرفی پایین می باشد.

1.2 ترتیب فصول

این پایان نامه اکثر مسائل مربوط به طراحی مدولاتورهای سیگما دلتا را هم از نظر تئوری و هم از نظر سیستمی پوشش می دهد. همچنین بعضی از ملاحظات مداری در این پایان نامه بحث شده و در نهایت توان مدولاتور تخمین زده خواهد شد.

به این منظور پایان نامه به شکل زیر طبقه بندی می شود:

فصل دو - این فصل اکثر مسائل پایه را در مدولاتورهای سیگما دلتا پوشش می دهد. ابتدا مفهوم نمونه برداری و کوانتیزاسیون و بعد اصل فرا نمونه برداری و شکل دهی نویز بحث خواهد شد. بعداً با معرفی مدولاتورهای سیگما دلتا و انواع آن، ملاحظات پایداری و تون بیهوده در آنها بحث شده و در خاتمه مدولاتور با کوانتیزر داخلی چند بیتی شرح داده می شود.

فصل سه - این فصل اکثر مسائل مهم در طراحی مدولاتورهای سیگما دلتای زمان پیوسته را پوشش می دهد. در ابتدا مزایای مدولاتورهای $CT-\Delta\Sigma$ ذکر شده و نحوه ی انتقال تابع تبدیل مدولاتور از حوزه ی Z به حوزه ی S توضیح داده می شود. در ادامه غیر ایده آلی های تک تک بلوک ها بحث خواهد شد.

فصل چهار - در این فصل مدولاتور CT پیشنهادی معرفی شده و با در نظر گرفتن تمامی غیر ایده آلی ها، نویز بودجه بندی می شود. در نهایت سیستم پیشنهادی در $SIMULINK-MATLAB$ شبیه سازی خواهد شد.

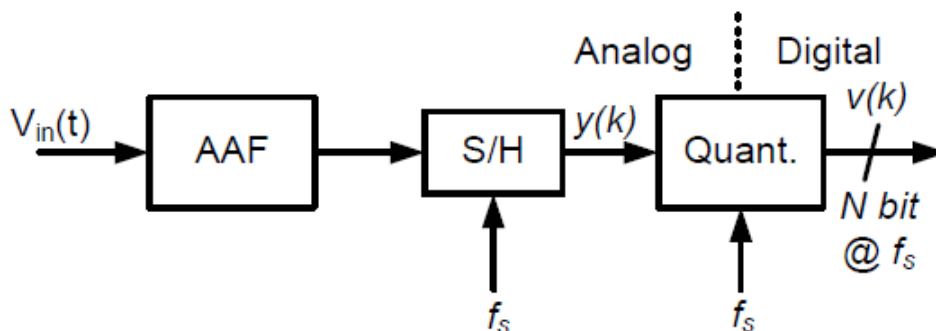
فصل پنج - بعد از طراحی موفق مدولاتور به صورت سیستمی و بدست آوردن اکثر مشخصات لازم در طراحی تک تک بلوک ها، این فصل مدولاتور را به صورت مداری مدل کرده و دیگر پارامترهای مورد نیاز برای طراحی بلوک ها را نتیجه خواهد داد. در نهایت با مشخصات بدست آمده برای بلوک ها، توان کل مدولاتور تخمین زده می شود.

مدولاتورهای سیگما دلتا

این فصل اکثر مسائل پایه را در مدولاتورهای سیگما دلتا پوشش می دهد. به این منظور در ابتدا مفهوم نمونه برداری و کوانتیزاسیون و بعد اصل فرا نمونه برداری و شکل دهی نویز بحث خواهد شد. بعداً با معرفی مدولاتورهای سیگما دلتا و انواع آن ، ملاحظات پایداری و تون بیهوده در آنها بحث شده و در خاتمه مدولاتور با کوانتیزر داخلی چند بیتی شرح داده می شود.

2.1 نمونه برداری و کوانتیزاسیون

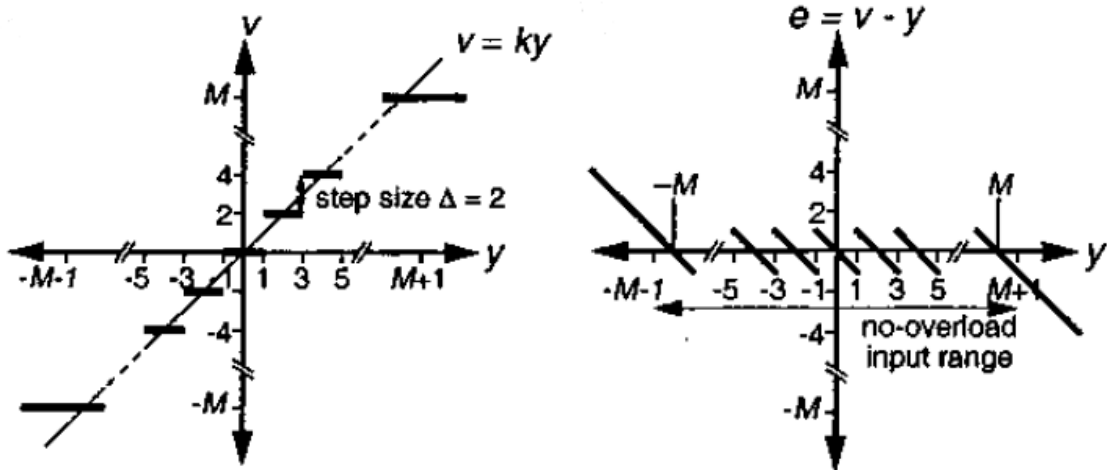
جهت ارتباط صحیح بین دنیای آنالوگ که ترکیبی از سیگنالهای آنالوگ زمان پیوسته با دامنه های پیوسته می باشد با پردازشگر سیگنال دیجیتال DSP که فقط سیگنال های زمان گسسته با دامنه های گسسته را می تواند پردازش کند نیازمند مبدل های آنالوگ به دیجیتال (Analog to Digital Converters) ADC هستیم. [شکل 2.1]



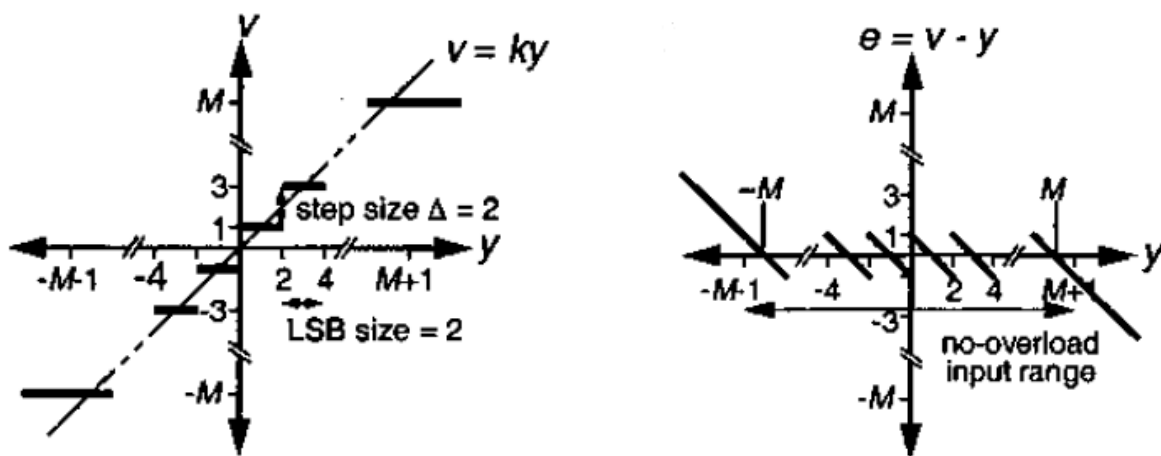
شکل 2.1: مبدل آنالوگ به دیجیتال [7]

بلوک AAF به فیلتر آنتی-الیاسینگ معروف می باشد که جهت محدود کردن پهنای باند سیگنال ورودی به نصف فرکانس سمپلینگ به کار می رود. در صورت عدم استفاده از این بلوک اجزای فرکانس بالای سیگنال ورودی به پهنای باند مطلوب الیاز شده و باعث بدتر شدن مشخصات ADC می شود [7].

سیگنال نمونه برداری شده باید برای مدت زمان خاصی ثابت نگه داشته شود تا توسط یکی از سطوح گسسته مشخص شده و نمایش داده شود این کار توسط کوانتیزر انجام می شود. بدین سان که نمونه بردار از سیگنال ورودی نمونه برداشته و نگه دار آن را برای مدت زمان مشخصی ثابت نگه می دارد بعد این سیگنال توسط کوانتیزر با یکی از سطوح گسسته نمایش داده می شود. کوانتیزر معمولاً به عنوان یک افزاره غیرخطی بدون حافظه فرض می شود که تمام مشخصات آن توسط منحنی مشخصه ورودی-خروجی اش قابل استخراج می باشد. شکل 2.2 و 2.3 منحنی مشخصه ورودی-خروجی دو نوع کوانتیزر M سطحی را که به کوانتیزرهای mid-tread و mid-rise معروف هستند نشان می دهد. [1]



شکل 2.2: منحنی مشخصه ورودی-خروجی کوانتیزر mid-tread و خطای کوانتیزاسیون آن [1]



شکل 2.3: منحنی مشخصه ورودی- خروجی کوانتیزر mid-rise و خطای کوانتیزاسیون آن [1]

تفاوت بین دو سطح مجاور کوانتیزه شده (گام کوانتیزاسیون یا Δ) با اختلاف بین آستانه های ورودی (یا LSB) برابر است که نشانگر بهره واحد کوانتیزر می باشد که در این شکل ها هر دو برابر 2 می باشند (حاصل تقسیم Δ/LSB به عنوان بهره کوانتیزر شناخته می شود که اغلب برابر یک است). این عدد صحیح (2) این اجازه را می دهد که M را برای mid-rise عددی فرد و برای mid-tread عددی زوج پیش بینی کنیم. اختلاف بین بالاترین و پایین ترین سطح FULL-SCALE کوانتیزر نامیده می شود که در شکل های 2.2 و 2.3 برابر $2M$ است. انحراف یا تفاوت بین ورودی نمونه برداری شده با خروجی کوانتیزر خطای کوانتیزاسیون یا نویز کوانتیزاسیون نامیده می شود. منحنی های سمت راست در شکل های 2.2 و 2.3 بیانگر این است که اگر y بین $-(V_{ref} + V_{LSB}/2)$ و $(V_{ref} + V_{LSB}/2)$ باشد آنگاه خطای کوانتیزاسیون بین $-V_{LSB}/2$ و $+V_{LSB}/2$ خواهد بود. به رنجی از y که این شرط برقرار است رنج Non-Overload یا No-Overload می گویند که برای یک ADC، N بیتی $\Delta = V_{LSB} = FS/(2^N - 1)$ و رنج Non-Overload برابر $(V_{ref} + V_{LSB}/2) \pm$ می باشد. جدول زیر مشخصات کامل کوانتیزرهای نشان داده شده در شکل های 2.2 و 2.3 را نشان می دهد. [جدول 2.1]