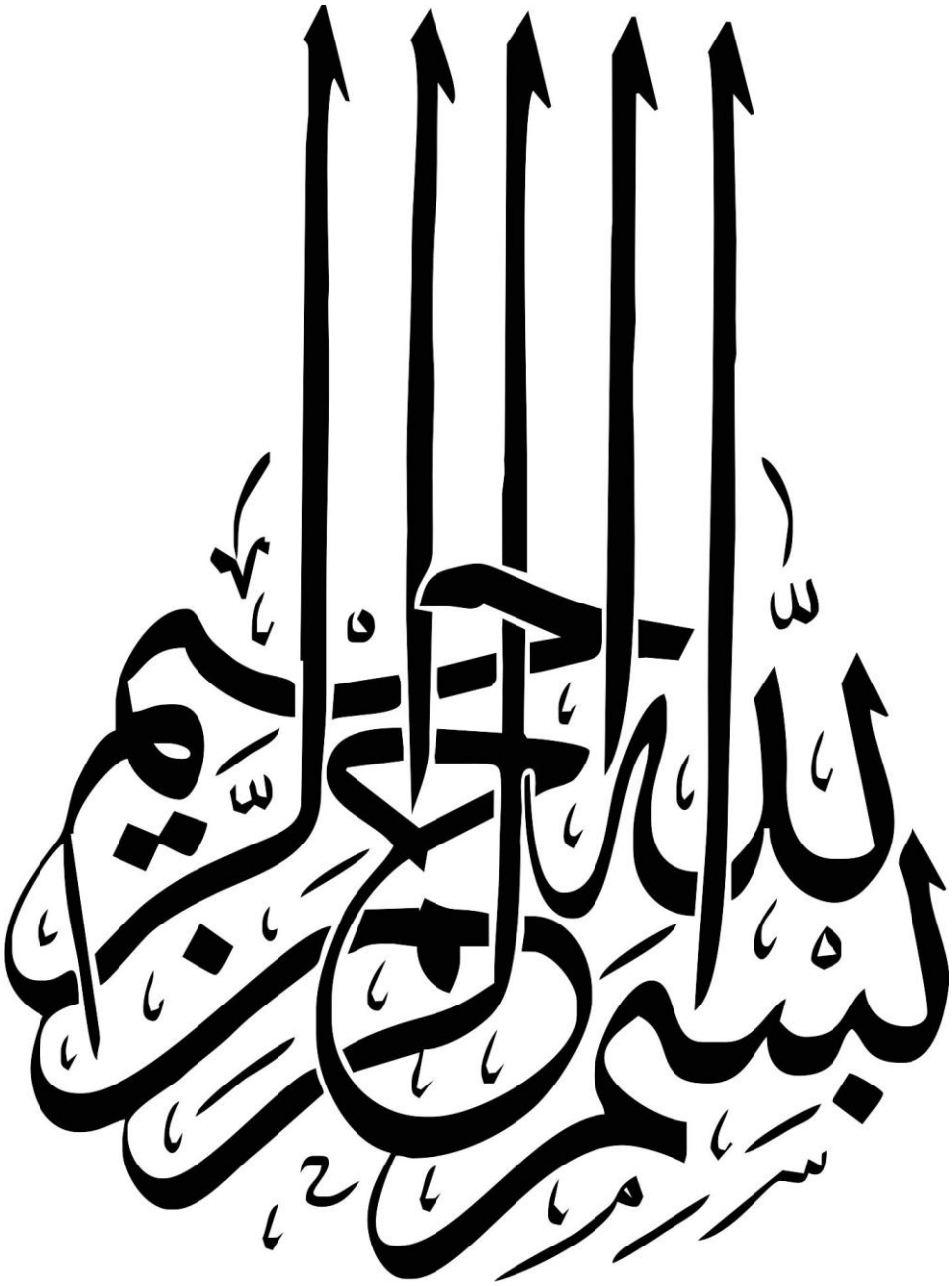
بسم الله الرحمن الرحيم

دانشگاه آزاد اسلامی

واحد تهران مرکزی

دانشکده فنی و مهندسی ، گروه برق

پایان نامه برای دریافت درجه کارشناسی ارشد (M.Sc)

گرایش : الکترونیک

عنوان :

مدلسازی ترانزیستور CNTFET از نوع تک دیواره (SWCNT) برای شبیه سازی سیناپس های بازدارنده و تحریکی یک نرون غشاء مغزی (Cortex Neuron)

استاد راهنما :

دکتر علیرضا کاشانی نیا

استاد مشاور :

دکتر سید زین العابدین موسوی

پژوهشگر :

وحید اشرفی

زمستان ۱۳۹۰

دانشگاه آزاد اسلامی

واحد تهران مرکزی

دانشکده فنی و مهندسی ، گروه برق

پایان نامه برای دریافت درجه کارشناسی ارشد (M.Sc)

گرایش : الکترونیک

عنوان :

مدلسازی ترانزیستور CNTFET از نوع تک دیواره (SWCNT) برای شبیه سازی سیناپس های بازدارنده و تحریکی یک نرون غشاء مغزی (Cortex Neuron)

استاد راهنما :

دکتر علیرضا کاشانی نیا

استاد مشاور :

دکتر سید زین العابدین موسوی

پژوهشگر :

وحید اشرفی

زمستان ۱۳۹۰

تقدیم به : همسرم

که در تمام دوران تحصیلات تکمیلی از حمایت های روحی و کمک های معنوی وی برخوردار بوده و در هر شرایطی من را تنها نگذاشته اند ، بالاخص در پژوهش اخیر که پا به پای من همراه و کمک حال این بنده بوده اند. بنا براین جا دارد این موفقیت را تقدیم کنم به همسر مهربان و فداکارم که همواره و در هر شرایطی در طول سالهای گذشته مشوق و یاری کننده من در امر تحصیل و خصوصاً پژوهش پایان نامه بوده اند ...

تشکر و قدردانی :

بدینوسیله از زحمات تک تک اساتید محترم هیات علمی گروه برق دانشکده فنی و مهندسی دانشگاه آزاد اسلامی واحد تهران مرکزی بالاخص جناب آقای دکتر علیرضا کاشانی نیا که همواره در طول مدت تحصیل و نیز درطی فرآیند پژوهش پایان نامه به عنوان استاد راهنما بنده را کمک و یاری نموده اند تقدیر و تشکر می نمایم. همچنین از محضر استاد بزرگوار جناب آقای دکتر سید زین العابدین موسوی که به عنوان استاد مشاور در طول مدت این پژوهش در کنار بنده بوده واز هیچ مساعدتی فروگذار نکرده اند نیز قدردانی می کنم.

وحید اشرفی

۱۳۹۰/۱۰/۲۴

تعهد نامه اصالت پایان نامه کارشناسي ارشد

اینجانب وحید اشرفی دانش آموخته مقطع کارشناسی ارشد نا پیوسته به شماره دانشجویی ۸۷۰۸۵۱۳٤۹۰۰ در رشته الکترونیک که در تاریخ ۱۳۹۰/۱۱/۲٤ از پایان نامه خود تحت عنوان :مدلسازی ترانزیستور CNTFET از نوع تک دیواره (SWCNT) برای شبیه سازی سیناپس های بازدارنده و تحریکی یک نرون غشاء مغزی (Cortex Neuron)

با کسب نمره .....19(نوزده)..... و درجه .....عالی..... دفاع نموده ام بدینوسیله متعهد می شوم :

۱- این پایان نامه حاصل تحقیق و پژوهش انجام شده توسط اینجانب بوده و در مواردی که از دستاوردهاي علمی و پژوهشي دیگران (اعم از پایان نامه ، کتاب ، مقاله و ...) استفاده نموده ام ، مطابق ضوابط و رویه هاي موجود ، نام منبع مورد استفاده و سایر مشخصات آن را در فهرست ذکر و درج کرده ام .

۲- این پایان نامه قبلاً برای دریافت هیچ مدرک تحصیلی (هم سطح ، پایین تر یا بالاتر) در سایر دانشگاهها و موسسات آموزش عالی ارائه نشده است .

۳- چنانچه بعد از فراغت از تحصیل ، قصد استفاده و هرگونه بهره برداری اعم از چاپ کتاب ، ثبت اختراع و ... از این پایان نامه داشته باشم ، از حوزه معاونت پژوهشی واحد مجوزهای مربوطه را اخذ نمایم .

٤- چنانچه در هر مقطع زمانی خلاف موارد فوق ثابت شود ، عواقب ناشی از آن را بپذیرم و واحد دانشگاهی مجاز است با اینجانب مطابق ضوابط و مقررات رفتار نموده و در صورت ابطال مدرک تحصیلی ام هیچگونه ادعایی نخواهم داشت .

بسمه تعالی

در تاریخ : ۱۳۹۰/۱۱/۲۴

دانشجوی کارشناسی ارشد آقای وحید اشرفی از پایان نامه خود دفاع نموده و با نمره ۱۹ به حروف نوزده با درجه عالی مورد تصویب قرار گرفت.

امضاء استاد راهنما

بسمه تعالی

دانشکده فنی و مهندسی

••

(این چکیده به منظور چاپ در پژوهشکده دانشگاه تهیه شده است)

نام واحد دانشگاهی : تهران مرکزی کد واحد : ۱۰۱	کد شناسایی پایان نامه:
عنوان پایان نامه : مدلسازی ترانزیستور *CNTFET* از نوع تک دیواره (*SWCNT*) برای شبیه سازی سیناپس های بازدارنده و تحریکی یک نرون غشاء مغزی (*Cortex Neuron*)	
نام و نام خانوادگی دانشجو : وحید اشرفی	تاریخ شروع پایان نامه : ۸۹/۰۳/۲۰
شماره دانشجویی : ۸۷۰۸۵۱۳۴۹۰۰	تاریخ اتمام پایان نامه : ۹۰/۰۹/۲۴
رشته تحصیلی : الکترونیک	
استاد راهنما : دکتر علیرضا کاشانی نیا	استاد مشاور : دکتر سید زین العابدین موسوی

چکیده پایان نامه :

این تحقیق در مورد بررسی ساختارهای مختلف ترانزیستورهای CNTFET و بهینه سازی مصرف توان و کوچک سازی در حد امکان مقیاس آنها با بررسی پارامترهایی همچون کایرالیتی CNT ، طول گیت ، اکسید گیت ، underlap گیت در سورس و درین و تاثیر آنها بر روی جریان های حالت روشن و خاموش و تاخیر زمانی (τ) در این نوع ترانزیستورها جهت استفاده در ساخت آینده مدارات کورتکس مصنوعی مغز با تقلید بیولوژیکی (Biomimetic) می باشد . بخش هایی از یک کورتکس مصنوعی می تواند به عنوان یک اندام مصنوعی تسکین دهنده اثرات ضایعات مغزی که بدلیل آسیب و صدمه بوجود می آید استفاده گردد . یک کورتکس مصنوعی همچنین می تواند به عنوان یک وسیله تحقیقاتی برای برخی از اکتشافات علمی که در بافت زنده مغز عملی نخواهد بود استفاده شود. این کار جهت معرفی قطعه ای صورت می پذیرد که با طراحی آن بتوان اندازه یک کورتکس مصنوعی و مصرف توان را نسبت به نوع MOSFET به حداقل رساند ، از اینرو پارامترهای دخیل در مقیاس قطعه خصوصاً طول گیت (L_G) و نیز آنهایی که در پائین آوردن مصرف انرژی سهیم هستند ، از جمله جریان حالت خاموش ترانزیستور (Off – state) و عوامل موثر در آن بررسی و بهینه سازی می شود . در نهایت یک ترانزیستور CNTFET با حالت بهینه که دارای حداقل مقیاس و مصرف انرژی در مقایسه با تکنولوژی MOSFET مرسوم باشد جهت استفاده در مدارات مورد نظر شامل سیناپس های بازدارنده و تحریکی معرفی شده و بهینه سازی اندازه و ابعاد قطعه و همچنین مصرف توان در آن نسبت به یک MOSFET نوعی مورد ارزیابی قرار خواهد گرفت . تمامی شبیه سازی ها بوسیله مدل های Spice نانو تیوب های کربنی صورت پذیرفته و بخشی از آن نیز در محیط نرم افزار مطلب و با استفاده از شبیه ساز fettoy انجام شده است.

نظر استاد راهنما برای چاپ در پژوهش نامه دانشگاه مناسب است / مناسب نیست تاریخ و امضاء :

نام و نام خانوادگی : وحید اشرفی

تاریخ و امضاء :

فهرست مطالب

فصل اول : مقدمه ۱

فصل دوم : ساختار بیولوژیکی مغز انسان ۵

۱,۲ سلول های تشکیل دهنده مغز ۵

۲,۲ سیگنالینگ شیمیایی در مغز ۹

۳,۲ فیزیولوژی سیناپس ها ۱۱

۴,۲ انتقال دهنده های عصبی ۱۷

۵,۲ پتانسیل عمل (action potential) ۱۸

۶,۲ کانال های یونی ۲۰

۷,۲ مدل های بیولوژیکی نرون ها ۲۲

فصل سوم : رقابت ها و چالش ها در شبیه سازی و ساخت کورتکس مصنوعی مغز ۳۱

۱,۳ خلاصه پروژه ها ۳۳

۱,۱,۳ پروژه SpiNNaker در دانشگاه منچستر انگلیس ۳۴

۲,۱,۳ پروژه Blue Brain در EPFL سوئیس ۳۵

۳,۱,۳ پروژه FACETs در دانشگاه Heidelberg آلمان ۳۶

۴,۱,۳ پروژه Neurogride در دانشگاه استنفورد کالیفورنیا ۳۸

۵،۱،۳ پروژه NeuroDyn در دانشگاه کالیفورنیا در سانديياگو و در ادامه چیپ IFAT قبلی آنها ۳۹

فصل چهارم : نانو تیوب های کربنی و ترانزیستورهای بر پایه آنها و بررسی اثر پارامترهای این افزاره در خروجی آن ۴۱

۱،۴ خانواده کربن و نانو تیوب های کربنی ۴۲

۲،۴ ساختار فیزیکی و الکترونیکی نانوتیوب های کربنی ۴۴

۳،۴ ترانزیستورهای اثرمیدانی بر پایه نانوتیوب های کربنی ۵۳

۱،۳،۴ معرفی ساختارهای مختلف CNTFET ۵۵

۲،۳،۴ شبیه سازی تونل زنی باند به باند (BTBT) به کمک فونون در ترانزیستورهای نانوتیوب کربنی ۷۶

۴،۴ بهینه سازی و ارزیابی عملکرد ترانزیستورCNTFET با ویژگی تونل زنی ۸۴

۱،۴،۴ اعمال تغییرات در طول گیت ۸۵

۲،۴،۴ تغییر در دی الکتریک گیت ۸۷

۳،۴،۴ اثر کایرالیتی CNT ۸۹

۴،۴،۴ اثر خازن کوانتومی (Cq) ۹۳

۱،۴،۴،۴کاهش اثر خازن کوانتو ۹۴

۵،۴،۴ تاثیر Underlap نواحی سورس / درین در عملکرد قطعه ۹۵

فصل پنجم : معرفی مدار سیناپس تحریکی و بازدارنده پیشنهادی و ارزیابی فضای اشغالی و مصرف توان ۹۹

۱,۵ آزمایش مدار سیناپس تحریکی و بازدارنده و ارزیابی خروجی مدار مربوطه ۱۰۰

۲,۵ برآورد فضای مورد نیاز جهت جاسازی محیط سیناپسی ۱۰۸

۱,۲,۵ تخمین فضای اشغال شده توسط محیط سیناپسی ۱۰۹

۲,۲,۵ محاسبه فضای اشغالی با استفاده از تکنولوژی MOSFET ۱۰۹

۳,۲,۵ محاسبه فضای اشغالی با استفاده از تکنولوژی CNTFET ۱۱۱

۴,۲,۵ استفاده از نانوتیوب های کربنی به جای اتصالات فلزی ۱۱۳

۳,۵ بررسی و مقایسه مصرف توان در تکنولوژی های MOSFET و CNTFET ۱۱۸

فصل ششم : جمع بندی و معرفی کارهای آتی ۱۲۱

۱,۶ شبیه سازی STDP در محیط سیناپسی ۱۲۲

۲,۶ شبیه سازی و استفاده از ترانزیستور CNTFET نوع p-i-n در مدارات عصبی ۱۲۳

پیوست (الف) : فهرست علائم و اختصارات ۱۲۵

پیوست (ب) : فهرست شکل ها ۱۲۸

پیوست (ج) : فهرست جداول ۱۳۵

پیوست (د) : پارامترهای Hspice ترانزیستور CNTFET از نوع n-i-n ۱۳۶

مراجع ۱۳۹

فهرست علائم و اختصارات

AER	Application Event Record
Af	atofarad
AFM	Atomic Force Microscopy
AHP	After Hyper Polarization
ARM	Advanced RISC Machine
ASIC	Application Specific Integrated Circuit
BBB	Brain Blood Barrier
BTBT	Banb to Band Tunneling
Ch	Chirality
C-CNTFET	Conventional – carbon nanotube field – effect transistor
CMOS	Complementary Metal Oxide Semiconductor
CNT	Carbon Nano Tube
CNTFET	Carbon Nano Tube Field Effect Transistor
Co	Cobalt
CoMoCAT	Cobalt Molybdenum Catalyzer
CPU	Central Processor Unit
CVD	Chimical Vapor Deposition
DAP	Depolarizing After Potentials
DC	Direct Current
DMA	Direct Memory Access
DNA	Deoxyribonucleic acid
DT	Direct Tunneling

DWCNT	Double-Wall Carbon Nanotube
EPFL	Ecole Polytechnique Federal Lausanne
EPSP	Excitatory Post Synaptic Potential
Fa-SWCNT	Folate-Single-Wall Carbon Nanotube
FM	Frequency Modulation
FS	Fast Spiking
GAA	Gate All Around
GABA	Gamma Amino Butyric Acid
Gcd	great common denominator
IB	Intrinsic Bursting
IBM	International Business Machines
IFAT	Integrated & Fire Array Transceiver
IPSP	Inhibitory Post Synaptic Potential
LOP	Low Operating Power
LTS	Low Thereshold Spiking
Mo	Molybdenum
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
MWCNT	Multi-Walled Carbon Nanotube
NCC	Neo Cortical Column
NEGF	Non-Equilibrium Green Function
Ni	Nickel
NIR	Near Infra Red
NMDA	N-Methyl D-Aspartate

NOI- CNTFET transistor	Nanotube on Isolator– Carbon Nanotube field effect
PCR	polymerase chain reaction
PCI	Peripheral Component Interconnect
PLL	Phase Locked Loop
PSP	Post Synaptic Potential
RAM	Read Only Memory
RF	Radio Frequency
RISC	Reduced Instruction Set Computer
RS	Regulated Spiking
SEM	Single Electron Microscopy
So-CNTFET	Schottky-Ohmic Carbon Nanotube field effect transistor
SSPM	Scanning surface potential microscopy
STDP	Spike Timing Dependant Plasticity
SWCNT	Single-Wall Carbon Nanotube
T-CNTFET	Tunneling – Carbon Nanotube field effect transistor
TB	Tera Byte
TEM	Transmission electron microscope
V-CNTFET	Vertically – Carbon Nanotube field effect transistor
WKB	Wentzel Kramers Brillouin
Y	Yttrium

فهرست شکل ها صفحه

شکل ۱,۲ : ساختار بیولوژیکی بخشی از کورتکس مغز و بافت های سلولی تشکیل دهنده آن ۶

شکل ۲,۲ : بخش های مختلف یک نرون عصبی ۸
از جمله دندریت ها ، بدنه سلولی و آکسون که توسط غلاف Myelin پوشیده شده است .

شکل ۳,۲ : ساختار یک سیناپس الکتریکی ۱۱
شامل سلول های پیش سیناپسی و پس سیناپسی ، کانال یونی و شکاف . سیناپسی

شکل ۴,۲ : ساختار سیناپس شیمیایی ۱۴
شامل نرون پیش سیناپسی و غشاء پس سیناپسی ، شکاف سیناپسی ، انتقال دهنده های عصبی ، کیسه های حاوی انتقال دهنده های عصبی و کانال های یونی

شکل ۵,۲ : فرآیند دریافت پتانسیل عمل توسط سلول پیش سیناپسی ۱۶
و تاثیر آن در پروسه آزاد سازی انتقال دهنده های عصبی و در نهایت تولید یک پتانسیل پس سیناپسی تحریکی(EPSP) در خروجی نرون پس سیناسی

شکل ۶,۲ : اشکال متفاوت تولید spike در نرون های مختلف ۲۳

شکل ۱,۳: نمایی از سلول های عصبی (نرون ها) ۳۴
و اتصالات بین آنها شامل دندریت ها و آکسون ها در بخش کوچکی از غشاء مغز (cortex). این عکس در انستیتوی مغز و اعصاب EPFL در لوزان سوئیس گرفته شده است.

شکل ۲,۳ : (چپ) سیستم اصلی پروژه BlueBrain ۳۶
شامل راک های اصلی با حافظه بالای۳۲ TB ، چیپ های BGL و کارتهای محاسباتی تشکیل دهنده آنها . (راست) بازسازی ستون های غشاء عصبی(NCC) که در آن میکرو مدارها در طبقات مختلف این ساختار شرکت دارند . در این شکل تنها بخش بسیار کوچکی ازساختار نرون های سه بعدی نشان داده شده است . خطوط قرمز نشاندهنده دندریت ها و خطوط آبی معرف شاخه های آکسونی می باشند . ساختار ستونی (سبز) لایه های معرفی کننده NCC هستند

شکل ۳,۳ : سیستم مقیاس گذاری ویفر در پروژه F..... ۳۷

شکل ۴,۳ : شماتیک ویفر FACETS به همراه چیپ های Spikey و ورودی و خروجی های مربوطه ۳۹

شکل ۱,۴: اشکال مختلف ساختارهایی از اتم های کربن ۴۲
بصورت صفحات گرافیتی ، الماس ، مولکول C60 و نانوتیوب کربنی

شکل ۲,۴ : هیبریداسیون و پیوند های کوالانسی بین اتم های کربن ۴۲

شکل ۳,۴ : یک تصویر سه بعدی از لایه گرافنی درسمت چپ ۴۴
SWCNT در وسط و MWCNT در سمت راست

شکل ۴,۴ : ساختار یک گرافیت ۴۶
بالا : ساختارتک لایه که نشاندهنده بردارهای شبکه (آبی) و سلول واحد(خاکستری) برای لایه است . دو موقعیت تصویر آیینه ای شبکه سلول واحد به رنگ های نارنجی و سبز نشان داده شده اند . پایین و چپ : لایه های روی هم افتاده که نشاندهنده طرح تکرار شده برای روی هم افتادن لایه ها است . لازم به ذکر است که لایه دوم نسبت به دو لایه دیگر انحراف افقی دارد وفاصله آنها 0.335nm می باشد .

شکل ۵,۴ : نانو تیوب های کربنی ۴۷
تک دیواره (SWCNT)دو دیواره (DWCNT) و چند دیواره (MWCNT)

شکل ۶,۴: یک صفحه گرافن ۴۹
برادارهای شبکه a 1 و a 2 به رنگ آبی و سلول واحد به رنگ خاکستری است . بردار قرمز Ch چگونگی پیچانده شدن گرافن درون یک نانو تیوب ویژه را تشریح می کند . ناحیه بین خطوط نقطه چین درون یک استوانه پیچانده می شود(تیوب نتیجه شده در شکل 2.4 نشان داده شده است) . بردار زرشکی T بر بردار Ch عمود بوده و سلول واحد نانو تیوب را تشریح می کند (به رنگ هلو) . Ch در اینجا برابر $\overrightarrow{4a_1} + \overrightarrow{2a_2}$ بوده و بنابراین نانوتیوب (4,2) نامیده می شود.

شکل ۷,۴ : نانو تیوب کربنی (4,2) ۵۰
که با پیچانده شدن صفحه گرافیتی بدور بردار 2a 2 + 4a 1 از شکل ۹,۴ بدست می آید .

شکل ۸,۴ : یک صفحه گرافن ۵۰
که بردارهای شبکه a1 و a2 برنگ آبی و سلول واحد به رنگ خاکستری می باشد .بردار قرمز رنگ Ch چگونگی پیچیده شدن گرافن درون یک نانو تیوب خاص را نشان می دهد . ناحیه ما بین خطوط نقطه چین درون یک استوانه پیچیده می شوند (تیوب نشان داده شده در شکل ۱۲,۳) .

شکل ۹,۴ : نانو تیوب کربنی (5,5) ۵۱
که با پیچاندن یک صفحه گرافنی اطراف بردار 5a 1 + 5a 2 طبق شکل 2.5 تولید می شود . این تیوب یک تیوب armchair است .

شکل ۱۰,۴ : یک صفحه گرافن ۵۲
که بردارهای شبکه a1 و a2 برنگ آبی و سلول واحد به رنگ خاکستری می باشد . بردار قرمز رنگ Ch چگونگی پیچیده شدن گرافن درون یک نانو تیوب خاص را نشان می دهد . ناحیه ما بین خطوط نقطه چین درون یک استوانه پیچیده می شوند (تیوب نشان داده شده در شکل ۱۴,۳ و ۱۵,۳)

شکل ۱۱,۴ : نانو تیوب کربنی (5,0) ۵۳
که با پیچاندن یک صفحه گرافنی دور بردار $\overrightarrow{C_h} = 5\overrightarrow{a_1} + 5\overrightarrow{a_2}$ نشان داده شده در شکل ۱۳,۳ تولید می شود . این نانو تیوب یک نانو تیوب Zigzag است .

شکل ۱۲,۴ : ساختار مختلف نانو تیوب کربنی شامل armchair ، zigzag و chiral ۵۴

شکل ۱۳,۴ : سمت راست ترانزیستور back gate و سمت چپ ترانزیستور top gate. ۵۵

شکل ۱۴,۴ : انواع مختلف CNTFET ۵۷
SB CNTFET (a) ، PG CNTFET (b) ، doped-S/D CNTFET (c)

شکل ۱۵,۴: سمت راست ساختار شماتیک ترانزیستور SB CNTFET ۵۷
و سمت چپ انرژی باندهای هدایت و ظرفیت در دو ولتاژ گیت مختلف

شکل ۱۶,۴: برش عرضی و عمودی از شکل ساختاري يك ترانزيستور PG CNTFET ۵۸

شکل ۱۷,۴: (a) شکل ساختاری یک ترانزیستور doped-S/D CNTFET ۵۹
و (b) انرژی باندهای هدایت و ظرفیت در دو ولتاژ گیت مختلف

شکل ۱۸,۴ : ساختار ترانزیستورهای V-CNTFET تک کاناله (a) و چند کاناله (b) ۶۰

شکل ۱۹,۴ : مقایسه مشخصه های جریان – ولتاژ و انرژی های باندینگ ترانزیستور های مختلف ۶۱

شکل ۲۰,۴ : مقایسه جریان ۶۳
در ترانزیستور های SB CNTFET و MOSFET-like CNTFET بر حسب ثابت دی الکتریک

شکل ۲۱,۴ : مقایسه هدایت انتقالی ۶۴
در ترانزیستورهای SB CNTFET و MOSFET-like CNTFET بر حسب ثابت دی الکتریک

شکل ۲۲,۴ : مقایسه ظرفیت خازنی گیت ۶۶
در ترانزیستورهای SB CNTFET و MOSFET-like CNTFET بر حسب ثابت دی الکتریک

شکل ۲۳,۴ : ظرفیت خازنی گیت ۶۶
بر حسب ضخامت گیت در دو ترانزیستور گیت کامل و partially gate

شکل ۲۴,۴ : مدل مداری سیگنال کوچک یک ترانزیستور CNTFET ۶۷

Rs و RD = مقاومت های پارازیتی، Cg = خازن گیت ذاتی ، Cgs و Cgd = خازنهای پارازیتی

شکل ۲۵,۴ : فرکانس قطع ۶۹
در ترانزیستورهای SB CNTFET , MOSFET – like CNTFET بر حسب ضخامت گیت

شکل ۲۶,۴ : فرکانس قطع ترانزیستورهای گیت کامل وPartially gate بر حسب ضخامت گیت. ۶۹

شکل ۲۷,۴ : تاخیر ذاتی ۷۰
در ترانزیستورهای SB CNTFET و MOSFET – like CNTFET بر حسب طول گیت

شکل ۲۸,۴ : یک ترانزیستور CNTFET ۷۶
با کانال ترانزیستوری متصل به کنتاکت های سورس و درین . جریان سورس – درین توسط الکترود سوم بنام گیت تنظیم می شود .با کمیت های درگیر در فرمول بندی NEGF نیز سروکار داریم .

شکل ۲۹,۴ : توزیع الکترونها ۷۸
در بالای سطوح انرژی نانو تیوب کربنی بدون حضور پراکندگی فونون ها ; , Vg = -0.55v
Vd = 0.6v و با داپینگ سورس/ درین برابر با 1.5×109/ m . منحنی های سفید موقعیت لبه های باند هدایت (بالاتر) و باند ظرفیت (پایین تر) را نشان می دهد.

شکل ۳۰,۴ : توزیع الکترونها در نانوتیوب ۷۹
در حضور پراکندگی فونون Rph = 0.03(eV)2 پارامترهای دیگر با شکل ۲۹,۴ یکسان است.

شکل ۳۱,۴ : طیف جریان در مقیاس لگاریتمی ۸۱
با وجود پدیده پراکندگی فونون. پارامترها با شکل ۳۰,۴ یکسان است.

شکل ۳۲,۴ : جریان بر حسب ولتاژ گیت ۸۲
برای ولتاژ Vd = 0.1 (خطوط راه راه) بدون پراکندگی فونون ،(خطوط توپر با دایره ها) با وجود پراکندگی فونون ها و چگالی داپینگ برابر با 6 × 108 / m است .

شکل ۳۳,۴ :(سمت چپ) نمای سه بعدی از ترانزیستور GAA CNTFET ۸۵
و (سمت راست) تجسم آن برروی یک صفحه در امتداد جهت انتقال. فرض شده که تیوب پر از هوا بوده و سطح CNT بطور ایده ال دارای ضخامت صفر است .

شکل ۳۴,۴ : سمت چپ- مشخصه حالت روشن یک ترانزیستور CNTFET ۸۶
با طول 45nm با کایرالیتی (19,0) . محاسبات بالستیک و پراکندگی برای ولتاژ , V_{DS} = 0.1
0.8 , 0.45. سمت راست- توزیع بالستیک ، پراکندگی و تنها فونون نوری در V_{DD} = 0.45 V
ایزوله هستند .

شکل ۳۵,۴ : چگالی های طیفی جریان با پراکندگی فونون ۸۷
در یک ترانزیستور CNTFET با طول 45 nm و کایرالیتی (19,0) در ولتاژ V_{GS}= 0.1 V
برای V_{DS} = 0.1 V در سمت چپ ، 0/45 V در مرکز و 0/8 V در سمت راست شکل

شکل ۳۶,۴ : مشخصه جریان Ids بر حسب Vgs ۸۸
در ولتاژ Vds=0.8 برای طول گیت های Lg = 15 , 30 , 45 nm و استخراج نتایج مربوطه در جدول شماره ۱,۵

شکل ۳۷,۴ : مشخصه های حالت روشن یک ترانزیستور CNTFET ۸۹
با کایرالیتی (19,0) با مواد دی الکتریک مختلف در هر دو حالت بالستیک و پراکندگی در ولتاژ
V_{DS} = 0/8V

شکل ۳۸,۴ : مشخصه جریان Ids بر حسب Vgs در ولتاژ Vds=0.8 ..... ۹۰
برای اکسید گیت های 25 , 16 , K = 3.9 و استخراج نتایج مربوطه در جدول شماره ۶,۴

شکل ۳۹,۴ : مشخصه های حالت روشن ترانزیستورهای CNTFET ۹۱
با دی الکتریک HfO_2 برای کایرالیتی های مختلف در ولتاژ درین یکسان .

شکل ۴۰,۴ : مشخصه جریان I_{ds} بر حسب Vgs ۹۲
در ولتاژ V_{ds}=0.8 برای کایرالیتی های (19,0) , (16,0) و (13,0) و استخراج نتایج مربوطه در جدول شماره ۷,۴

شکل ۴۱,۴ : مشخصه جریان I_{ds} بر حسب V_{gs} ۹۳
در ولتاژ V_{ds}=0.8 برای ضخامت اکسید گیت های 2nm , 3nm و 4nm و استخراج نتایج مربوطه در جدول شماره ۸,۴

شکل ۴۲,۴ : بررسی اثر خازن کوانتومی ۹۵
بر روی قطعه اولیه دارای کایرالیتی (۱۳،۰) ، اکسید گیت SiO_2 با ثابت دی الکتریک ۳/۹ و ضخامت دی الکتریک ۴nm در دو بایاس V_{ds} = 0.02 و V_{ds} = 0.9

شکل ۴۳,۴ : سمت چپ – دید شماتیک ترانزیستور CNTFET ۹۷
با سورس و درین underlap شده . سمت راست – مشخصه های حالت روشن ترانزیستور CNTFET برای توسعه های L_U مختلف مربوط به ناحیه underlap با طول گیت ثابت (L_G = 30 nm) و طول کلی (L = 70 nm)

شکل ۴۴,۴ : نمودارهای لبه باند هدایت و ظرفیت ۹۸
در ترانزیستور underlap CNTFET برای توسعه های مختلف L_U مربوط به ناحیه underlap در a) ناحیه بایاس خاموش و b) ناحیه بایاس روشن . c) I_{ON} بر حسب نسبت I_{ON}/I_{OFF} و d) تاخیرکلی در برابر V_{GS} برای undrerlap CNTFET برای مقادیر مختلف L_U . یک نرمالیزه کردن مقدار جریان نسبت به قطر نانوتیوب فرض می شود .

شکل ۱,۵ : بلوک دیاگرام و مدل بیولوژیکی یک نرون غشایی ۱۰۰

شکل ۲,۵ : معرفی مدار سیناپس تحریکی و بازدارنده نانو تیوب کربنی ۱۰۱

شکل ۳,۵ : شماتیک یک نرون ۱۰۲
شامل ۳ سیناپس تحریکی و یک سیناپس بازدارنده به همراه بلوک های جمع کننده