بسم الله الرحمن الرحيم

دانشگاه صنعتی اصفهان

دانشکده برق و کامپیوتر

طراحی یک فیلتر Gm_C با قابلیت انتخاب کانال تحت استانداردهای GSM, W-CDMA, IEEE 802.11b/g, WiMAX

پایان‌نامه کارشناسی ارشد مهندسی برق-الکترونیک

پیمان محمودیان دهکردی

استاد راهنما

دکتر رسول دهقانی

۱۳۹۳

دانشگاه صنعتی اصفهان

دانشکده برق و کامپیوتر

پایان‌نامه‌ی کارشناسی ارشد رشته‌ی مهندسی برق – الکترونیک آقای پیمان محمودیان

تحت عنوان

طراحی یک فیلتر Gm_C با قابلیت انتخاب کانال تحت استانداردهای GSM, W-CDMA, IEEE 802.11b/g و WiMAX

در تاریخ توسط ۱۳۹۳/۰۶/۲۶ کمیته‌ی تخصصی زیر مورد بررسی و تصویب نهایی قرار گرفت.

۱- استاد راهنمای پایان‌نامه	دکتر رسول دهقانی
۲- استاد داور	دکتر سید مسعود سیدی
سرپرست تحصیلات تکمیلی دانشکده	دکتر سید محمد علی خسروی‌فرد

تشکروقدردانی

خداوند متعال را سپاسگزارم که به من توفیق گذراندن این دوره را داد. بی شک بدون حضور خانواده، اساتید، دوستان ارجمندم و سایر کسانی که به گردن اینجانب حق دارند، رسیدن به چنین مرحله ای امکان پذیر نبود، لذا از خداوند تبارک و تعالی خواستار موفقیت روزافزون‌شان در تمام مراحل زندگی هستم.

در اینجا لازم می دانم از زحمات بی دریغ پدر و مادرم که همواره یار و مشوق من بوده اند و راه را در این مسیر هموار نمودند، تشکر و قدردانی نمایم. همچنین از استاد ارجمند، آقای دکتر رسول دهقانی که در طی این مدت رهنمودهای گرانبهایشان همانند نعمتی برای رفع مشکلات موجود در سر راه بوده و سبب انجام این پایان نامه گردیدند کمال تشکر را دارم.

کلیه حقوق مادی مرتبط با نتایج مطالعات،

ابتکارات و نوآوریهای ناشی از تحقیق موضوع این

پایان نامه (رساله) متعلق به دانشگاه صنعتی اصفهان است.

تقدیم به

آنان که ناتوان شدند تا من به توانایی برسم، موهایشان سپید شد تا من در اجتماع رو سپید شوم و عاشقانه سوختند تا روشنگر راهم باشند و گرمابخش وجودم. و همچنین تقدیم به.....

پدر و مادرم و.....

فهرست مطالب

عنوان **صفحه**

فهرست مطالب .....هشت

چکیده ۱۸

فصل اول : مقدمه

۱-۱ - لزوم استفاده از فرستنده -گیرنده‌های با قابلیت انتخاب کانال ۱۹

۱-۲- سیستم رادیویی تعریف شده بر مبنای نرم افزار..... ۱۹

فصل دوم : معرفی استانداردها ی GSM-W_CDMA-WLANb/g-WiMAX وتعیین مشخصات فیلتر مورد نیاز هر استاندارد

۲-۱- معرفی استانداردها ۲۱

۲-۱ -۱ - استاندارد GSM ۲۱

۲-۱- ۲- استاندارد W_CDMA..... ۲۲

۲-۱-۳- استاندارد WLAN 802.11b/g ۲۲

۲-۱ - ۴- استاندارد WiMAX..... ۲۲

۲-۲- تعیین مرتبه‌ی فیلتر مورد نیاز ۲۳

۲-۳- تقسیم بندی فیلترهای پیوسته با زمان از لحاظ پاسخ دامنه ۲۸

۲-۳-۱- فیلتر باترورث ۲۸

۲-۳-۲- فیلتر چپی‌شف..... ۲۸

۲-۳-۳- فیلتر بیضوی ۲۹

فصل سوم : پیاده‌سازی فیلتر پیوسته با زمان با قابلیت انتخاب کانال

۳-۱- ساختارهای مختلف فیلترهای پیوسته با زمان ۳۰

۳-۱-۱- فیلتر فعال _RC..... ۳۰

۳-۱-۲- فیلتر OTA_C..... ۳۱

۳-۲- روشهای پیاده سازی فیلترهای پیوسته با زمان با مرتبه‌ی بالا ۳۲

۳-۲-۱- روش اتصال متوالی ۳۲

۳-۲-۲- روش فیدبک چند حلقه‌ای ۳۳

۳-۲-۳- روش نردبانی LC..... ۳۴

۳-۳- حساسیت ۳۴

۳-۴- طراحی فیلتر پایین گذر مرتبه‌ی چهار ۳۵

فصل چهارم : طراحی مدار تقویت کننده‌ی هدایت انتقالی (OTA)

۴-۱- ملاحظات عمومی ۴۰

۴-۲- بررسی ساختارها و روشهای بهبود مشخصه خطی OTA ۴۲

۴-۲-۱ - قرار دادن مقاومت در گره سورس مشترک زوج دیفرانسیل ورودی ۴۲

۴-۲-۲- روش بایاس dc تطبیقی ۴۴

۴-۲-۳- روش اتصال متقاطع زوجهای دیفرانسیل ورودی ۴۴

۴-۲-۴- روش اعمال سیگنال ورودی به پایه بدنه ترانزیستورهای ورودی ۴۶

۴-۳- مدار زوج شبه دیفرانسیل ۴۷

۴-۳-۱- استفاده از زوج شبه دیفرانسیل به عنوان مدار OTA ۴۹

۴-۴- انتخاب ساختار مناسب برای مدار OTA موردنظر ۵۲

۴-۵- طراحی مدار OTA ۵۳

۴-۵-۱- شرایط بایاس ۵۳

۴-۵-۲- اصلاح مدار OTA ۵۵

۴-۵-۳- پایدرای مدار OTA ۵۹

۴-۶- طراحی فیلتر پایین گذر مرتبه چهار بااستفاده از OTA طراحی شده ۶۵

۴-۶-۱- پاسخ پله‌ی فیلتر طراحی شده ۶۶

۴-۶-۲- پاسخ فرکانسی فیلتر طراحی شده ۶۷

۴-۶-۳- بررسی رفتار خطی فیلتر ۶۸

۴-۶-۴- بررسی پاسخ فرکانسی فیلتر در گوشه‌های پروسه ۷۲

فصل پنجم : معرفی تکنیکهای موجود به منظور تنظیم و کنترل پارامترهای اساسی فیلتر

۵-۱- ضرورت تنظیم و کنترل پارامترهای اساسی فیلتر ۷۳

۵-۲- چگونگی تنظیم ضریب کیفیت و فرکانس قطع فیلتر ۷۳

۵-۲-۱- استفاده از حلقه‌ی قفل فاز به منظور کنترل فرکانس ۷۴

۵-۲-۲- روشهای کنترل ضریب کیفیت ۷۶

۵-۲-۲-الف- روش حلقه‌ی قفل دامنه ۷۶

۵-۲-۲-ب- روش حداقل میانگین مربعات ۷۷

۵-۳- طراحی مدار کنترل فرکانس ۷۹

۵-۳-۱- حلقه قفل فاز ساده ۷۹

۵-۳-۱-الف- بررسی رفتار دینامیکی PLL ساده ۸۰

۵-۳-۲- PLL پمپ بار ۸۲
۵-۳-۲-الف- بررسی رفتار دینامیکی CPPLL ۸۴
۵-۴- پیاده‌سازی مداری CPPLL ۸۶
۵-۴-۱- پیاده‌سازی مداری PFD ۸۶
۵-۴-۲- طراحی مدار پمپ بار ۸۸
۵-۴-۳- نوسان ساز کنترل شده با ولتاژ ۹۴
۵-۴-۴- فیلتر حلقه ۹۵
۵-۴-۵- مبدل ولتاژ سینوسی به مربعی ۹۸
۵-۴-۶- انتقال دهنده‌ی سطح DC ۹۹
۵-۴-۷- مدارکنترل جریان حلقه ۱۰۰
۵-۵- پاسخ گذرای حلقه‌ی قفل فاز طراحی شده ۱۰۲
۵-۶- پاسخ فرکانسی فیلتر طراحی شده در حضور حلقه‌ی قفل فاز ۱۰۶
۵-۷- بررسی اثر عدم تطبیق در فیلتر طراحی شده ۱۱۰
فصل ششم : نتایج وپیشنهادات
۶-۱ - نتایج ۱۱۱
۶-۲ پیشنهادات ۱۱۲
مراجع ۱۱۳

فهرست اشکال

شکل ۱-۱ - دیاگرام بلوکی یک گیرنده‌ی SDR ۲۰

شکل ۲-۱- دیاگرام بلوکی گیرنده با ساختار تبدیل مستقیم ۲۳

شکل ۲-۲- تضعیف لازم برای کاهش اثر تداخل کانال مجاور در استانداردGSM ۲۴

شکل ۲-۳- تضعیف لازم برای کاهش اثر تداخل کانال مجاور در استانداردWCDMA ۲۴

شکل ۲-۴- تضعیف لازم برای کاهش اثر تداخل کانال مجاور در استانداردWLANb ۲۵

شکل ۲-۵- تضعیف لازم برای کاهش اثر تداخل کانال مجاور در استانداردWLANg ۲۵

شکل ۲-۶- تضعیف لازم برای کاهش اثر تداخل کانال مجاور در استانداردWiMAX ۲۵

شکل۲-۷- تابع انتقال GSM ۲۶

شکل۲-۸- تابع انتقالWCDMA ۲۶

شکل۲-۹- تابع انتقالWLANb ۲۷

شکل۲-۱۰- تابع انتقال WLANg ۲۷

شکل۲-۱۱- تابع انتقال WiMAX ۲۷

شکل ۲-۱۲- پاسخ دامنه‌ی فیلتر باتروورث برای مرتبه‌های مختلف ۲۸

شکل ۲-۱۳ - پاسخ دامنه‌ی فیلترچپی‌شف برای مرتبه‌های مختلف ۲۸

شکل ۲-۱۴- مقایسه‌ی پاسخ دامنه‌ی فیلتر چپی‌شف و باتروورث با مرتبه‌ی یکسان ۲۹

شکل ۲-۱۵- پاسخ دامنه‌ی فیلتر بیضوی ۲۹

شکل ۳-۱ - فیلتر پایین گذر مرتبه اول با ساختار Active_RC ۳۰

شکل ۳-۲- پیاده‌سازی فیلتر پیوسته با زمان با استفاده از ساختارOTA_C ۳۱

شکل ۳-۳- روشهای مختلف تغییر فرکانس قطع فیلتر در ساختار Gm_C ۳۱

شکل۳-۴- تغییر الف-خازن ب- توان مصرفی فیلتر شکل۳-۳ ..... ۳۲

شکل ۳-۵- پیاده سازی فیلتر مرتبه‌بالا با روش اتصال متوالی ۳۲

شکل۳-۶- پیاده‌سازی فیلتر با استفاده از روش فیدبک چند حلقه‌ای ۳۳

شکل ۳-۷ - فیلتر مرتبه دوم با ساختار Gm_C ۳۶

شکل ۳-۸- فیلتر مرتبه دوم با ساختار اصلاح شده ۳۶

شکل ۳- ۹ - بلوک کلی فیلتر پایین گذر مرتبه چهار با ساختار Gm_C ۳۷

شکل ۳-۱۰- پاسخ فرکانسی فیلتر برای استاندارد GSM ۳۸

شکل ۳-۱۱ -پاسخ فرکانسی فیلتر برای استاندارد WCDMA ۳۸

شکل ۳-۱۲ -پاسخ فرکانسی فیلتر برای استاندارد WLANg ۳۸

شکل ۳-۱۳- پاسخ فرکانسی فیلتر برای استاندارد WiMAX ۳۹
شکل ۳-۱۴- پاسخ فرکانسی فیلتر برای استاندارد WLANb..... ۳۹
شکل ۴-۱- گیرنده SDR با ساختار تبدیل مستقیم ۴۰
شکل۴-۲- دیاگرام بلوکی OTA..... ۴۱
شکل۴-۳- مدار OTA ساده..... ۴۱
شکل۴-۴- استفاده از تکنیک Regulated gate cascode به منظور افزایش مقاومت خروجی..... ۴۱
شکل۴-۵- زوج دیفرانسیل ساده..... ۴۲
شکل۴-۶- زوج دیفرانسیل و استفاده از روش دژنراسیون سورس..... ۴۳
شکل۴-۷- پیاده سازی مقاومت سورس با استفاده از ترانزیستورهای اثرمیدان ۴۳
شکل۴-۸- مدارOTA به همراه مدار بایاس تطبیقی ۴۴
شکل۴-۹- مدار زوج دیفرانسیل با ساختار اتصال متقاطع ۴۵
شکل ۴-۱۰- مدارFlipped Voltage Follower ۴۵
شکل ۴-۱۱- محدوده‌ی مجاز تغییرات Va و Vb در مدار FVF ۴۶
شکل۴-۱۲- استفاده از تکنیک Bulk Driven..... ۴۷
شکل ۴-۱۳- زوج شبه دیفرانسیل..... ۴۸
شکل ۴-۱۴- عملکرد مدار CMFF و نحوه‌ی اتصال آن ۴۸
شکل ۴-۱۵- مدار شبه دیفرانسیل به همراه مدار CMFF..... ۴۸
شکل ۴-۱۶- ترانزیستورهای زوج شبه دیفرانسیل در ناحیه‌ی اهمی ۴۹
شکل ۴-۱۷- استفاده از تکنیک Regulated Gate Cascode در ساختار زوج شبه دیفرانسیل ۵۰
شکل ۴-۱۸- استفاده از مدار FVF برای پیاده‌سازی تقویت‌کننده‌ی‌عملیاتی ۵۰
شکل۴-۱۹- مدارOTA به همراه مدار تقویت‌کنندی‌عملیاتی ۵۱
شکل ۴-۲۰- اصلاح تقویت کننده عملیاتی ۵۲
شکل ۴-۲۱- نیم مدار ساختار OTA انتخاب شده ۵۳
شکل ۴-۲۲- دیاگرام بلوکی مدارOTA اصلاح شده..... ۵۵
شکل ۴-۲۳- نقطه‌کار ترانزیستور M6 : o بدون استفاده از مدار کنترل جریان - ● با استفاده از مدار کنترل جریان..... ۵۵
شکل ۴- ۲۴- مدار OTA اصلاح شده ۵۶
شکل۴-۲۵- الف : ولتاژ گیت ترانزیستور M6- ب :جریان ترانزیستور M6..... ۵۷
شکل ۴-۲۶- منحنی Gm الف – برحسب ولتاژ کنترل ب - بر حسب ولتاژ دیفرانسل ورودی ۵۸
شکل ۴-۲۷- مدارCMFB..... ۵۸

شکل۴-۲۸- مدارفیدبک به کار رفته در مدار OTA به همراه خازنهای پارازیتی ۵۹
شکل۴-۲۹- پاسخ فرکانسی حلقه باز فیدبک به کار رفته درمدارOTA برای ۶۰
شکل ۴-۳۰- حلقه‌ی کنترل جریان جبران سازی شده ۶۰
شکل۴-۳۱- پاسخ فرکانسی حلقه باز مدار کنترل جریان الف) قبل از جبران سازی ب) بعد از جبران سازی..... ۶۱
شکل۴-۳۲- مدارCMFB جبران سازی شده ۶۱
شکل۴-۳۳- پاسخ فرکانسی حلقه باز CMFB الف- قبل از جبران سازی ب- بعد از جبران سازی..... ۶۲
شکل۴-۳۴- مدارکاملOTA..... ۶۲
شکل ۴-۳۵- توان مصرفی مدار OTA برای مقادیر مختلف Vcont ۶۳
شکل ۴-۳۶- پاسخ فرکانسی مدار OTA ۶۴
شکل ۴-۳۷- پاسخ زمانی OTA به ورودی دیفرانسیل..... ۶۴
شکل۴-۳۸- فیلتر مرتبه‌ی چهار با ساختار Gm_C ۶۵
شکل ۴-۳۹ - تغییر پهنای باند فیلتر با ولتاژ کنترل..... ۶۵
شکل۴-۴۰ – پاسخ فیلتر به ورودی پله ۶۶
شکل ۴-۴۱- پاسخ فرکانسی فیلتر برای f_c=200KHz ۶۷
شکل ۴-۴۲- پاسخ فرکانسی فیلتر برای f_c=2.5MHz ۶۷
شکل ۴-۴۳- پاسخ فرکانسی فیلتر برای f_c=10MHz ۶۷
شکل ۴-۴۴- پاسخ فرکانسی فیلتر برای f_c=12.5MHz..... ۶۷
شکل۴-۴۵- توان خروجی بر حسب توان ورودی ۶۸
شکل ۴-۴۶- بررسی THD فیلتر طراحی شده ۶۹
شکل ۴-۴۷ - اندازه‌گیری IIP3 برای دو سیگنال ورودی در داخل ناحیه عبور فیلتر..... ۷۱
شکل ۴-۴۸- IIP3 برحسب فرکانس مرکزی بین دو سیگنال ورودی با Δf=500KHz..... ۷۱
شکل ۴-۴۹- اندازه‌گیری IIP3 برای دو سیگنال ورودی در خارج ناحیه عبور فیلتر..... ۷۲
شکل ۴-۵۰ – پهنای باند فیلتر در حالات SS،FF،TT ۷۲
شکل۵-۱- دیاگرام بلوکی روش Master-slave..... ۷۳
شکل۵-۲- دیاگرام بلوکی Master-Slave با استفاده از VCF ۷۴
شکل۵-۳- مدار تنظیم فرکانس با استفاده ازSTC..... ۷۵
شکل۵-۴ - شکل موج نقاط مختلف مدار STC ۷۵
شکل۵-۵ دیاگرام بلوکی روش MLL ۷۶
شکل ۵-۶- دیاگرام بلوکی روش LMS..... ۷۷

شکل۵-۷- شمای کلی یک فیلتر با مدارهای تنظیم آن ۷۸
شکل ۵-۸- تغییر فرکانس قطع و ضریب کیفیت فیلتر با تغییر دما در گوشه‌های فرآیند ۷۸
شکل۵-۹- دیاگرام بلوکی حلقه قفل فاز ساده ۷۹
شکل۵-۱۰- الف- دیاگرام بلوکی آشکار ساز فاز ب - منحنی مشخصه‌ی آشکار ساز فاز ۷۹
شکل۵-۱۱- مدل خطی یک حلقه‌ی قفل فاز ساده ۸۰
شکل۵-۱۲- پاسخ فرکانسی حلقه باز PLL ساده ۸۱
شکل۵-۱۳- گستره‌ی گیر اندازی حلقه قفل فاز ۸۲
شکل۵-۱۴- آشکار ساز فرکانس برای افزایش گستره‌ی گیر اندازی ۸۳
شکل۵-۱۵-آشکارساز فاز/ فرکانس - الف)B,A دارای فرکانس متفاوت $w_A > w_B$ ب)سیگنالB,A دارای فاز نابرابر ۸۳
شکل۵-۱۶- الف) فلیپ فلاپD به صورت آشکار ساز فاز- فرکانس- ب) پاسخ فلیپ فلاپ به ورودیهایی با فاز نابرابر ج) مشخصه ورودی خروجی ۸۳
شکل۵-۱۷- PFD با پمپ بار ۸۴
شکل ۵-۱۸- دیاگرام بلوکی مدل خطی از یک CPPLL ۸۵
شکل۵-۱۹- PLL پمپ بار اصلاح شده ۸۵
شکل۵-۲۰- دیاگرام بلوکیCppLL ۸۶
شکل۵-۲۱- ناحیه‌ی مرده دریک پمپ بار ۸۶
شکل۵-۲۲- پاسخ یک PD واقعی به اختلاف فاز کوچکی در ورودی ۸۷
شکل ۵-۲۳- پیاده سازی مدار PFD ۸۷
شکل۵-۲۴- شکل موج خروجی مدار PFD ۸۸
شکل۵-۲۵- دیاگرام بلوکی مدار پمپ بار به همراه خازن حلقه ۸۹
شکل۵-۲۶- پیاده سازی مداری پمپ بار ۸۹
شکل۵-۲۷- اثر جابه جایی بینQA وQB ۹۰
شکل۵-۲۸- اثر ناهمسانی جریانهای UP وDOWN ۹۰
شکل۵-۲۹- اشتراک بار بین Cp و خازنهای گره A و B ۹۱
شکل۵-۳۰- مدار پمپ بار ۹۲
شکل۵-۳۱- جریان I_{UP} وI_{DN} ۹۲
شکل۵-۳۲ – ولتاژ گره B در مدار پمپ بار اولیه ۹۲
شکل۵-۳۳- مدار پمپ بار اصلاح شده ۹۳
شکل۵-۳۴- جریان I_{UP} وI_{DN} بعد از اصلاح مدار پمپ بار ۹۳

شکل۵-۳۵- ولتاژ گرهB بعد از استفاده از تقویت کننده عملیاتی ۹۴
شکل۵-۳۶- نوسان ساز کنترل شده با ولتاژ ۹۴
شکل۵-۳۷- منحنی تغییرات فرکانس نوسانVCO با ولتاژ کنترل ۹۵
شکل ۵-۳۸- فیلتر حلقه ۹۶
شکل۵-۳۹- مدل خطی CPPLL ۹۶
شکل۵-۴۰- نمودار بود تابع تبدیل فیلتر حلقه ۹۶
شکل ۵-۴۱- شمای کلی مدار کنترل فرکانس ۹۸
شکل ۵-۴۲- مدار مبدل شکل موج سینوسی به مربعی ۹۸
شکل ۵-۴۳- مدار انتقال دهنده‌ی سطح ۹۹
شکل ۵- ۴۴- شکل موج نقاط B,A و C مدار انتقال دهنده‌ی سطح ۹۹
شکل ۵-۴۵- مدار مقایسه گر به همراه مدار کنترل جریان ۱۰۰
شکل۵-۴۶- شکل موج نقاط D,C,B,A و جریان Charge Pump مدار کنترل جریان..... ۱۰۱
شکل ۵-۴۷- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت TT در فرکانس 480kHz..... ۱۰۲
شکل ۵-۴۸- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت SS در فرکانس 480KHz..... ۱۰۲
شکل ۵-۴۹- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت FF در فرکانس 480KHz ۱۰۲
شکل ۵-۵۰- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت TT در فرکانس 3.4MHz ۱۰۳
شکل ۵-۵۱- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت SS در فرکانس 3.4MHz..... ۱۰۳
شکل ۵-۵۲- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت FF در فرکانس 3.4MHz..... ۱۰۳
شکل ۵-۵۳- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت TT در فرکانس 12MHz ۱۰۴
شکل ۵-۵۴- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت SS در فرکانس 12MHz..... ۱۰۴
شکل ۵-۵۵- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت FF در فرکانس 12MHz..... ۱۰۴
شکل ۵-۵۶- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت TT در فرکانس 14.3MHz..... ۱۰۵
شکل ۵-۵۷- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت SS در فرکانس 14.3MHz ۱۰۵
شکل ۵-۵۸- پاسخ زمانی نقاط مختلف حلقه قفل فازبرای حالت FF در فرکانس 14.3MHz ۱۰۵
شکل ۵-۵۹- پاسخ فرکانسی فیلترGSM درگوشه های پروسه ۱۰۶
شکل ۵-۶۰- پاسخ فرکانسی فیلترWCDMA درگوشه های پروسه ۱۰۷
شکل ۵-۶۱- پاسخ فرکانسی فیلترWiMAX درگوشه های پروسه ۱۰۸
شکل ۵-۶۲- پاسخ فرکانسی فیلترWLAN b درگوشه های پروسه ۱۰۹
شکل ۵-۶۳- اثر عدم تطبیق بر عملکرد فیلتر طراحی شده برای فرکانس 200KHz..... ۱۱۰

شکل ۵-۶۴- عدم تطبیق بر عملکرد فیلتر طراحی شده برای فرکانس 2.5MHz ۱۱۰
شکل ۵-۶۵- اثر عدم تطبیق بر عملکرد فیلتر طراحی شده برای فرکانس 10MHz ۱۱۰
شکل ۵-۶۶- اثر عدم تطبیق بر عملکرد فیلتر طراحی شده برای فرکانس 12.5MHz ۱۱۰

فهرست جداول

جدول ۲-۱ - ویژگی‌ها و مشخصات فنی مربوط به استانداردهایGSM-W_CDMA-802.11b/g-WiMAX..... ۲۳

جدول ۲-۲ - CNR مورد نیاز برای استانداردهای مورد نظر ۲۶

جدول ۳-۱- مقادیر ضریب کیفیت و پهنای باند مورد نیازهر طبقه‌ی فیلتر..... ۳۷

جدول۴-۱- ابعاد ترانزیستورهای مدارOTA..... ۶۳

جدول -۴-۲- مقدار ولتاژ کنترل لازم برای پهنای باند مورد نیاز ۶۵

جدول۴-۳ -مقادیر ولتاژ و (W/L) لازم برای تنظیم ضریب کیفیت فیلتر ۶۶

جدول ۵-۱- ابعاد ترانزیستورهای مدار Flip Flop..... ۸۸

جدول ۵-۲ – ابعاد ترانزیستور های مدار پمپ بار..... ۹۳

جدول ۵-۳- فرکانس نوسان VCO انتخاب شده برای هریک از پهنای باندهای مورد نظر ۹۵

جدول ۵-۴- مقادیر المانهای‌مربوط به فیلتر حلقه..... ۹۷

جدول ۵-۵- ابعاد ترانزیستور مدار انتقال دهنده سطح ۱۰۰

جدول ۵-۶- ابعاد ترانزیستورهای مدار کنترل جریان ۱۰۰

جدول ۵-۷- جدول درستی مدار کنترل جریان ۱۰۱

جدول ۵-۸- ولتاژکنترل و زمان قفل بدست آمده حلقه‌ی قفل فاز در شبیه سازی حالت گذرا..... ۱۰۶

جدول ۶-۱ مشخصات فیلتر طراحی شده و مقایسه آن با کارهای مشابه..... ۱۱۲

چکیده

در این پایان نامه هدف، طراحی یک فیلترپایین گذر پیوسته با زمان با ساختار Gm_C به منظور استفاده در استانداردهای IEEE802.11b/g, WiMAX, W-CDMA, GSM می‌باشد. با توجه به اینکه در فیلتر با چنین ساختاری مهمترین بخش آن، مدار هدایت انتقالی یا همان مدار Gm می‌باشد، در فیلترطراحی شده از یک مدار هدایت انتقالی یا مبدل ولتاژ به جریان استفاده شده است که در آن دو ویژگی مهم، یکی استفاده از حلقه‌ی فیدبک منفی جهت قرار دادن ترانزیستورهای ورودی در ناحیه‌ی اهمی و افزایش امپدانس خروجی مدار و دیگری استفاده از مدار تطبیق dc به منظور کاهش توان مصرفی مدار مبدل ولتاژ به جریان وجود دارد. با قرار گرفتن ترانزیستورهای ورودی درناحیه‌ی اهمی می‌توان با استفاده از تغییر ولتاژ درین ترانزیستورهای ورودی که نقش تبدیل ولتاژ به جریان را دارند به رنج وسیعی از تغییرات خطی هدایت انتقالی(Gm) برحسب ولتاژدرین دست یافت. نتایج شبیه سازی در تکنولوژی TSMC 0.18µm نشان می‌دهد که Gm مدار مبدل ولتاژ به جریان دارای تغییرات بین 3.5µS – 340µS می باشد. از آنجا که مهمترین ویژگی فیلتر با ساختار Gm_C تنظیم فرکانس قطع آن با تغییر مقدار Gm مدار مبدل ولتاژ به جریان می‌باشد، با توجه به رنج تغییرات هدایت انتقالی بدست آمده در مدار مبدل ولتاژ به جریان، فیلتر طراحی شده نیز قابلیت تنظیم فرکانس قطع بین 200 KHz-12.5 MHz را داراست که پهنای باند مورد نیاز استانداردهای مورد نظررا برآورده می‌کند. نتایج شبیه‌سازی نشان می‌دهد که فیلتر به ازای بیشترین فرکانس قطع و ماکزیمم دامنه‌ی سیگنال ورودی 0.4 ولت دارای اعوجاج کلی زیر ۱% می‌باشد. همچنین نتایج نشان می‌دهد که مقدار IIP3 برای دو پهنای باند نمونه‌ی 2.5 MHz و 10 MHz به ترتیب برابر با 27 dBm و 24.8 dBm می‌باشد. به منظور کاهش تغییرات پهنای باند فیلتر به دلیل تغییرات پروسه و دما از یک حلقه‌ی قفل فاز استفاده شده است که با استفاده ازاین مدار کنترل فرکانس، تغییرات فرکانس قطع فیلتر به کمتر از 10% رسیده است .

کلمات کلیدی : هدایت انتقالی – مدار مبدل ولتاژ به جریان – اعوجاج- حلقه‌ی قفل فاز.

فصل اول

مقدمه

۱-۱ - لزوم استفاده از فرستنده -گیرنده‌های با قابلیت انتخاب کانال

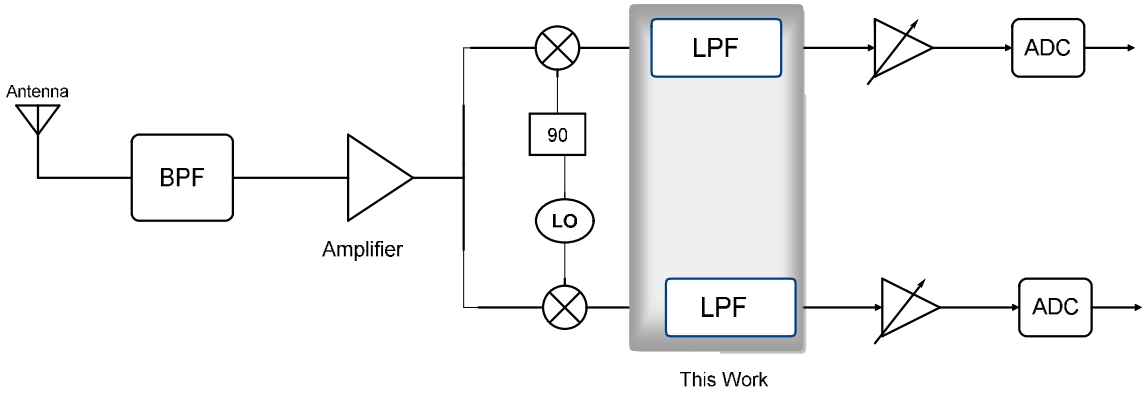
امروزه امکان برقراری ارتباط بین اشخاص صرفنظر از موقعیت مکانی آنها از طریق تلفن همراه وجود داردکه این ارتباط بوسیله‌ی دستگاه‌های گوناگون که هر یک تحت یک پروتکل خاص پیاده‌سازی شده‌اند برقرار می‌شود. حال اگر در یک کشور چندین استاندارد مختلف برای ایجاد ارتباطات تلفن همراه وجود داشته باشد مردم آن کشور باید همواره چندین دستگاه ارتباطی به همراه داشته باشند تا بتوانند از مزایای هر یک از این استانداردها استفاده کنند. علاوه بر این زمانی که مشترکین تلفن همراه بخواهند ارائه دهنده‌ی سرویس مخابراتی خود را تغییر دهند اگر این ارائه‌دهندگان از پروتکل‌های گوناگون استفاده کنند، مشترکین تلفن همراه نیز مجبور خواهند بود که دستگاه تلفن همراه خود را تعویض کنند. علت بوجودآمدن چنین مشکلاتی این است که دستگاه‌های ارتباطی نظیر تلفن همراه معمولاً به صورت سخت‌افزاری پیاده‌سازی می‌شوند که قابلیت پیکربندی مجدد و انعطاف‌پذیری را ندارند چرا که باید، برای هر استاندارد یک سخت‌افزار را در نظر بگیریم که از نظر فضای اشغال شده بر روی سطح مدار مجتمع وهمچنین از نظر هزینه مقرون به صرفه نیست. به دلیل مشکلات ذکر شده، محققین و طراحان طرح جایگزینی مبتنی بر نرم افزار تحت عنوان سیستم رادیویی تعریف شده بر مبنای نرم افزار[1] را در نظر گرفته‌اند .

۱-۲- سیستم رادیویی تعریف شده بر مبنای نرم افزار

SDR در حقیقت مفهومی در جهت حرکت به سمت تحقق دستگاه‌های ارتباطی‌است که قابلیت کار در چندین استاندارد مختلف را داشته باشند. در واقع می‌توان گفت که SDR یک سیستم ارتباط رادیویی است که با استفاده از سخت‌افزار قابل برنامه‌ریزی قابلیت تنظیم بر روی باند فرکانسی مورد نظر در یک طیف فرکانسی وسیع را دارا می‌باشد. این قابلیت برنامه‌ریزی، SDR را قادر می سازد که در پهنای باندهای مختلف و مدهای کاری گوناگون کارایی داشته باشد. دیاگرام بلوکی یک گیرنده‌ی SDR در شکل (۱-۱) نشان داده شده است .

---

[1] - Software Defined Radio (SDR)



شکل ۱-۱ - دیاگرام بلوکی یک گیرنده‌ی SDR [۱]

همانطورکه در شکل (۱-۱) دیده می‌شود بلوک‌های استفاده شده در یک گیرنده‌ی SDR رامی‌توان به دو قسمت آنالوگ و دیجیتال تبدیل کرد. بلوک‌های آنالوگ به کار رفته در گیرنده SDR عبارتند از آنتن، تقویت‌کننده با نویز کم[۱] و فیلترکه نقش مهمی را در عملکرد سیستم ایفا می‌کنند. بلوک دیگری که در ساختارSDR استفاده می‌شود و وظیفه‌ی تطبیق گیرنده با پروتکل‌ها و استانداردهای گوناگون را دارد واحد پردازش سیگنال دیجیتال[۲]می باشد. در بین قسمت آنالوگ و بخش DSP گیرنده، از یک مبدل آنالوگ به دیجیتال نیز استفاده می شود. بنابراین هدف مادر این پایان‌نامه طراحی یک فیلتر پایین‌گذر پیوسته با زمان به منظور پوشش استانداردهای WiMAX -80211b/g -WCDMA-GSM در ساختار گیرنده‌ی SDR می‌باشد[۱] .

با توجه به مطالب گفته شده ابتدا در فصل دوم استانداردهای مورد نظر و مشخصات فیلتر مورد نیاز برای هر کدام از آن‌ها به طور اجمالی معرفی می‌شوند. در فصل سوم ابتدا روشهای مختلف پیاده‌سازی فیلتر پیوسته با زمان معرفی شده ودر ادامه از بین آنها ساختار مناسب برای فیلتر مورد نظر انتخاب می‌شود . در فصل چهارم به طراحی فیلتر پیوسته با زمان با ساختار Gm_C پرداخته می شود. به منظور کنترل فرکانس قطع فیلتر وکاهش تغییرات آن با دما وپروسه، در فصل پنجم طراحی مدار کنترل فرکانس مورد بحث قرار می‌گیرد. در نهایت نتایج و پیشنهادات در فصل ششم بیان می‌شود.

[1] -Low Noise Amplifier (LNA)

[2]- Digital Signal Processing (DSP)