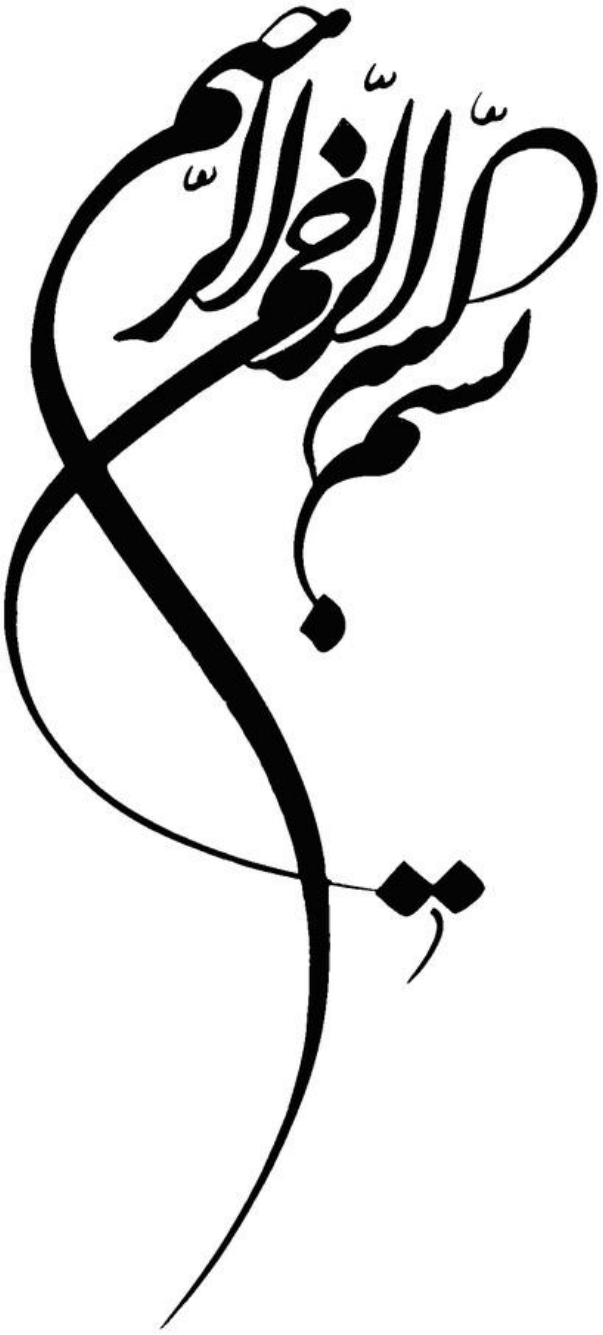

بسم الله الرحمن الرحیم

دانشگاه صنعتی اصفهان
دانشکده برق و کامپیوتر

بررسی نویز فاز اسیلاتورهای CMOS نوع LC
و معرفی اثر نویز ناحیهٔ ترایود ترانزیستورهای زوج دیفرانسیل در ایجاد آن

پایان نامه کارشناسی ارشد الکترونیک

هومن رشتیان

استاد راهنما

دکتر رسول دهقانی

۱۳۸۷

دانشگاه صنعتی اصفهان
دانشکده برق و کامپیوتر

پایان نامه کارشناسی ارشد رشته الکترونیک آقای هومن رشتیان

تحت عنوان

بررسی نویز فاز اسیلاتورهای CMOS نوع LC
و معرفی اثر نویز ناحیهٔ ترایود ترانزیستورهای زوج دیفرانسیل در ایجاد آن

در تاریخ ۱۳۸۷/۴/۳۱ توسط کمیته تخصصی زیر مورد بررسی و تصویب نهایی قرار گرفت.

۱ – استاد راهنمای پایان نامه	دکتر رسول دهقانی
۲ – استاد مشاور پایان نامه	دکتر سید مسعود سیدی
۳ – سرپرست تحصیلات تکمیلی دانشکده	دکتر علی محمد دوست حسینی

تشکر و قدردانی

برخود لازم می دانم از استاد راهنمای بزرگوارم جناب آقای دکتر رسول دهقانی که علاوه بر اینکه با رهنمودها و توصیه های ارزشمند خود مرا در به انجام رساندن این پایان نامه راهنمایی کردند، به من درس پاکی و تواضع آموختند، صمیمانه تشکر و قدردانی کنم. همچنین از جناب آقای دکتر سید مسعود سیدی که با مشاوره های ارزشمند خود مرا در هرچه بهتر به انجام رسانیدن این تحقیق یاری کردند نهایت سپاسگزاری را دارم. از اساتید محترم جناب آقای دکتر صدری و جناب آقای دکتر زیدآبادی نیز که زحمت داوری این پایان نامه را با وجود مشغلهٔ فراوان تقبل نمودند متشکرم. در نهایت از خانوادهٔ عزیزم بخصوص پدر و مادر بهتر از جانم که در همهٔ مراحل زندگی یار و یاور من بوده اند تشکر می کنم. از درگاه خداوند متعال برای تمامی این عزیزان سلامتی، موفقیت و توفیق روزافزون در همهٔ عرصه های زندگی را مسئلت می نمایم.

هومن رشتیان

تیر۱۳۸۷

کلیه حقوق مادی مترتب بـر نتـایج مطالعـات، ابتکـارات و
نوآوریهای ناشی از تحقیق موضوع این پایان نامـه (رسـاله)
متعلق به **دانشگاه صنعتی اصفهان** است.

فهرست مطالب

عنوان **صفحه**

فهرست مطالب .....هشت

چکیده ۱

فصل اول: مقدمه

۱-۱- مقدمه ۲

۱-۲- اهمیت طراحی بلوک های فرکانس بالا در سیستم های مخابراتی ۳

۱-۳- استفاده از تکنولوژی CMOS برای مدارات آنالوگ و فرکانس بالا ۴

۱-۴- اسیلاتورها و تأثیر نویز فاز آن ها بر عملکرد سیستم های مخابراتی ۵

۱-۵- اهداف و روند ارائهٔ مطالب ۶

فصل دوم: نویز فاز و معایب ناشی از آن

۲-۱- مقدمه ۸

۲-۲- تعریف نویز فاز ۹

۲-۲-۱- جیتر و نویز فاز، دو بیان مختلف از یک پدیدهٔ واحد ۱۰

۲-۲-۲ – ارتباط جیتر و نویز فاز ۱۲

۲-۳ معایب ناشی از نویز فاز در سیستمهای مخابراتی.....۱۲

۲-۳- ۱- تأثیر نویز فاز بر عملکرد سیستم های OFDM ۱۴

۲-۳-۲- محدودیت های طراحی بر روی نویز فاز اسیلاتور محلی ۱۸

۲-۴- چگونگی ایجاد سیگنال اسیلاتور محلی ۱۹

۲-۴-۱– پاسخ حلقه های قفل فاز به جیتر (نویز فاز) ۲۰

فصل سوم: اصول عملکرد اسیلاتورهای CMOS و انواع آن ها

۳-۱- مقدمه ۲۳

۳-۲- اصول کلی عملکرد اسیلاتورها ۲۳

۳-۲- ۱- اسیلاتورها به عنوان سیستم های دارای فیدبک ۲۴
۳-۲-۲- اسیلاتورها به عنوان سیستم های تک سر ۲۶
۳-۳- انواع مختلف اسیلاتورهای CMOS ۲۷
۳-۳-۱- اسیلاتورهای حلقوی ۲۷
۳-۳-۲- اسیلاتورهای مبتنی بر ساختارهای مولتی ویبراتور ۲۸
۳-۳- ۳- اسیلاتورهای LC ۲۹
۳-۴- اسیلاتورهای LC مناسب ترین انتخاب برای کاربردهای مخابراتی ۳۳
فصل چهارم: منابع نویز یک اسیلاتور و مدل های توصیف کننده تبدیل آن به نویز فاز
۴-۱- مقدمه ۳۶
۴-۲- منابع نویز در اسیلاتورهای CMOS ۳۷
۴-۲-۱- نویز حرارتی مقاومت ۳۷
۴-۲-۲- نویز حرارتی کانال در ترانزیستورهای CMOS ۳۸
۴-۲-۳- نویز $1/f$ ترانزیستورهای CMOS ۴۰
۴-۳- مدل های نویز اسیلاتور ۴۲
۴-۳-۱- مدل نویز فاز Leeson ۴۳
۴-۳-۲- مدل نویز فاز Hajimiri ۴۶
۴-۴- نتیجه گیری ۵۳
فصل پنجم: فرآیندهای فیزیکی منجر به نویز فاز در اسیلاتورهای CMOS نوع LC و تکنیک های کاهش آن ها
۵-۱- مقدمه ۵۴
۵-۲- تمایز بین نویز دامنه و نویز فاز ۵۵
۵-۳- مدل سازی تأثیر نویز بر عملکرد ترانزیستورهای زوج دیفرانسیل ۵۵
۵-۴- چگونگی تبدیل نویز عناصر مختلف مدار به نویز فاز ۵۸
۵-۴-۱- نویز شبکهٔ LC ۵۸

۵-۴-۲- نویز ترانزیستورهای زوج دیفرانسیل ۶۰

۵-۴-۳- نویز ترانزیستور منبع جریان ۶۴

۵-۵- به دست آوردن ضریب F در رابطهٔ Leeson برای اسیلاتورهای CMOS ۶۶

۵-۶- تکنیک های کاهش نویز فاز اسیلاتورهای CMOS نوع LC ۶۷

۵-۶-۱- قرار دادن خازن به موازات ترانزیستور منبع جریان ۶۷

۵-۶-۲- روش فیلترینگ نویز Hegazi ۶۸

فصل ششم: معرفی اثر نویز ناحیهٔ ترایود در نویز فاز اسیلاتورهای CMOS نوع LC

۶-۱- مقدمه ۷۵

۶-۲- وابستگی نویز فاز به ابعاد ترانزیستورهای زوج دیفرانسیل ۷۶

۶-۳- خازن های پارازیتی سورس – بالک و نویز ترایود ترانزیستورهای زوج دیفرانسیل ۷۷

۶-۳-۱- مدار معادل دیده شده از سورس ترانزیستورهای زوج دیفرانسیل ۷۷

۶-۳- ۲- ماهیت فرآیندی نویز ترایود و طیف چگالی توان آن ۷۸

۶-۳-۳- مدار معادل سیگنال کوچک برای محاسبهٔ نویز ترایود ۸۰

۶-۴- اثر فیلتر ارائه شده توسط Hegazi در کاهش نویز ترایود ۸۴

۶-۵- نتایج شبیه سازی ۸۶

فصل هفتم: نتیجه گیری

۷-۱- مقدمه ۹۵

۷-۲- نوآوری ها ۹۷

پیوست الف: ورکتورهای CMOS ، مشخصه های سیگنال بزرگ و تبدیل AM-FM

الف-۱- انواع ورکتورهای CMOS ۹۹

الف-۲- عملکرد سیگنال بزرگ ورکتورهای MOS ۱۰۰

الف-۳- تبدیل AM-FM ۱۰۳

مراجع ۱۰۶

چکیده

رشد سریع و نمایی مخابرات بی سیم ، منجر به احساس نیاز به محصولات بی سیم با هزینه پایین ، توان مصرفی کم و اندازه کوچک شده است. در حال حاضر جهت کلی حرکت به سمت استفاده از تکنولوژی CMOS برای ساخت اجزای RF سیستمهای بی سیم مانند تقویت کننده های کم نویز (LNA) ، ضرب کننده ها (Mixers) و اسیلاتورهای کنترل شونده با ولتاژ (VCO) می باشد . مزیت چنین کاری استفاده از ظرفیت های عظیم ساخت تکنولوژی CMOS در کنار فراهم آوردن امکان فشرده سازی بلوک های آنالوگ ، دیجیتال و RF یک سیستم مخابراتی بر روی یک تراشه واحد می باشد. در این میان ساخت یک اسیلاتور کنترل شونده با ولتاژ (VCO) با نویز فاز کم توجه فوق العاده زیادی را معطوف به خود نموده است چرا که نویز فاز اسیلاتور محلی یک سیستم مخابراتی یکی از مهمترین پارامترها در کیفیت اطلاعات منتقل شده می باشد. این قضیه به خصوص در مورد سیستم های OFDM که امروزه در بیشتر استانداردهای مخابرات بی سیم مورد استفاده قرار می گیرد، بیشتر خود را نشان می دهد. تحقیقات بسیار زیادی برای دریافتن ریشه های ایجاد نویز فاز صورت گرفته است اما به دو دلیل رسیدن به یک تحلیل کامل از دلایل ایجاد نویز فاز کار بسیار مشکلی می باشد: ۱- عملکرد سیگنال بزرگ اسیلاتور و صادق نبودن مدل های سیگنال کوچک خطی برای المان های مورد استفاده در اسیلاتور. ۲- ثابت نبودن فرآیند ایجاد نویز فاز در طول یک دوره تناوب نوسان. در این پایان نامه سعی خواهد شد تا ابتدا تئوری های مختلف موجود در مورد نویز فاز اسیلاتورهای CMOS نوع LC به عنوان پرکاربردترین نوع اسیلاتور که امروزه در سیستم های مخابراتی مورد استفاده قرار می گیرد مورد بررسی جامع و مقایسه قرار گیرد و سپس اثر نویز ناحیهٔ ترایود ترانزیستورهای زوج دیفرانسیل در ایجاد نویز فاز این اسیلاتورها که تا پیش از این نادیده گرفته می شد، معرفی گردد. به کمک این اثر مدل نویز فاز اسیلاتورهای CMOS نوع LC کامل تر می شود و توجیه دقیق تر و صحیح تری برای عملکرد یکی از مهمترین روش های کاهش نویز فاز در آن ها ارائه می شود. به منظور نشان دادن صحت ادعاهای مطرح شده از یک اسیلاتور NMOS در تکنولوژی ۰/۱۸ µm با فرکانس مرکزی ۳/۶ GHz و توان مصرفی کمتر از ۵ mW که با استفاده از نرم افزار Agilent ADS 2005A شبیه سازی شده است، استفاده می شود.

فصل اول:
مقدمه

۱-۱ مقدمه

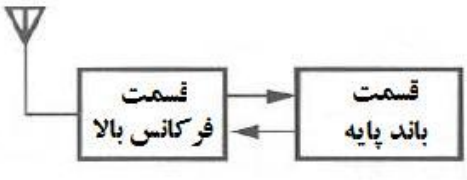
مخابرات بی سیم بدون شک سریعترین رشد را در بین قسمت های مختلف صنعت مخابرات داراست و به همین علت توجه عمومی را به سمت خود معطوف کرده است. سیستم های مخابرات سلولی در دهۀ گذشته یک رشد نمایی پیدا کرده و هم اکنون بیش از ۲ میلیارد نفر در سطح دنیا از این سیستم ها استفاده می نمایند. در واقع محصولات مخابرات بی سیم نظیر تلفن های همراه، شبکه های بی سیم محلی[۱]، سیستم های موقعیت یاب جهانی[۲]، سیستم های شناسایی فرکانس بالا[۳] و ... در بیشتر کشورهای پیشرفته به جزء جدانشدنی زندگی روزمره تبدیل شده است و در کشورهای در حال توسعه نیز مخابرات سلولی به سرعت درحال جایگزین شدن به جای سیستم های مخابراتی با سیم می باشد. علاوه بر این بسیاری از کاربردهای جدید نظیر شبکه های سنسور بی سیم[۴]، خانه ها، اتوبان ها و کارخانه های هوشمند و روش های کنترل پزشکی از راه دور[۵] در حال خارج شدن از سطح ایده و تبدیل شدن به سیستم های عملی می باشند. این مسائل باعث می شود که آینده ای که برای مخابرات بی سیم تصور می شود آینده بسیار روشنی باشد [۱].

---

[1] Wireless Local Area Networks (WLAN)
[2] Global Positioning System (GPS)
[3] RF Identification (RFID)
[4] Wireless sensor networks
[5] Remote telemedicine

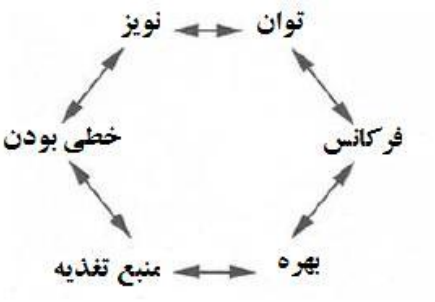
۱-۲ اهمیت طراحی بلوک های فرکانس بالا در سیستم های مخابراتی [۲]

رشد سریع مخابرات بی سیم باعث شده است که طراحی سیستم های بی سیم با هزینه پایین، توان مصرفی کم و اندازه کوچک از اهمیت زیادی برخوردار شود. اگر ساختار کلی یک فرستنده – گیرنده مخابراتی را در نظر بگیریم، مطابق شکل ۱-۱ آن را می توان به دو قسمت فرکانس بالا و باند پایه تقسیم نمود. چنانچه بخواهیم مقایسه ای بین این دو قسمت انجام دهیم، می توانیم بگوییم که در حالی که به عنوان مثال در هر دستگاه تلفن همراه بیش از یک میلیون ترانزیستور وجود دارد، تنها تعداد کمی از آن ها مربوط به قسمت فرکانس بالا بوده و بیشتر ترانزیستورها مربوط به قسمت باند پایه اند که وظیفه پردازش سیگنال های آنالوگ و دیجیتال را بر عهده دارند. به بیان دیگر از دید تعداد ترانزیستورهای مورد استفاده، قسمت باند پایه چندین مرتبه پیچیده تر از قسمت فرکانس بالا می باشد. اما علی رغم بیشتر بودن پیچیدگی ظاهری قسمت باند پایه، طراحی قسمت فرکانس بالا به دلایلی که ذکر خواهد شد، به مراتب دشوارتر بوده و عملاً چالش اساسی طراحی فرستنده – گیرنده ها می باشد.



شکل ۱-۱ : قسمت های فرکانس بالا و باند پایه در یک گیرنده – فرستنده مخابراتی [۲]

نخستین دلیلی که برای دشواری طراحی قسمت فرکانس بالا می توان ذکر کرد، چند زمینه ای بودن آن می باشد. بر خلاف مدارهای آنالوگ و دیجیتال دیگر، طراحی سیستم های فرکانس بالا نیاز به یک فهم خوب از بسیاری از زمینه هایی دارد که دارای ارتباط مستقیم با مبحث طراحی مدارات مجتمع نمی باشند. مباحثی مانند تئوری مخابرات، تئوری مایکروویو، سیگنال های تصادفی، انتشار سیگنال، استانداردهای بی سیم، ساختارهای مختلف فرستنده-گیرنده ها و غیره. این مسئله باعث می شود که کار طراح برای رسیدن به یک حد قابل قبول اطلاعات در زمان محدود بسیار دشوار باشد. این مسئله در گذشته باعث شده بود که طراحان به سمت طراحی در سطوح مختلف حرکت کنند و به عنوان مثال طراحی روش مدولاسیون و پردازش های باند پایه توسط متخصصین مخابرات، طراحی ساختار فرستنده – گیرنده توسط طراح مدارات فرکانس بالا و طراحی بلوک های مختلف سیستم توسط طراح آی سی انجام شود. اما واضح است که با توجه به وابستگی این سطوح طراحی به یکدیگر، چنین روش طراحی بهینه نخواهد بود و امروزه با حرکت تکنولوژی به سمت فشرده سازی بیشتر و پایین آوردن هزینه ها، احتیاج به طراحی همزمان سیستم به شدت احساس می شود.



شکل ۱-۲: شش ضلعی نشان دهنده ارتباط پارامترها در طراحی مدارات فرکانس بالا

دلیل دیگر دشواری طراحی مدارات فرکانس بالا وجود بده – بستان[1] های زیاد در آن ها می باشد. این بده-بستان ها را به طور خلاصه می توان در ۶ ضلعی شکل ۱-۲ مشاهد کرد. در واقع می توان گفت که بین هر دو پارامتر در این شکل می توان یک بده – بستان پیدا کرد که این مسئله نشان دهنده دشواری طراحی می باشد.

و نهایتاً آخرین دلیل که برای دشواری طراحی مدارات فرکانس بالا می توان ذکر کرد، موجود نبودن نرم افزارهای طراحی با قدرت مشابه نرم افزارهایی که برای طراحی مدارات دیگر و به خصوص مدارات دیجیتال وجود دارند، است. در واقع می توان گفت که به لطف نرم افزارهای بسیار قدرتمندی که برای طراحی سیستم های دیجیتال وجود دارندو طراحی دیجیتال را در واقع مکانیزه نموده اند، طراحی یک سیستم دیجیتال با تعداد ترانزیستور بسیار زیاد نظیر قسمت باندپایه شکل ۱-۱، بسیار راحت تر از طراحی یک سیستم فرکانس بالا با تعداد ترانزیستور بسیار کمتر می باشد. واضح است که نبود چنین نرم افزارهایی برای مدارات فرکانس بالا به علت پیچیدگی های طراحی آن ها (که در بالا توضیح داده شد) می باشد.

مجموعه این عوامل باعث می شود که طراحی مدارهای فرکانس بالا، بخش مهمی از طراحی سیستم های مخابراتی را به خود اختصاص دهد و به همین دلیل است که در بسیاری از مواقع از طراحی فرکانس بالا به عنوان یک "هنر" یاد شود.

۱-۳ استفاده از تکنولوژی CMOS برای مدارات آنالوگ و فرکانس بالا

انتخاب تکنولوژی به منظور پیاده سازی مدارات مجتمع آنالوگ و فرکانس بالا، یکی از مواردی است که در سال های اخیر دستخوش تغییراتی شده است. به طور کلی، کیفیت عملکرد، هزینه و مدت زمان مورد نیاز برای ارائه به بازار، سه پارامتری هستند که در انتخاب تکنولوژی در صنعت فرکانس بالا تعیین کننده می باشند. در گذشته تکنولوژی هایی که برای مدارات فرکانس بالا مورد استفاده قرار می گرفتند، عبارت بودند از GaAs و silicon bipolar. در حالی که تکنولوژی GaAs دارای مزایایی نظیر بالا بودن حاصلضرب ولتاژ شکست در فرکانس قطع، بدنه نیمه عایق و سلف ها و خازن های با کیفیت بالا می باشد، تکنولوژی silicon bipolar قادر است که فشرده سازی بیشتر مدارات را در هزینه پایین تر فراهم آورد و در نتیجه در بیشتر موارد از این تکنولوژی برای تحقق مدارهای آنالوگ و دیجیتال استفاده می شد [۲].

---

[1] Trade-off

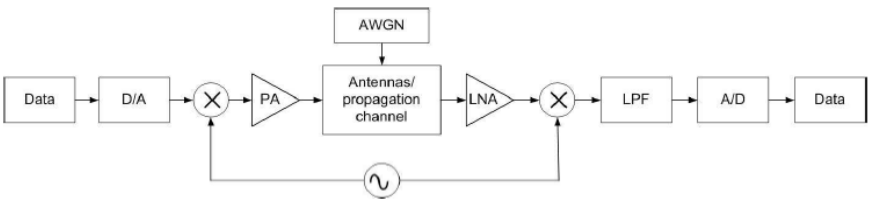
اما با ادامه روند کاهش ابعاد ترانزیستورها در تکنولوژی CMOS که مزایای زیادی را برای مدارات دیجیتال در سه دهه گذشته فراهم آورده است، بسیاری از مدارات فرکانس بالا و آنالوگ سرعت بالا که در گذشته تنها بر روی تکنولوژی های GaAs و silicon bipolar محقق می شدند، نیز امکان تحقق بر روی این تکنولوژی را یافته اند. این امر دارای مزایای زیاد می باشد که از جمله آن ها می توان به کاهش هزینه های ساخت مدارات فرکانس بالا به علت عدم نیاز به پروسه جدا، کمک به ساختار نرم افزارهای CAD و کاهش زمان رسیدن محصول به بازار در اثر استفاده از یک پروسه برای تمامی مدارات مجتمع اشاره کرد [۳].

اما مهمترین دستاورد استفاده از تکنولوژی CMOS برای مدارات فرکانس بالا و آنالوگ، امکان قرار دادن بخش های مختلف یک سیستم مخابراتی بر روی یک تراشه واحد است. به چنین سیستمی یک SoC [1] گفته می شود و شامل مدارات آنالوگ، دیجیتال و فرکانس بالای سیستم مخابراتی می باشد. سیستم های SoC به لطف این امکان در سال های اخیر از رشد چشمگیری برخوردار بوده اند چرا که این سیستم ها مزایای زیادی از قبیل کاهش هزینه ها وکاهش توان مصرفی ایجاد می نمایند و از اهمیت فوق العاده ای در محصولات بی سیم قابل حمل برخوردارند.

البته استفاده از تکنولوژی CMOS برای کاربردهای آنالوگ و فرکانس بالا موانعی نیز بر سر راه خود دارد چرا که این تکنولوژی از ابتدا برای مدارات دیجیتال طراحی شده است و بسیاری از خصوصیات آن برای مدارات آنالوگ و فرکانس بالا مناسب نمی باشد. تعدادی از این خصوصیات منفی عبارتند از قابلیت جریان دهی پایین عناصر اکتیو، کیفیت پایین عناصر پسیو ساخته شده در پروسه نظیر سلف ها و خازن ها و محدودیت های ولتاژ تغذیه که توسط مدارات دیجیتال تحمیل می شوند. اما با وجود این مشکلات طراحان آنالوگ موفق به حل آن ها شده اند و امروزه تکنولوژی CMOS به طور وسیع در مدارهای فرکانس بالا مورد استفاده قرار می گیرد.

۱-٤ اسیلاتورها و تأثیر نویز فاز آن ها بر عملکرد سیستم های مخابراتی

یکی از مهمترین بلوک های فرکانس بالای سیستم های مخابراتی اسیلاتورها می باشند. تمامی فرستنده – گیرنده های فرکانس بالایی که امروزه مورد استفاده قرار می گیرند، در داخل خود دارای یک سنتز کننده فرکانس که به آن اسیلاتور محلی [2] می گویند، می باشند. وظیفه این بلوک ایجاد یک سیگنال سینوسی است که مطابق شکل ۱-۳ به کمک آن عمل انتقال طیف فرکانسی سیگنال های دریافتی و یا ارسالی به فرکانس های به ترتیب پایین یا بالا انجام می شود.



شکل ۱-۳: بلوک دیاگرام یک فرستنده – گیرنده ساده

[1] System-on-a-chip
[2] Local Oscillator

پدیده نویز فاز در واقع خارج شدن طیف فرکانسی سیگنال اسیلاتور محلی از شکل ایده آل خود (که یک سیگنال ضربه در فرکانس کار اسیلاتور می باشد) است. هنگامی که کاربران یک سیستم مخابراتی زیاد می شوند، با توجه به محدودیت هایی که بر روی پهنای باند وجود دارد، پهنای باندی که به هر کاربر اختصاص می یابد کاهش پیدا می کند. اما وجود پدیده نویز فاز دراسیلاتورهای مورد استفاده در سیستم های مخابراتی که در این پایان نامه به آن می پردازیم، باعث می شود که پهنای باند اختصاصی به هرکاربر را نتوان از یک مقدار حداقلی کمتر کرد. این مسئله باعث ایجاد محدودیت در افزایش تعداد کاربران یک سیستم مخابراتی با پهنای باند ثابت می شود.

اما این مسئله تنها یکی از مشکلاتی است که در اثر نویز فاز اسیلاتور در سیستم های مخابراتی ایجاد می شود و همان طور که به تفصیل در مورد آن بحث خواهد شد، پدیده نویز فاز منشأ ایجاد ایرادهای زیاد دیگری به خصوص در سیستم هایی که از روش مدولاسیون OFDM استفاده می نمایند، می باشد [۴] و[۵] . روش مدولاسیون OFDM امروزه یکی از محبوب ترین روش های مدولاسیون چند حاملی [1] می باشد که در بیشتر استانداردهای مخابرات بی سیم نظیر IEEE802.11 ، DVB و UMTS استفاده می شود و در نتیجه تأثیر منفی پدیده نویز فاز بر روی عملکرد آن اهمیت بررسی پدیده نویز فاز را دو چندان می نماید.

به طور کلی می توان گفت پدیده نویز فاز یکی از مهمترین عوامل در کاهش کارایی سیستم های مخابرات بی سیم می باشد. به همین دلیل طراحی اسیلاتورهایی با نویز فاز کم برای این سیستم ها در سال های اخیر توجه بسیار زیادی را به خود جلب نموده است. [۶]-[۱۱] تنها تعداد اندکی از مقالاتی می باشند که در سال های اخیر در زمینه طراحی اسیلاتورهای CMOS با نویز فاز کم ارائه شده اند. نکته قابل توجه در این مقالات این است که در تمامی آن ها اسیلاتور مورد استفاده از نوع اسیلاتورهای LC انتخاب شده است. دلیل این امر همان طور که توضیح داده خواهد شد، نویز فازکمتر این اسیلاتورها نسبت به انواع دیگر اسیلاتورهای CMOS می باشد.

تحقیقات زیادی به منظور یافتن ریشه های پدیده نویز فاز از سالیان دور تا کنون انجام شده است اما به دلیل پیچیدگی زیاد این پدیده هنوز رابطه ای که به کمک آن بتوان نویز فاز اسیلاتور را در مرحله طراحی تعیین نمود به دست نیامده است. تئوری هایی که در این زمینه تاکنون ارائه شده اند تنها قادرند ارتباط پارامترهای مدار با نویز فاز را بیان کنند و قابلیت پیش گویی مقدار نویز فاز را دارا نمی باشند. دلایلی که رسیدن به یک تحلیل کامل از چگونگی ایجاد نویز فاز را دشوار می سازد، به طور خلاصه عبارتند از: ۱- عملکرد سیگنال بزرگ اسیلاتور و صادق نبودن مدل های خطی برای تحلیل عملکرد آن. ۲- ثابت نبودن فرآیند ایجاد نویز فاز در طول یک دوره تناوب نوسان. این دو دلیل بدین معناست که در واقع بررسی نویز فاز معادل بررسی اثر نویز در یک سیستم غیرخطی متغیر با زمان است.

۱-۵ اهداف و روند ارائه مطالب

با توجه به اهمیت پدیده نویز فاز و تبعات منفی آن در سیستم های مخابراتی، در این پایان نامه سعی خواهد شد تا ضمن بررسی تئوری های مختلف توصیف کننده نویز فاز، چگونگی ایجاد آن در اسیلاتورهای CMOS نوع LC به عنوان مهمترین دسته از اسیلاتورها که امروزه در مدارات مجتمع فرکانس بالا مورد استفاده قرار می گیرند، به طور

---

[1] Multicarrier

کامل و جامع مورد بررسی قرار گیرد. بعد از بررسی تئوری های موجود، یکی از آخرین تئوری های ارائه شده در این زمینه کامل تر خواهد شد و اثر نویز ناحیه ترایود ترانزیستورهای موجود در مدار اسیلاتور که پیش از این اثر آن در ایجاد نویز فاز در نظر گرفته نمی شد، مورد بررسی قرار خواهد گرفت و نشان داده می شود که این نویز دارای نقش مهم در ایجاد نویز فاز است. سپس به کمک آن توجیهی برای یکی از معروفترین روش های کاهش نویز فاز ارائه خواهد شد. همچنین نشان داده خواهد شد که توجیهی که قبلاً برای عملکرد این روش داده شده است از دقت کافی برخوردار نمی باشد.

اما پیش از وارد شدن به این مبحث ابتدا در فصل دوم به معرفی دقیق نویز فاز می پردازیم و سپس معایب ناشی از آن درسیستم های مخابراتی مختلف را به تفصیل بررسی خواهیم کرد. سپس در فصل سوم مقداری به بررسی اصول کلی عملکرد اسیلاتورها و انواع اسیلاتورهای CMOS می پردازیم و دلایل انتخاب اسیلاتورهای نوع LC را در کاربردهای فرکانس بالا بررسی می کنیم. بعد از آشنایی با اسیلاتورهای CMOS و نحوه عملکرد آن ها در فصل چهارم ابتدا منابع نویز مختلف موجود در این اسیلاتورها و ماهیت فیزیکی آن ها را مورد بررسی قرار می دهیم. با وجود اینکه طراح کنترلی روی منابع نویزاسیلاتور ندارد، اما آشنایی با چگونگی ایجاد این منابع نویز و پارامترهای موثر در ایجاد وتقویت آنها باعث امکان طراحی بهتر مدار از طریق انتخاب نقطه بایاس مناسب می شود. در ادامه مباحث فصل چهارم، تئوری های توصیف کننده نویز فاز در اسیلاتورها (به طور کلی، نه فقط اسیلاتورهای CMOS نوع LC) مورد بررسی قرار می گیرند. در فصل پنجم به کمک تئوری های فصل چهارم، چگونگی ایجاد نویز فاز در اسیلاتورهای CMOS به طور دقیق مورد بررسی قرار می گیرد. با توجه به تحقیقات بسیار زیادی که در مورد نویز فاز این اسیلاتورها انجام شده است، اطلاعات بیشتری نسبت به چگونگی ایجاد نویز فاز در آن ها موجود است. بعد از آشنایی با این مکانیسم ها و در ادامه مباحث فصل پنجم، به بررسی یکی از مهمترین روش های کاهش نویز فاز اسیلاتورهای CMOS نوع LC می پردازیم. در انتها و در فصل ششم، تکمیل مباحث ارائه شده در فصل پنجم که در مورد آن ها توضیح داده شد و در واقع هدف اصلی این پایان نامه می باشد، بیان خواهند شد. لازم به تذکر است که به منظور اثبات صحت ادعاهای مطرح شده، از یک اسیلاتور CMOS نوع LC با فرکانس مرکزی ۳/۶ GHz در تکنولوژی ۰/۱۸ µm با ولتاژ تغذیه ۱/۸ ولت و جریان بایاس ۲/۷ mA که با استفاده از نرم افزار Agilent ADS شبیه سازی شده است، استفاده شده است.

فصل دوم:
نویز فاز و معایب ناشی از آن

۲-۱ مقدمه

همان طور که در فصل اول گفته شد، در سال های اخیر مخابرات بی سیم از رشد چشمگیری برخوردار بوده است. سیستم های مخابرات بی سیم محدوده وسیعی از استانداردها را در بر می گیرند. این استانداردها شامل استانداردهای تلفن همراه مانند GSM و CDMA ، شبکه های بی سیم محلی (WLAN) ، شبکه های بی سیم شخصی (WPAN) ، شبکه های بی سیم بین شهری (WMAN) و غیره می باشد. گسترش هر یک از این تکنولوژی ها تابع پارامترهای مختلفی می باشد که مهمترین آن ها هزینه و نیاز بازار است. با گذشت زمان هزینه ساخت تکنولوژی ها پایین می آید که تأثیر بسیار زیادی در گسترش آن ها دارد. از طرف دیگر پیش بینی می شود که تا سال ۲۰۰۹ میلادی بازار مخابرات بی سیم بیش از ۲/۹ میلیارد نفر مصرف کننده در سطح جهان داشته باشد.

تمامی فرستنده – گیرنده های فرکانس بالایی که امروزه مورد استفاده قرار می گیرند، در داخل خود دارای یک سنتز کننده فرکانس که به آن اسیلاتور محلی[1] می گویند، می باشند. وظیفه این بلوک ایجاد یک سیگنال سینوسی است که به کمک آن عمل انتقال طیف فرکانسی سیگنال های دریافتی و یا ارسالی به فرکانس های به ترتیب پایین یا بالا انجام می شود. پدیده نویز فاز در واقع خارج شدن طیف فرکانسی سیگنال اسیلاتور محلی از شکل ایده آل خود (که یک سیگنال ضربه در فرکانس کار اسیلاتور می باشد) است. این خارج شدن از شکل ایده آل باعث به وجود

---

[1] Local Oscillator

آمدن مشکلات زیادی در سیستم های مخابراتی می شود و به همین دلیل است که طراحی اسیلاتور با نویز فاز کم از اهمیت زیادی برخوردار است.

دراین فصل ابتدا به تعریف پدیده نویز فاز و همچنین معادل زمانی آن یعنی جیتر[1] می پردازیم. سپس مشکلات ناشی از نویز فاز را در سیستم های دارای یک حامل[2] مورد بررسی قرار می دهیم و در ادامه حساسیت سیستم های OFDM به نویز فاز به عنوان گسترده ترین سیستم هایی که امروزه در استانداردهای مخابرات بی سیم مورد استفاده قرار می گیرند را بررسی می کنیم. در قسمت انتهایی فصل نیز علت اهمیت نویز اسیلاتورهای کنترل شونده با ولتاژ در ایجاد نویز فاز اسیلاتور محلی مورد بحث قرار می گیرد.

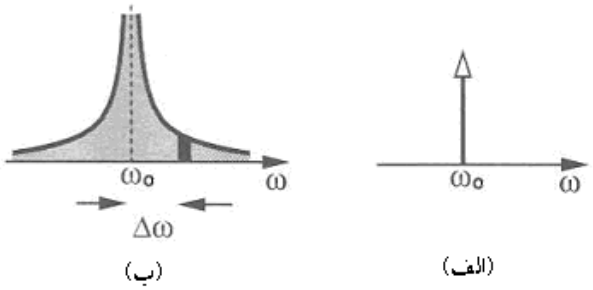
۲-۲ تعریف نویز فاز [۲]

همانند تمامی مدارهای آنالوگ، اسیلاتورها نیز دارای حساسیت نسبت به نویز می باشند. نویزی که توسط عناصر تشکیل دهنده (اعم از عناصر فعال یا غیر فعال) و یا هر گونه عامل خارجی به یک اسیلاتور تزریق می شود، باعث ایجاد تغییر در فرکانس و دامنه خروجی آن به صورت همزمان می شود. اما در بیشتر مواقع تغییرات دامنه سیگنال خروجی دارای مقدار کوچکی بوده و قابل صرف نظر می باشد و به همین دلیل در هنگام بررسی نویز اسیلاتورها تنها انحرافات تصادفی فرکانس آنها در نظر گرفته می شود. این انحرافات تصادفی فرکانس را می توان در حوزه زمان به عنوان تغییرات تصادفی دوره تناوب و یا انحراف زمانهای گذر از صفر از مقدار ایده آل خود در نظر گرفت.

خروجی یک اسیلاتور را می توان به صورت $A\cos(\omega_\circ t+\varphi_n(t))$ در نظر گرفت که در آن $\varphi_n(t)$ تغییرات کوچک وتصادفی در فاز لحظه ای ناشی از نویز می باشد که باعث ایجاد تغییر در دوره تناوب می شود. تابع $\varphi_n(t)$ « نویز فاز » نامیده می شود. چنانچه فرض کنیم $|\varphi_n(t)|\langle\langle 1^{rad}$ باشد (که در عمل معمولاً چنین است) آنگاه خواهیم داشت:

$$x(t)\approx A\cos\omega_\circ t - A\varphi_n(t)\sin\omega_\circ t \quad (۲-۱)$$

این بدین معناست که طیف فرکانسی $\varphi_n(t)$ به حول فرکانسهای $\pm\omega_\circ$ منتقل شده است.



شکل ۲-۱: طیف خروجی اسیلاتور (الف) اسیلاتور ایده آل (ب) اسیلاتور واقعی [۲]

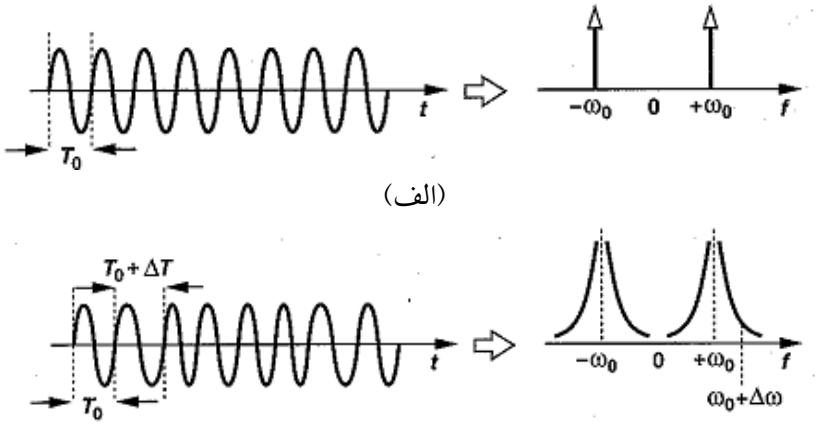
[1] Jitter
[2] Single Carrier

در کاربردهای فرکانس بالا و آنالوگ، نویز فاز در حوزه فرکانس مورد بررسی قرار می گیرد. برای یک اسیلاتور ایده آل که در فرکانس ω_0 کار می کند طیف سیگنال خروجی به شکل یک تابع ضربه ایده آل است، در حالی که در یک اسیلاتور واقعی طیف خروجی دارای کشیدگی[1] هایی در حول فرکانس حامل می باشد (شکل ۲-۱). به منظور کمی کردن نویز فاز، معمولا یک پهنای باند واحد در فاصله $\Delta\omega$ از ω_0 در نظر گرفته می شود، سپس توان نویز در این پهنای باند محاسبه شده و بر توان سیگنال حامل تقسیم می شود. نویز فاز عموماً بر حسب dB بیان می شود و واحدی که برای آن استفاده می شود dBc/Hz است که منظور از c در dBc « نسبت به سیگنال حامل» می باشد.

۲-۲-۱ جیتر و نویز فاز، دو بیان مختلف از یک پدیده واحد [۱۲]

همان طور که گفته شد، نویز فاز و جیتر دو طرز تلقی متفاوت از یک پدیده واحد می باشند (شکل ۲-۲). جیترکه رفتار زمانی نویز فاز می باشد، بیشتر در سیستمهای دیجیتال و مخابرات نوری دارای اهمیت می باشد. طبق تعریف، انحراف نقاط گذر از صفر یک سیگنال پریودیک از مقدار ایده آل آن، جیتر نامیده می شود. البته جیتر را می توان به صورت تغییرات دوره تناوب یک سیگنال نیز در نظر گرفت. این طرز نگرشهای متفاوت دارای تفاوتهایی با یکدیگر بوده و باعث ایجاد تعاریف مختلف برای جیتر می شود.

فرض کنید یک اسیلاتور نویزی در فرکانس نامی $\omega_0 = 2\pi f_0 = 2\pi / T_0$ کار کند و در این حالت خروجی آن را در مقابل یک موج مربعی ایده آل با پریود T_0 رسم کنیم. به منظور کمی کردن جیتر، همان طور که در شکل ۲-۳ مشخص است، می توان هر انحراف مثبت یا منفی نقاط گذر از صفر $x_2(t)$ را نسبت به معادل آن در $x_1(t)$ اندازه گرفت ($\Delta T_1, \Delta T_2, \ldots$).



شکل ۲-۲: اسیلاتور (الف) بدون نویز و ایده آل (ب) نویزی و دارای جیتر یا نویز فاز [۱۲]

[1] Skirts

این نوع از جیتر، جیتر مطلق[1] شناخته می شود، چرا که از مقایسه با یک مرجع ایده آل نتیجه می شود. از آنجایی که انحرافات کاملا تصادفی هستند، تعداد زیادی از این انحرافات (ΔT ها) اندازه گیری شده و سپس مقدار موثر آنها به شکل زیر محاسبه می شود:

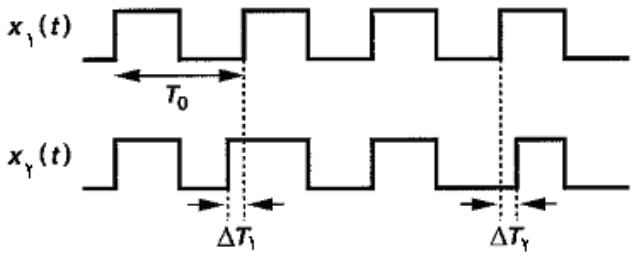
$$\Delta T_{abs,rms} = \lim_{N\to\infty} \frac{1}{N}\sqrt{\Delta T_1^2 + \Delta T_2^2 + ... + \Delta T_N^2} \qquad (۲\ ۲)$$

نوع دیگری از جیترکه جیتر پریود به پریود نامیده می شود، توسط اندازه گیری اختلاف بین پریودهای متوالی شکل موج و به دست آوردن مقدار موثر آن مطابق شکل ۲-۳ محاسبه می شود:

$$\Delta T_{cc,rms} \approx \lim_{N\to\infty} \frac{1}{N}\sqrt{(T_2 - T_1)^2 + (T_3 - T_2)^2 + ... + (T_N - T_{N-1})^2} \qquad (۳\ ۲)$$

تذکر این نکته ضروری است که در جیتر پریود به پریود، احتیاجی به سیگنال مرجع وجود ندارد.
جیتر مطلق و جیتر پریود به پریود عموماً به منظور توصیف کیفی سیگنالها در حوزه زمان مورد استفاده قرار می گیرند. اما نوع سوم جیتر که در مواقعی مفید ومورد استفاده می باشد، به صورت انحرافات هر سیکل از متوسط پریود شکل موج به شکل زیر تعریف می شود و پریود جیتر نامیده می شود:

$$T_{p,rms} = \lim_{N\to\infty} \frac{1}{N}\sqrt{(\overline{T} - T_1)^2 + (\overline{T} - T_2)^2 + ... + (\overline{T} - T_N)^2} \qquad (۴\ ۲)$$



شکل ۲-۳: جیتر پریود به پریود [۱۲]

[1] Absolute Jitter

۲-۲-۲ ارتباط جیتر و نویز فاز [۱۲]

نویز فاز را می توان توسط شبیه سازی و یا در آزمایشگاه بسیار راحت تر از جیتر اندازه گرفت. به همین علت به دست آوردن یک رابطه کمی بین نویز فاز و جیتر بسیار مطلوب می باشد. در اینجا یک رابطه ساده که بینش خوبی نیز ایجاد می کند را به اختصار توضیح می دهیم.

برای جیتر مطلق، همان طور که توضیح داده شد، سیگنال مورد نظر با یک سیگنال مرجع مقایسه می شود. با توجه به اینکه انحراف هر گذر از صفر را می توان به صورت $\Delta T_j = (۲\pi / T_۰)\varphi_{n,j}$ در نظر گرفت، که در آن $\varphi_{n,j}$ مقدار φ_n (برحسب رادیان) را در حول j امین گذر از صفر نشان می دهد، رابطه زیر را خواهیم داشت:

$$\Delta T^{۲}_{abs,rms} = \lim_{N\to\infty} \frac{۱}{N}\sum_{j=۱}^{N} \Delta T_j{}^{۲} = (\frac{۲\pi}{T_۰})^{۲} \lim_{N\to\infty} \frac{۱}{N}\sum_{j=۱}^{N} \varphi_{n,j}{}^{۲} \qquad (۲\text{-}۵)$$

سری فوق را می توان با یک انتگرال به صورت زیر تقریب زد:

$$\Delta T_{abs,rms}{}^{۲} = (\frac{۲\pi}{T_۰})^{۲} \lim_{T\to\infty} \frac{۱}{T} \int_{-T/۲}^{T/۲} \varphi_n{}^{۲}(t)dt \qquad (۲\text{-}۶)$$

از آنجایی که این حد، توان متوسط φ_n را محاسبه می کند، با استفاده از قضیه پارسوال، برابر با مساحت زیر طیف φ_n می باشد:

$$\Delta T^{۲}_{abs,rms} = (\frac{۲\pi}{T_۰})^{۲} \int_{-\infty}^{+\infty} S_{\varphi_n}(f)df \qquad (۲\text{-}۷)$$

۲-۳ معایب ناشی از نویز فاز در سیستمهای مخابراتی [۲] :

برای درک بهتر اهمیت نویز فاز در سیستمهای مخابراتی، گلوگاه[1] یک گیرنده-فرستنده نوعی را در نظر بگیرید (شکل ۲-۴) که در آن اسیلاتور محلی سیگنال حامل را برای هر دو مسیر گیرنده و فرستنده فراهم می آورد. وظیفه این سیگنال حامل انتقال طیف فرکانسی سیگنال های دریافتی و ارسالی به فرکانس های پایین یا بالا جهت انجام مراحل مختلف عملیات دمدولاسیون و یا مدولاسیون می باشد. اگر خروجی این اسیلاتور محلی دارای نویز فاز باشد، هر دو سیگنال منتقل شده به فرکانس های بالا و منتقل شده به فرکانس های پایین اعوجاج پیدا خواهند کرد. این مطلب در شکل ۲-۵ به خوبی نمایش داده شده است.

---

[1] Front End