٢٥١٤٩

٢٥١٤٩

۱۳۷۸ /۳/ ۲۰

مرکز اطلاعات و مدارک علمی ایران
تقدیم به مدارک

دانشگاه فردوسی مشهد
دانشکده علوم

پایان‌نامه کارشناسی ارشد فیزیک

عنوان:

فرایند ناخالص‌سازی در ساخت مدارهای تجمعی سیلیکون

استاد راهنما:

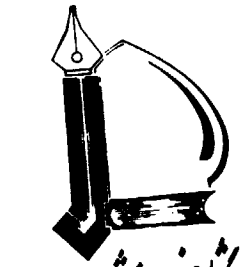
دکتر سید حسین کشمیری

نگارش:

علیرضا براتی

13083/۲

۲۹۱۴۹



باسمه تعالی

عنوان پروژه: فرایند ناخالص‌سازی در ساخت مدارهای تجمعی سیلیکون

پروژه کارشناسی ارشد فیزیک: علیرضا براتی

استاد راهنما: دکتر سید حسین کشمیری

استاد مشاور: دکتر ناصر تجبر

هیئت داوران: دکتر سید حسین کشمیری

دکتر ناصر تجبر

دکتر محمد حسین طیرانی

دکتر علیرضا زمردیان

ارائه در تاریخ: پنجم دیماه هزار وسیصد و هفتاد و پنج

محل انجام پروژه: دانشگاه فردوسی مشهد، دانشکده علوم، بخش فیزیک

تقدیم به:

پدر و مادر مهربان

و

برادران عزیزم

سپاسگزاری

اکنون که با یاری خداوند دانا موفق به تکمیل این پایان‌نامه شده‌ام لازم می‌دانم در قالب جملاتی هر چند کوتاه، تشکر و سپاسگزاری خود را نسبت به کسانی که در انجام پروژه مرا یاری نمودند، بیان کنم :

از استاد ارجمند جناب آقای دکتر سید حسین کشمیری که بهترین راهنما و مشوق بودند و با راهنماییهای ارزنده مرا در انجام مراحل مختلف این پروژه یاری نمودند صمیمانه تشکر و قدردانی نموده و از خداوند متعال برای ایشان سلامتی و سعادت آرزو می‌کنم.

از استاد محترم مشاور پروژه جناب آقای دکتر ناصر تجبّر که با ارائه پیشنهادهای مفید مرا راهنمایی نمودند، تشکر فراوان می‌نمایم.

از اساتید بزرگوار آقایان دکتر محمدحسین طیرانی و دکتر علیرضا زمردیان که زحمت مطالعه پایان‌نامه و شرکت در جلسه دفاعیه را پذیرفتند، سپاسگزاری می‌نمایم.

از جناب آقای زمانی مدیر محترم آزمایشگاه مرکزی ابوریحان به خاطر همکاری در زمینه تهیه اتصالات شیشه‌ای تشکر می‌کنم.

از دوستان عزیزم، آقایان محمدمهدی باقری‌محققی و فرشاد اکبرزاده که در تهیه وسایل آزمایش و انجام آزمایشها با اینجانب همکاری نمودند و آقای محمود گرامی که تایپ کامپیوتری متن پایان‌نامه را انجام دادند و نیز آقایان محمدرضا علی‌نژاد، سعید صمدپور، جلال صبری، ابراهیم حاجی‌علی، بهروز پاکزاد و حسین چراغچی و دیگر دوستان که هر یک به نحوی مرا در انجام این پروژه یاری نمودند، صمیمانه تشکر کرده و برای همگی ایشان آرزوی موفقیت دارم.

علیرضا براتی

پیشگفتار

مدارهای تجمعی قلب سیستمهای الکترونیکی را تشکیل می‌دهند. با توجه به اینکه تمامی علوم و تکنولوژی‌های پیشرفته وابسته به تکنولوژی الکترونیک هستند، لذا کشوری که قادر به طراحی و ساخت مدارهای تجمعی مورد نیاز خود نباشد، اساساً وابسته به کشورهای دیگر است. گرچه با توجه به پیشرفتهای عظیمی که در این رشته صورت گرفته، ورود کشور ما به صحنه تکنولوژی ساخت مدارهای تجمعی تا حدودی دیر است، اما با یک برنامه‌ریزی اصولی و سرمایه‌گذاری مناسب، هنوز هم می‌توان به رشد چشمگیری در این زمینه دست یافته و حداقل نیازهای داخلی نظامی و صنایع کشور را برطرف ساخت.

اولین گام در این راستا، شروع تحقیق و بررسی در زمینه فرایندهای ساخت مدارهای تجمعی می‌باشد؛ به همین منظور پروژه‌ای در دانشگاه مشهد تحت عنوان " فرایندهای ساخت مدارهای تجمعی سیلیکون " شروع شده که در رساله حاضر در بخش مطالعات نظری فرایند ناخالص‌سازی مورد مطالعه و بررسی قرار گرفته و در بخش کارهای عملی فرایندهای اصلی ساخت مدارهای تجمعی MOS (در مقیاس بزرگ)، انجام شده است.

در فصل اول به‌طور خلاصه فرایندهای اصلی ساخت مدارهای تجمعی سیلیکون را مرور می‌کنیم. مهمترین روشهای ناخالص‌سازی سیلیکون در فصل دوم معرفی می‌گردند. روشهای ناخالص‌سازی سیلیکون بعد از رشد، یعنی پخش حالت جامد و یونکاری، به ترتیب در فصلهای سوم و چهارم مورد مطالعه قرار می‌گیرند؛ در فصل چهارم علاوه بر بررسی فرایند یونکاری، نتایج کار بر روی برنامه شبیه‌سازی فرایند یونکاری نیز ارائه می‌شود. در فصل پنجم، روشهای اندازه‌گیری توزیع ناخالصی‌های نوع n و p در سیلیکون معرفی می‌گردند. در فصل ششم گزارش کارهای عملی ارائه می‌شود؛ مطالب این فصل از چهار قسمت تشکیل

شده است:

الف- انجام فرایندهای اصلی ساخت مدارهای تجمعی:

با انجام فرایندهای پخش ناخالصی، اکسیداسیون حرارتی، فوتولیتوگرافی و فلزگذاری، شرایط بهینه جهت انجام هر یک از این فرایندها به صورت قابل تکرار تعیین شد.

ب- اندازه‌گیری تراکم ناخالصی ویفرهای سیلیکون:

ابزاری برای انجام آزمایش چهارسوزنی ساخته شد که به راحتی به وسیله آن می‌توان تراکم ناخالصی و نوع رسانندگی ویفرهای سیلیکون را تعیین نمود.

ج- ساخت چند قطعه الکترونیکی:

با استفاده از فرایندهای ساخت مدارهای تجمعی سیلیکون چند قطعه الکترونیکی از قبیل دیود پیوند p-n، سلول خورشیدی پیوند p-n و ترانزیستور MOS ساخته شده و مشخصه‌های جریان - ولتاژ آنها اندازه‌گیری شد که نتایج حاصله به خوبی کارکرد صحیح این قطعات را نشان می‌دهد.

د- برنامه کامپیوتری:

به منظور انجام محاسبات مربوط به پخش ناخالصی و اکسیداسیون حرارتی یک برنامه کامپیوتری نوشته شد که با استفاده از آن می‌توان علاوه بر محاسبه عمق پیوندگاه p-n و ضخامت لایه اکسید، توزیع ناخالصیها را نیز پیش‌بینی نمود.

علیرضا براتی

دیماه ۷۵

فهرست عناوین و سرفصلها

عنوان **صفحه**

✧ **فصل ۱ـ فرایندهای ساخت مدارهای تجمعی سیلیکون** ۱

۱-۱ اکسیداسیون ۲

۱-۱-۱ اکسیداسیون حرارتی ۳

۱-۲ لیتوگرافی ۷

۱-۳ فلزگزاری ۱۰

۱-۳-۱ تبخیر حرارتی ۱۱

۱-۳-۲ اسپاترینگ ۱۳

✧ **فصل ۲ـ روش‌های ناخالص‌سازی سیلیکون** ۱۵

۲-۱ روش تهیه ویفرهای تک‌بلور نوع n و p ۱۶

۲-۱-۱ توزیع ناخالصیها ۱۸

۲-۲ رشد لایه‌های سیلیکون ناخالص به روش اپی‌تکسی ۲۱

۲-۲-۱ روش اپی‌تکسی فاز بخار ۲۲

۲-۲-۲ روش اپی‌تکسی ستون مولکولی ۲۶

۲-۳ ناخالص‌سازی سیلیکون بعد از رشد ۲۸

عنوان **صفحه**

✧ **فصل ۳ - پخش حالت جامد** ۲۹

۳-۱ بررسی تئوری پخش ناخالصیها ۳۰

۳-۱-۱ قوانین فیک ۳۱

۳-۱-۲ توزیع ناخالصیها ۳۳

۳-۱-۲-۱ پخش ناخالصیها با تراکم سطحی ثابت ۳۳

۳-۱-۲-۲ پخش ناخالصیها با مقدار کل ثابت ۳۶

۳-۱-۳ پخش دومرحله‌ای ۳۸

۳-۲ پخش غیرذاتی ۴۲

۳-۲-۱ ضریب پخش وابسته به تراکم ۴۳

۳-۲-۲ پخش خودی سیلیکون ۴۶

۳-۲-۳ پخش غیرذاتی اتمهای آرسنیک، بور و فسفر در سیلیکون ۴۷

۳-۲-۴ اثر راندن گسیل‌کننده ۵۳

۳-۳ پخش در سیلیکون بس‌بلوری ۵۴

۳-۴ پخش در SiO_2 ..... ۵۵

۳-۵ توزیع مجدد ناخالصیها ضمن اکسیداسیون حرارتی ۵۷

۳-۶ پخش عرضی ۵۹

عنوان **صفحه**

✧ **فصل ٤ـ یونکاری** ۶۱

٤-١ دستگاه یونکاری ۶۲

٤-٢ بررسی تئوری فرایند یونکاری ۶۳

٤-٢-١ متوقف شدن یونها ۶٤

٤-٢-١-١ برهم‌کنش هسته‌ای ۶۵

٤-٢-١-٢ برهم‌کنش الکترونیکی ۶۷

٤-٢-١-٣ برهم‌کنش تبادلی ۶۹

٤-٢-٢ محاسبه برد یونها ۷۰

٤-٢-٣ توزیع یونها ۷۲

٤-٢-٤ کانال‌زنی یونها ۷٤

٤-٢-۵ صدمه شبکه و بازپختگی ۷۷

٤-٢-۵-١ صدمه شبکه ۷۷

٤-٢-۵-٢ بازپختگی ۸۰

٤-٣ برنامه کامپیوتری شبیه‌سازی فرایند یونکاری ۸٤

✧ **فصل ۵ـ روش‌های اندازه‌گیری توزیع ناخالصیها** ۸۸

۵-١ اندازه‌گیری عمق پیوندگاه p-n ۸۸

عنوان **صفحه**

۵-۲ روش‌های تعیین توزیع ناخالصیها ۹۰

۵-۲-۱ استفاده از آزمایش چهارسوزنی ۹۰

۵-۲-۲ روش رسانندگی جزء به جزء ۹۳

۵-۲-۳ روش مقاومت پخشی ۹۴

۵-۲-۴ روشهای ظرفیت - ولتاژ ۹۶

۵-۲-۴-۱ مشخصه ظرفیت - ولتاژ پیوند فلز - نیمرسانا ۹۶

۵-۲-۴-۲ مشخصه ظرفیت - ولتاژ خازن *MOS* ۹۷

۵-۲-۴-۳ مشخصه ظرفیت - ولتاژ پیوند *p-n* ۹۸

۵-۲-۵ طیف‌سنجی نوری تخلیه الکتریکی *(GDOS)* ۹۹

۵-۲-۶ طیف‌سنجی جرم یونهای ثانویه *(SIMS)* ۱۰۰

۵-۲-۷ روش‌های دیگر ۱۰۲

✧ **فصل ۶- نتایج کارهای عملی** ۱۰۴

۶-۱ انجام فرایندهای ساخت مدارهای تجمعی سیلیکون ۱۰۴

۶-۱-۱ فرایند پخش ناخالصی ۱۰۴

۶-۱-۱-۱ روش انجام پخش ناخالصی ۱۱۰

۶-۱-۱-۲ تعیین رسانندگی و تراکم ناخالصی ویفرهای سیلیکون ۱۱۳

عنوان **صفحه**

۶-۱-۱-۳ روش تمیز کردن ویفرها ۱۱٤

۶-۱-۲ فرایند اکسیداسیون حرارتی ۱۱۵

۶-۱-۲-۱ اندازه‌گیری ضخامت لایه اکسید ۱۱۷

۶-۱-۳ فرایند فوتولیتوگرافی ۱۱۹

۶-۱-٤ فرایند فلزگذاری ۱۲۲

۶-۲ ایجاد پیوند p-n ۱۲۵

۶-۲-۱ ساخت دیود پیوند p-n ۱۲۵

۶-۲-۱-۱ اندازه‌گیری مشخصه جریان - ولتاژ ۱۲۷

۶-۲-۲ ساخت سلول خورشیدی پیوند p-n ۱۲۸

۶-۲-۲-۱ اندازه‌گیری مشخصه جریان - ولتاژ ۱۲۹

۶-۳ ساخت ترانزیستور MOS ۱۳۱

۶-۳-۱ اندازه‌گیری مشخصه جریان - ولتاژ ۱۳۳

۶-٤ شبیه‌سازی کامپیوتری ۱۳۵

۶-٤-۱ شبیه‌سازی فرایند پخش ناخالصی ۱۳۵

۶-٤-۲ شبیه‌سازی فرایند اکسیداسیون حرارتی ۱۳۸

✧ **ضمیمه ۱ - متن برنامه شبیه‌سازی کامپیوتری** ۱٤۰

فصل اول

فرایندهای ساخت مدارهای تجمعی سیلیکون

مقدمه

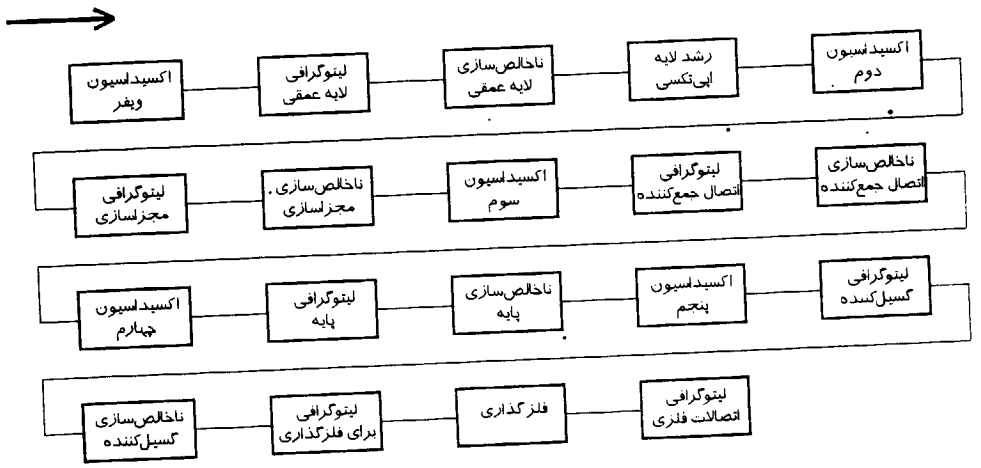
تکنولوژی ساخت مدارهای تجمعی سیلیکون، تکنولوژی مسطح[۱] است، یعنی قطعات در سطح زیرلایه (ویفر سیلیکون) درکنار هم ساخته می‌شوند. تکنولوژی مسطح خود به دو گروه دوقطبی و فلز - اکسید - نیمرسانا[۲] *(MOS)* تقسیم می‌شود. مراحل ساخت مدارهای تجمعی دوقطبی و *MOS* در نمودار ۱-۱ نشان داده شده است.

همان‌طورکه در نمودار دیده می‌شود، فرایندهای اصلی ساخت یک مدار تجمعی عبارتند از: اکسیداسیون، لیتوگرافی، رشد لایه اپی‌تکسی، ناخالص‌سازی و فلزگذاری.

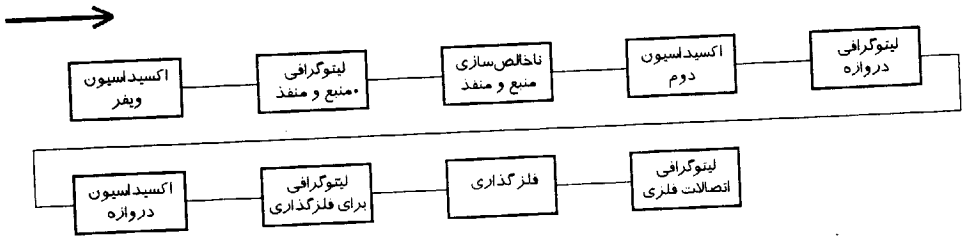
فرایند ناخالص‌سازی به دو روش پخش حالت جامد[۳] و یونکاری انجام می‌شود، این روشها به‌ترتیب در فصل‌های ۳ و ۴ مورد بررسی قرار می‌گیرند. رشد لایه‌های اپی‌تکسی نیز در بخش ۲-۲ توصیف خواهد شد. بقیه فرایندها یعنی اکسیداسیون، لیتوگرافی و فلزگذاری در این فصل بررسی می‌شوند.

---

1. *Planar technology*
2. *Metal-Oxide-Semiconductor*
3. *Solid state diffusion*



(الف)



(ب)

شکل ۱-۱ مراحل ساخت مدارهای تجمعی. الف- دوقطبی ب- MOS

۱-۱ اکسیداسیون

لایه‌های SiO_2 در ساخت مدارهای تجمعی کاربردهای فراوانی دارند، که مهمترین آنها عبارتند از:

۱) ماسک برای عمل ناخالص‌سازی

۲) لایه غیر فعال‌ساز و محافظ مدارهای ساخته شده

۳) عایق لازم در ترانزیستورهای *MOS*

ایجاد لایه‌های SiO_2 به روشهای متعددی امکان‌پذیر است[۱]. در ساخت مدارهای تجمعی

۱- بعضی از این روشها عبارتند از: جایگذاری بخاری شیمیایی، اسپاترینگ، اکسیداسیون آنودی و اکسیداسیون حرارتی

چون تشکیل لایه SiO_2 روی سیلیکون مورد نظر است، رشد حرارتی (اکسیداسیون حرارتی) مناسب‌ترین روش بوده و به طور وسیع مورد استفاده قرار می‌گیرد. در این بخش این روش به طور خلاصه توضیح داده شده است؛ علاقه‌مندان برای مطالعه بیشتر در زمینه روشهای دیگر می‌توانند به مرجع [۸] مراجعه نمایند.

۱-۱-۱ اکسیداسیون حرارتی

در این روش، ویفر داخل کوره دمای بالا ($700-1250^{\circ}C$) قرارگرفته و عوامل اکسید کننده از روی سطح آن عبور داده می‌شوند. عامل اکسیدکننده ممکن است اکسیژن خالص (اکسیژن خشک)، بخار آب و یا مخلوطی از این دو (اکسیژن تر) باشد.

معادله واکنش تشکیل لایه SiO_2 به‌صورت زیر است

$$Si \text{ (جامد)} + O_2 \text{ (گاز)} \xrightarrow{\text{حرارت}} SiO_2 \text{ (جامد)} \qquad (۱-۱)$$

$$Si \text{ (جامد)} + 2H_2O \text{ (گاز)} \xrightarrow{\text{حرارت}} SiO_2 \text{ (جامد)} + 2H_2 \qquad (۱-۲)$$

آزمایشهای ردیابی با مواد پرتوزا نشان می‌دهند که عامل اکسیدکننده به‌وسیله فرایند پخش در لایه اکسید نفوذ کرده و با رسیدن به فصل مشترک $Si\text{-}SiO_2$ ، واکنش انجام می‌گیرد. ضریب پخش H_2O در SiO_2 از ضریب پخش O_2 در SiO_2 بزرگتر است، در نتیجه مولکولهای H_2O با سرعت بیشتری از میان لایه اکسید عبورکرده و در اکسیداسیون شرکت می‌کنند. همچنین، ضریب حلالیت جامد H_2O در SiO_2 از ضریب حلالیت O_2 در SiO_2 بزرگتر است، یعنی لایه SiO_2 مقادیر بیشتری H_2O را در خود جای داده و برای انجام واکنش شیمیایی مورد استفاده قرار می‌دهد. در نتیجه آهنگ رشد لایه اکسید در اکسیژن تر و بخار آب بسیار سریع‌تر از اکسیژن خشک است. از طرف دیگر، لایه‌هایی که به روش اکسیداسیون خشک رشد داده می‌شوند دارای کیفیت بالاتری هستند. بنابراین در عمل، شروع و ختم رشد لایه اکسید در اکسیژن خشک انجام می‌گیرد، ولی در مرحله وسط (برای سرعت بالاتر)، از اکسیژن تر و یا