بسم الله الرحمن الرحيم

دانشکده فنی

گروه برق

گرایش الکترونیک

طراحی و شبیه سازی تقسیم کننده فرکانسی CMOS با ولتاژ تغذیه کم و مصرف توان پایین برای حلقه قفل فاز

از

اعظم صدیقی حسن کیاده

استاد راهنما:

دکتر ماهرخ مقصودی

استاد مشاور:

دکتر علیرضا صابرکاری

بهمن ۱۳۸۹

تقدیم به همسر مهربان و صبورم که لحظه‌ای حمایت و تشویق خود را از من دریغ نکرده و همواره برای ایجاد آرامش و امنیت خاطر من جهت پیشرفت و رسیدن به اهدافم تلاش نموده است.

تقدیر و تشکر

در اینجا لازم می‌دانم که از همه کسانی که حتی ذره‌ای در تهیه، تدوین و نگارش این پایان نامه نقش داشته‌اند تشکر و قدردانی کنم.

در آغاز سپاس خدای یگانه و بزرگ را که انگیزه تلاش و پیشرفت را از لطف و محبت بی‌کرانش می‌دانم. از هدایت و راهنمایی اساتید گرانقدر و دلسوزم دکتر ماهرخ مقصودی و دکتر علیرضا صابرکاری نهایت سپاس و تشکر را دارم. همچنین لازم می‌دانم از پدر و مادر دلسوز و فداکارم که ایجاد فضای مناسب در تمام سالهای تحصیل را مدیون صبر و مهر خالصانه آنان می‌دانم تشکر و قدردانی کنم. در پایان از همسر عزیزم به خاطر حمایت و یاری بی‌دریغش قدردانی می‌کنم.

فهرست مطالب

چکیده فارسی ..... خ

چکیده انگلیسی ..... د

فصل اول ۱

مقدمه ۱

فصل دوم ٤

تقسیم کننده های فرکانسی و اجزای سازنده آن ٤

۲-۱ مقدمه ٤

۲-۲ نوسان‌سازها ٤

۲-۲-۱ نوسان‌ساز تک ترانزیستوری ٦

۲-۲-۲ نوسان‌سازهای زوج متقاطع ۸

۲-۲-۳ نوسان‌ساز زوج متقاطع مکمل ۹

۲-۳ عناصر و قطعات مهم سازنده تقسیم کننده فرکانسی ۱۱

۲-۳-۱ سلف‌های درون تراشهای ۱۱

۲-۳-۲ واراکتور ۱۵

۲-۳-۳ ترانسفورمر ۲۰

۲-۴ پارامترهای مهم در نوسان‌سازها و تقسیم کننده فرکانسی ۲۳

۲-۴-۱ فرکانس مرکزی ۲٤

۲-۴-۲ ضریب کیفیت ۲٤

۲-۴-۳ نویز فاز ۲٦

۲-۴-۴ توان و معیار شایستگی ۲۹

۲-۴-۵ محدوده تنظیم ۲۹

۲-۴-۶ خطی پذیری تنظیم ۳۰

۲-۴-۶ دامنه خروجی ۳۰

۲-۴-۷ محدوده قفل ۳۰
فصل سوم ۳۳
طراحی تقسیم کننده فرکانسی قفل شونده با تزریق ۳۳
۳-۱ مقدمه ۳۳
۳-۲ طراحی نوسان‌ساز در تقسیم کننده فرکانسی ۳۵
۳-۲-۱ محاسبه تئوری عناصر مداری سلف و ضریب کیفیت آن ۳۶
۳-۳ بهبود نویز فاز با استفاده از فیلتر LC ۴۳
۳-۴ قفل شدن با تزریق ۴۵
فصل چهارم ۵۱
۴-۱ نتیجه گیری ۵۱
۴-۲ پیشنهادها برای کارهای آتی ۵۱

فهرست جدول‌ها

۳-۱ مقادیر پارامترهای لازم برای محاسبه اندوکتانس..... ۳۶

۳-۲ پارامترهای ثابت موردنیاز برای محاسبه عناصر مدار معادل سلف..... ۳۸

۳-۳ مقادیر محاسبه شده برای مدار معادل سلف..... ۳۸

۳-۴ مقایسه بین تقسیم کننده طراحی شده و مقالات منتشر شده اخیر..... ۵۰

فهرست شکل‌ها

۱-۱ گیرنده بی‌سیم RF ۲

۲-۱ مدل خطی یک نوسان‌ساز به عنوان یک سیستم کنترل فیدبک ۴

۲-۲ مدل یک دهنه با مقاومت منفی ۶

۲-۳ فیدبک مستقیم از درین تا سورس ۶

۲-۴ نوسان‌ساز کولپیتس و هارتلی ۷

۲-۵ نوسان‌سازهای زوج متقاطع تفاضلی ۸

۲-۶ نوسان‌ساز کنترل شونده با ولتاژ تفاضلی با منبع جریان tail و بدون منبع جریان ۱۰

۲-۷ ساختار سلف مارپیچی ۱۱

۲-۸ مدار معادل سلف مارپیچی درون تراشه‌ای ۱۲

۲-۹ تغییرات اندوکتانس بر حسب فرکانس ۱۴

۲-۱۰ ساختار دیود پیوندی P-N ۱۵

۲-۱۱ واراکتور MOS در حالت D=S=B ۱۷

۲-۱۲ واراکتور حالت وارون ۱۸

۲-۱۳ واراکتور حالت تجمعی ۱۹

۲-۱۴ ترانسفورمر اولیه کم تلف ۲۰

۲-۱۵ ساختارهای ترانسفورمر مسطح ۲۱

۲-۱۶ ترانسفورمر انباشته ۲۲

۲-۱۷ ترانسفورمر انباشته معکوس ۲۲

۲-۱۸ تعریف K_v ۲۳

۲-۱۹ مدار RC سری و معادل موازی آن ۲۴

۲-۲۰ تعریف ضریب کیفیت ۲۴

۲-۲۱ تعریف Q بر اساس شیب حلقه باز ۲۵

۲-۲۲ نویز فاز در طیف خروجی نوسان‌ساز ۲۶

۲-۲۳ نمودار نویز فاز ۲۷

۲-۲۴ شیفت فاز در مقابل لحظه زمانی جریان نویز تزریق شده..... ۲۸
۲-۲۵ مشخصه نوسان‌ساز کنترل شونده با ولتاژ غیر خطی..... ۲۹
۲-۲۶ نمودار قفل تزریق..... ۳۱
۲-۲۷ آنالیز ادلر نوسان‌ساز قفل شونده با تزریق..... ۳۱
۳-۱ سلف مارپیچی مربعی..... ۳۴
۳-۲ مدل ساده یک نوسان‌ساز زوج متقاطع..... ۳۵
۳-۳ تغییرات ضریب کیفیت..... ۳۶
۳-۴ سلف مارپیچی با ۲/۷۵ دور..... ۳۷
۳-۵ شماتیک مداری نوسان‌ساز طراحی شده ۳۹
۳-۶ آینه جریان استفاده شده در طراحی نوسان‌ساز..... ۴۰
۳-۷ طیف خروجی نوسان‌ساز..... ۴۱
۳-۸ نویز فاز نوسان‌ساز..... ۴۱
۳-۹ الگوریتم طراحی نوسان‌ساز در تقسیم کننده پیشنهادی..... ۴۲
۳-۱۰ نوسان‌ساز طراحی شده با فیلتر نویز..... ۴۵
۳-۱۱ نویز فاز نوسان‌ساز طراحی شده با فیلتر نویز..... ۴۵
۳-۱۲ نوسان‌ساز با شیفت فاز..... ۴۶
۳-۱۳ تقسیم کننده فرکانسی قفل شونده با تزریق طراحی شده..... ۴۷
۳-۱۴ شکل گذرای ورودی و خروجی..... ۴۸
۳-۱۵ نویز فاز تقسیم کننده فرکانسی قفل شونده با تزریق..... ۴۹

چکیده

طراحی و شبیه سازی تقسیم کننده فرکانسی CMOS[1] با ولتاژ تغذیه کم و مصرف توان پایین برای حلقه قفل فاز

اعظم صدیقی حسن کیاده

در این پایان‌نامه یک تقسیم کننده فرکانسی قفل شونده با تزریق با مصرف توان پایین و قابلیت کار در ولتاژ تغذیه کم ارائه شده است که در فرایند CMOS با تکنولوژی TSMC ۰/۱۸ µm[1] و با استفاده از نرم افزار ADS[2] شبیه سازی شده است. تقسیم کننده فرکانسی شامل دو بخش اصلی نوسان‌ساز کنترل شونده با ولتاژ و منبع تزریق سیگنال خارجی است. اندازه-گیری‌ها نشان می‌دهد که مدار در ولتاژ تغذیه ۱/۳ V توان ۳/۹ mW را مصرف می‌کند و نویز فاز آن در فرکانس آفست ۱ MHz برابر با ۱۲۳/۳ dBc/Hz- می‌باشد. محدوده قفل تقسیم کننده ۵/۴۸ GHz از ۱۲/۶۶ GHz تا ۱۸/۱۴ GHz است. تقسیم کننده فرکانسی طراحی شده از یک نوسان‌ساز زوج متقاطع با تانک LC که دارای دو سلف مارپیچی مربعی است تشکیل شده است. منبع ولتاژ سینوسی از طریق گیت ترانزیستورهای منبع جریان به نوسان‌ساز تزریق شده است. برای کاهش نویز فاز از فیلتر نویز LC در گره مشترک بین ترانزیستورهای زوج متقاطع و منبع جریان ورودی استفاده شده است. مدار طراحی شده به دلیل مصرف توان کم، ولتاژ تغذیه پایین و محدوده قفل گسترده برای کاربرد در سنتزکننده[3]های فرکانسی فرکانس‌های بالا مناسب می‌باشد.

کلید واژه: تقسیم کننده فرکانسی قفل شونده با تزریق، TSMC ۰/۱۸ µm CMOS، ولتاژ تغذیه کم، مصرف توان کم، محدوده قفل گسترده

[1]. Taiwan Semiconductor Manufacturing Company
[2]. Advanced Designed System
[3]. Syntesizer

Abstract

Design of a low power and low voltage CMOS frequency divider for Phase Locked Loop
Azam Sedighi Hasan Kiadeh

This paper presents an injection locked frequency divider which has been designed in TSMC 0.18 μm CMOS and simulated with ADS. The proposed Frequency divider consists of two important parts such as Voltage Controlled Oscillator and external signal injection source. The measurements show that the circuit consumes 3.9 mW powers at 1.3 V supply voltage. Its phase noise is -123.3 dBm at 1MHz offset frequency. The frequency divider achieves to a locking range of 5.48 GHz from 12.66 GHz to 18.14 GHz. The Designed frequency divider has been implemented by a LC tank Cross-coupled voltage controlled oscillator by two square spiral inductors. Voltage source has been injected to circuit via current source gate. A LC filter has been utilized in common node between input current source and cross coupled pair for reduction the phase noise. Designed circuit is suitable because of its low voltage, low power and wide locking range capability to apply in frequency synthesizers for high frequencies.

Key Words: Injection Locked Frequency Divider, TSMC 0.18 μm CMOS, Low Voltage, Low power Consumption, Wide locking range

فصل اول

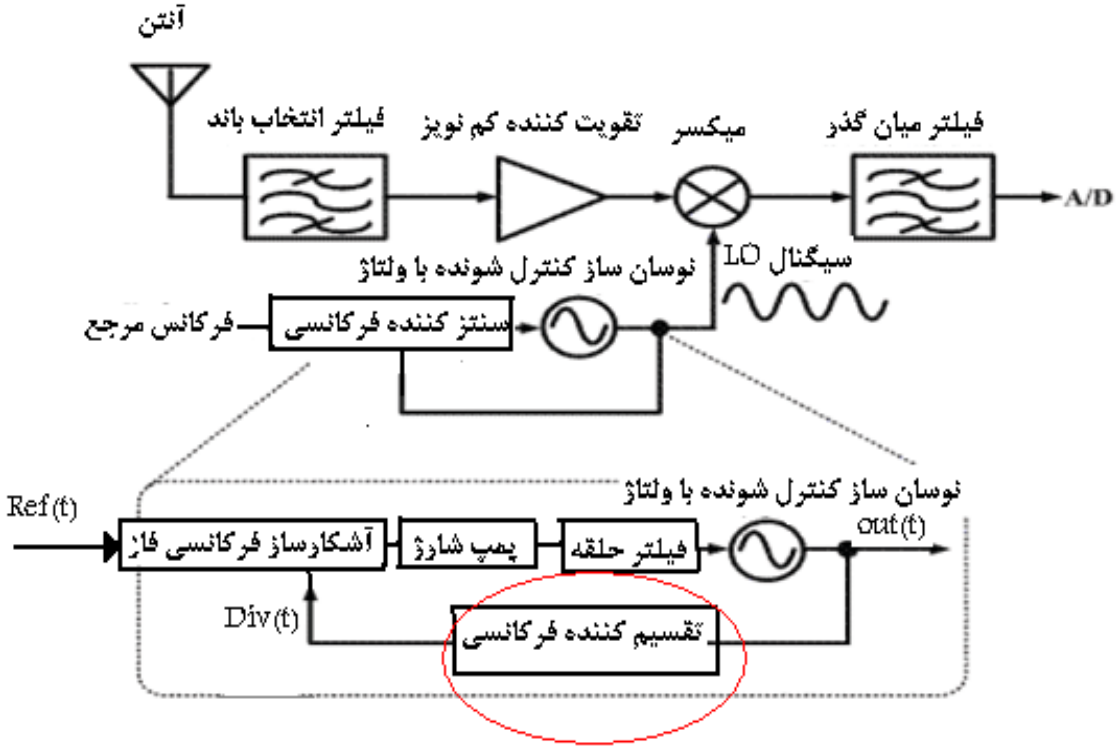
مقدمه

رشد چشمگیر در مخابرات بی‌سیم و نیاز روز افزون به وسایل ارتباطی از قبیل تلفن، موبایل، رادیو، تلویزیون و ماهواره منجر به افزایش تقاضا برای سیستم‌های پرسرعت، ارزانتر، کوچکتر و با مصرف توان کمتر شده است. از این رو طراحی سیستم‌هایی که بتوانند در فرکانسهای بالا و سرعت زیاد به خوبی کارکرده و در عین حال دارای مصرف توان کم، ولتاژ تغذیه پایین و کارایی بالا باشند از اهمیت زیادی برخوردار است.

شکل ۱-۱ یک گیرنده بی‌سیم RF[1] را نشان می‌دهد. سیگنال RF ضعیف بوسیله آنتن دریافت می‌شود. سپس باند فرکانسی نامطلوب توسط فیلتر انتخاب باند حذف می‌شود. تقویت کننده کم نویز برای تقویت سیگنالهای مطلوب استفاده می‌شود. میکسر[2] با ضرب دو سیگنال و در صورت امکان هارمونیک های آنها کار انتقال فرکانس را انجام می‌دهد. میکسر دو ورودی متفاوت و کاملاً مجزا دارد که یک ورودی RF و دیگری LO[3] نامیده می‌شود. سیگنالی که باید به فرکانس پایین تبدیل شود به ورودی RF و شکل موج متناوب تولید شده توسط سنتز کننده فرکانسی به ورودی LO اعمال می‌گردد. سیگنال IF[4] مطلوب پس از عبور از فیلتر IF بدست می‌آید. یک بلوک ساختمانی مهم در در سنتزکننده های فرکانسی همانگونه که در شکل ۱-۱ دیده می شود تقسیم کننده فرکانسی است. خروجی نوسان ساز کنترل شونده با ولتاژ توسط تقسیم کننده فرکانسی تقسیم می‌شود که باید دارای قابلیت عملکرد در فرکانس‌های بالا، محدوده قفل گسترده و مصرف توان پایین باشد [۱].

---

[1]. Radio Frequency
[2]. Mixer
[3]. Local oscillator
[4]. Intermediate Frequency



شکل۱-۱ گیرنده بی‌سیم RF [۱].

یکی از مدارهای مهم موجود در اغلب سیستم‌های الکترونیکی و مخابراتی که دارای فرستنده و گیرنده هستند حلقه قفل کننده فاز بوده که در سنتزکننده‌های فرکانسی وجود دارد. حلقه قفل کننده فاز یک سیستم کنترلی با فیدبک است که فاز و فرکانس ورودی و خروجی را با هم مقایسه کرده و در خروجی یک سیگنال با فرکانسی متناسب با فرکانس ورودی تولید می-کند. حلقه قفل کننده فاز شامل چندین بلوک اساسی است که در میان بلوک‌های سازنده آن نوسان‌ساز کنترل شونده با ولتاژ و تقسیم کننده فرکانسی به دلیل مصرف توان عمده مدار از اهمیت بالایی برخوردارند. بنابراین تقسیم کننده فرکانسی از بخشهای اساسی در یک فرستنده-گیرنده است و طراحی آن از اهمیت ویژه‌ای برخوردار است. تقسیم کننده فرکانسی مداری است که یک سیگنال ورودی با فرکانس f_{in} را گرفته و در خروجی سیگنالی با فرکانس $f_o= f_{in} /N$ تولید می‌کند. تقسیم کننده فرکانسی هم کاربرد دیجیتال و هم آنالوگ دارد و شامل مدل‌های مختلف نظیر منطق مد مشترک بر پایه فلیپ فلاپ[۱] [۲]، منطق دینامیکی[۲] [۳]، تقسیم کننده میلر[۳] و تقسیم کننده فرکانسی قفل شونده با تزریق[۴] [۴] است که هر یک دارای مزایا و معایبی هستند. تقسیم کننده منطق مد مشترک در فرکانسهای بالا به خوبی کار می‌کند و طراحی آن نیز ساده است ولی به دلیل مصرف توان زیاد در فرکانسهای بالا برای کاربرد با مصرف توان پایین چندان مناسب نیست. تقسیم کننده میلر در

[1] . Common Mode Logic Flip Flop Based
[2] . Dynamic Logic
[3] . Miller Divider
[4] . Injection Locked Frequency Divider

فرکانسهای بسیار بالا کار می‌کند اما پیاده سازی آن پیچیده بوده و در فرکانس های بالا مصرف توان زیادی دارد. در این میان تقسیم کننده قفل شونده با تزریق می‌تواند در فرکانس های بالا کار کند و همچنین مصرف توان کمتری نسبت به انواع دیگر دارد ولی دارای محدوده فرکانسی کمی است. با توجه به ویژگیهای گفته شده امروزه تقسیم کننده قفل شونده با تزریق به دلیل مزایای آن بیشتر مورد استفاده قرار می‌گیرد [۵]. ساختار تقسیم کننده قفل شونده با تزریق از دو بخش اساسی یعنی نوسان‌ساز کنترل شونده با ولتاژ و ترانزیستورهای تزریق تشکیل شده است که در میان ساختارهای مختلف، تقسیم کننده فرکانسی قفل شونده با تزریقی که از نوسان ساز با تانک LC ساخته شده باشد به دلیل سهولت ساخت، پیاده سازی آسان، خازن‌های پارازیتی کم و اینکه محدوده کار تقسیم کننده توسط فرکانس تشدید تانک تعیین می شود مدل مناسب‌تری به شمار می‌رود [۶ و ۷]. پارامترهای مهم در طراحی یک تقسیم کننده فرکانسی مطلوب عبارتند از قابلیت عملکرد در فرکانس بالا، محدوده قفل زیاد، مصرف توان کم و هزینه کم که در طراحی برخی از پارامترهای آن در تقابل با یکدیگرند بطور نمونه با افزایش سرعت و فرکانس مصرف توان نیز افزایش می‌یابد که این یک چالش و مشکل را پیش روی طراح می‌گذارد. قابل ذکر است از آنجاییکه در طراحی به دنبال اشغال فضا و هزینه کمتر هستیم مجتمع سازی در تکنولوژی‌های سیلیکنی (CMOS) نیاز تقسیم کننده‌های فرکانسی را به عناصر گسسته بیرون تراشه‌ای کم می‌کند و این مزایای زیادی را از نظر هزینه و اندازه فیزیکی و انعطاف پذیری به همراه دارد. چندین عامل در افزایش محدوده قفل یک تقسیم کننده بسیار مؤثر است که از جمله آنها می‌توان به افزایش جریان تزریق شده به درون تانک و کاهش ضریب کیفیت تانک اشاره کرد. در این پایان نامه با استفاده از تزریق مستقیم، خازن بین زوج ترانزیستورهای متقاطع و فیلتر LC، یک تقسیم کننده فرکانسی با ولتاژ تغذیه پایین، مصرف توان کم و محدوده قفل بالا طراحی شده است. در پایان نتایج اندازه گیری و مقایسه آن با مقالات ارائه شده پیشین و مزایای آن نیز گزارش شده است.

فصل دوم

تقسیم کننده های فرکانسی و اجزای سازنده آن

۲-۱ مقدمه

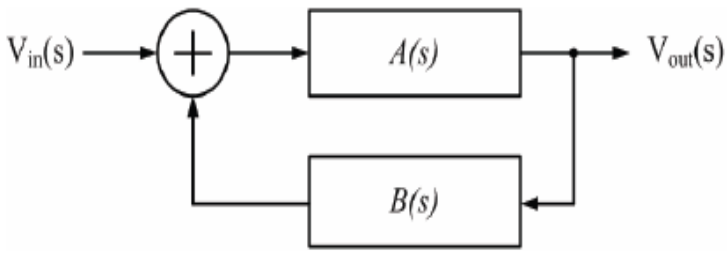
همانگونه که در فصل پیش گفته شد تقسیم کننده‌های فرکانسی از دو بخش اساسی یکی نوسان‌ساز کنترل شونده با ولتاژ و دیگری منبع تزریق سیگنال خارجی تشکیل شده است. بنابراین آشنایی با نحوه عملکرد، اجزا و ساختار مداری آنها لازم است که در این فصل به تفصیل راجع به آن بحث خواهد شد.

۲-۲ نوسان‌سازها

یک نوسان‌ساز، سیگنال متناوب و متغیر با زمان را فقط با منبع ولتاژ DC[1] تولید می‌کند. نوسان‌سازها معمولاً بصورت یک دهنه، دو دهنه، مدار فیدبک یا دو مدار یک دهنه متصل به هم وجود دارند که هر یک از آنها مزایای خاصی دارد و با توجه به توپولوژیهای موجود و اهداف مورد نظر از آنها استفاده می‌گردد.

الف) نوسان ساز مدل فیدبک

نوسان‌ساز میتواند به عنوان یک سیستم فیدبک خطی مطابق شکل ۲-۱ در نظر گرفته شود.



۲-۱ مدل خطی یک نوسان‌ساز به عنوان یک سیستم کنترل فیدبک [۱].

[1]. Direct Current

تابع انتقال از ورودی به خروجی توسط رابطه زیر داده می‌شود:

$$\frac{V_{out}}{V_{in}} = \frac{A(s)}{1-\mathrm{A(s)B(s)}} \qquad (۱-۲)$$

از رابطه فوق دیده می‌شود که اگر $\mathrm{A(s)}$ مقداری محدود و مخرج رابطه (۲-۱) صفر باشد بهره نامحدود خواهد شد. این بدان معناست که به ازای ولتاژ ورودی بسیار کوچک، ولتاژ خروجی بزرگی ایجاد خواهد شد و این یک شرط برای نوسان است. با توجه به این شرط، فرکانس نوسان و بهره مورد نیاز برای نوسان تعیین می‌شود. به عبارت دیگر قطبهای سیستم توسط مخرج رابطه (۲-۱) مشخص می‌گردد. برای یافتن قطبهای سیستم حلقه بسته باید مخرج مساوی با صفر گردد:

$$1 - A(s)B(s) = 0 \qquad (۲-۲)$$

برای نوسان در دامنه ثابت، قطبها باید روی محور موهومی باشند. برای این کار در معادله (۲-۲) بجای s، $\mathrm{j\omega}$ گذاشته و معادله بالا بصورت زیر نوشته می‌شود:

$$A(j\omega)B(j\omega) = 1 \qquad (۳-۲)$$

از آنجایی که $\mathrm{A(j\omega)}$ و $\mathrm{B(j\omega)}$ مختلط هستند [۱]:

$$|A(j\omega)||B(j\omega)| = 1 \qquad (۴-۲)$$

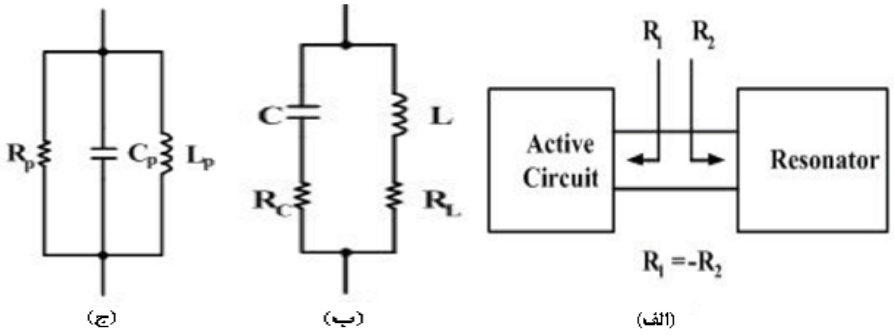
$$\angle A(j\omega)\angle B(j\omega) = 2n\pi \qquad \mathrm{n}\text{ یک عدد صحیح مثبت است} \qquad (۵-۲)$$

معادلات (۲-۴) و (۲-۵) معیار بارخاسن[1] برای نوسان نامیده می‌شوند که نوسان پایدار در دامنه ثابت را نشان می‌دهد. اندازه بهره حلقه باز یک و فاز صفر یا مضرب صحیحی از 2π است. قابل ذکر است که $\mathrm{A(s)B(s)}$ بهره حلقه باز نامیده می‌شود. معیار بارخاسن تضمین می‌کند که هر سیستم فیدبکی می‌تواند نوسان کند اگر بهره حلقه و شیفت فاز آن مناسب انتخاب شود. در اکثر نوسان سازهای RF یک شبکه انتخاب فرکانس به نام تشدیدکننده وجود دارد که همان $\mathrm{B(s)}$ در شکل ۲-۱ است. نوسان ساز توضیح داده شده در بالا مدل فیدبک نامیده می‌شود.

ب) مدل مقاومت منفی

تشدیدکننده یک تانک ساده است که به همراه مقاومتهای پارازیتی آن یعنی $\mathrm{R_c}$ و $\mathrm{R_L}$ در شکل ۲-۲ (ب) نشان داده شده است. در باند فرکانسی باریک، مدار می‌تواند به صورت ترکیب موازی نشان داده شده در۲-۲ (ج) تبدیل شود. تانک نمی‌تواند بطور نامحدود و همیشه نوسان کند. زیرا مقداری از انرژی ذخیره شده در $\mathrm{R_p}$ در هر سیکل تلف می‌شود. در مدل یک دهنه یک شبکه فعال وجود دارد که امپدانس $\mathrm{-R_p}$ تولید می‌کند. در حقیقت تلف انرژی در $\mathrm{R_p}$ توسط مدار فعال مذکور در هر سیکل جبران می شود که منجر به نوسان دائمی می‌شود [۸].

[1] . Barkhausen

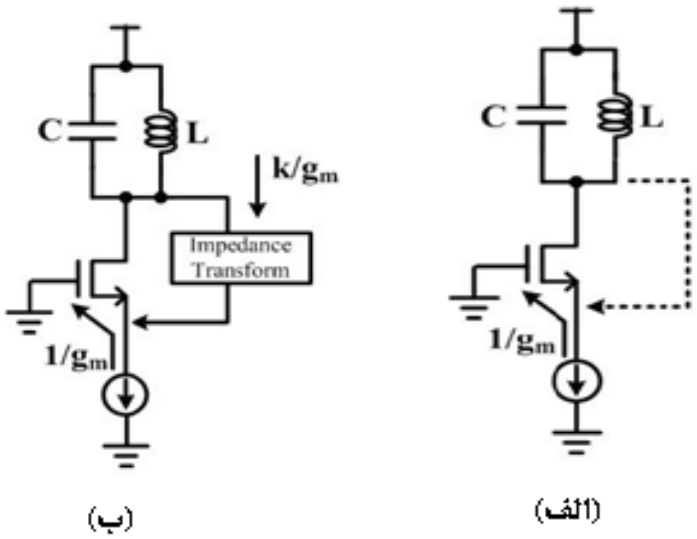


شکل ۲-۲ (الف) مدل یک دهنه با مقاومت منفی، (ب) تانک ساده به همراه مقاومتهای پارازیتی، (ج) تانک ساده معادل با ترکیب موازی [۸].

دو شکل ۲-۱ و ۲-۲ (الف) در حالات زیادی معادل یکدیگرند. اغلب نوسان‌سازهایی که در RF کاربرد دارند در طبقه فیدبک قرار می‌گیرند. فرکانس نامی نوسان معمولا توسط ویژگی‌های مدار مانند فرکانس تشدید تانک LC در شکل ۲-۲ (ج) تعیین می‌گردد. با افزایش دامنه تقویت کننده اشباع می‌شود و بهره حلقه به یک مقدار پایین در پیک شکل موج می‌رسد. از طرف دیگر برای شروع نوسان بهره حلقه سیگنال کوچک باید تا حدی بزرگتر از یک باشد تا به دامنه پایدار برسد.

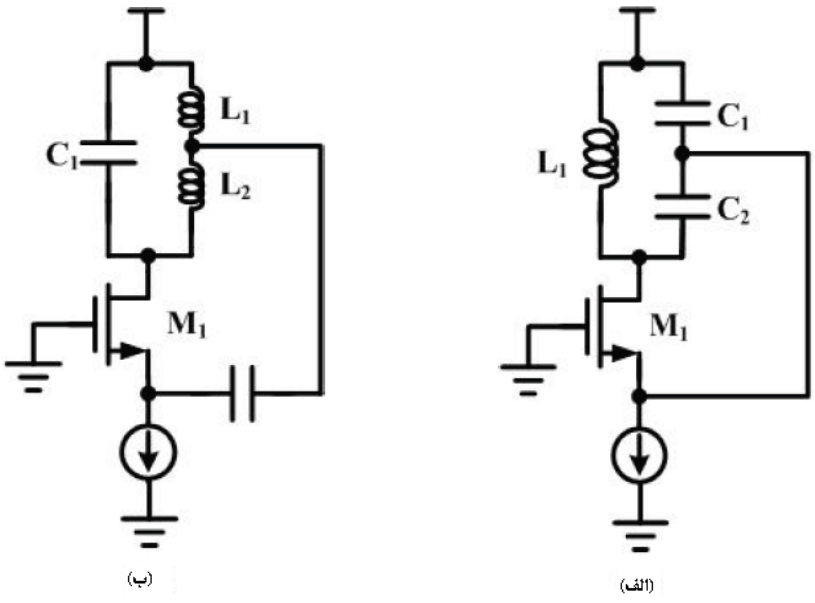
۲-۲-۱ نوسان‌ساز تک ترانزیستوری

در شکل ۲-۳ نوسان‌سازهای LC شامل یک ترانزیستور MOS فعال و یک تانک LC در درین ترانزیستور نشان داده می-شوند. در شکل ۲-۳ (الف) فیدبک مستقیم از درین تا سورس بکار رفته است. مسیر فیدبک مستقیم از تانک تا سورس شامل



شکل۲-۳ (الف) فیدبک مستقیم از درین به سورس (ب) فیدبک با یک ترانسفورمر امپدانس [۸].

اثر بار مقاومتی در سورس با مقدار $1/g_m$ است که اثر بار خارجی Q تانک و بهره حلقه را کاهش می‌دهد و منجر به اختلال در شرایط نوسان می‌شود. بنابراین باید امپدانس منبع به مقدار بالاتری تبدیل شود و همانطور که در شکل ۲- ۳ (ب) آمده است، این کار می‌تواند توسط یک مبدل امپدانس انجام شود. مبدل امپدانس موردنیاز میتواند با استفاده از تقسیم کننده‌های القایی یا خازنی همانگونه که در شکل ۲-۴ توضیح داده می‌شود بدست آید. مداری که از تقسیم کننده خازنی استفاده می‌کند نوسان‌ساز کولپیتس[1] نامیده می‌شود و دیگری که از تقسیم کننده القایی استفاده می‌کند نوسان‌ساز هارتلی[2] نامیده می‌شود. مقاومت موازی معادل تانک در شکل ۲-۴ (الف) تقریباً $(1 + C_1/C_2)^2/g_m$ و در ۲-۴ (ب) $(1 + L_2/L_1)^2/g_m$ است که Q تشدیدکننده بار را بهبود می‌دهد. نوسان‌ساز کولپیتس شامل یک سلف است و بدین جهت بیشتر از نوسان ساز هارتلی استفاده می‌شود [۸]. فرکانس تشدید نیز در آنها برابر با $\omega_r = 1/\sqrt{L_{eq}.C_{eq}}$ است، L_{eq} و C_{eq} بترتیب برابر با ظرفیت خازنی و اندوکتانس معادل موازی در تانک است. برای رسیدن به تغییرات ولتاژ بزرگ که نویز فاز کم را به دنبال دارد ضروری است که اندوکتانس را افزایش دهیم. زیرا مقاومت موازی معادل تانک توسط $R_p = (L_{eq}.\omega_r)^2/R_s$ بیان می‌شود. اگرچه این زمانی معتبر و منطقی است که افزایش درجه اندوکتانس در مقایسه با افزایش مقاومت سری بیشتر باشد. علاوه بر این ظرفیت خازنی معادل تانک توسط خازن های پارازیتی سلف کم می‌شود و این سبب می‌شود افزودن یک خازن متغیر به نوسان ساز فرکانس نوسان را کمتر تغییر دهد .



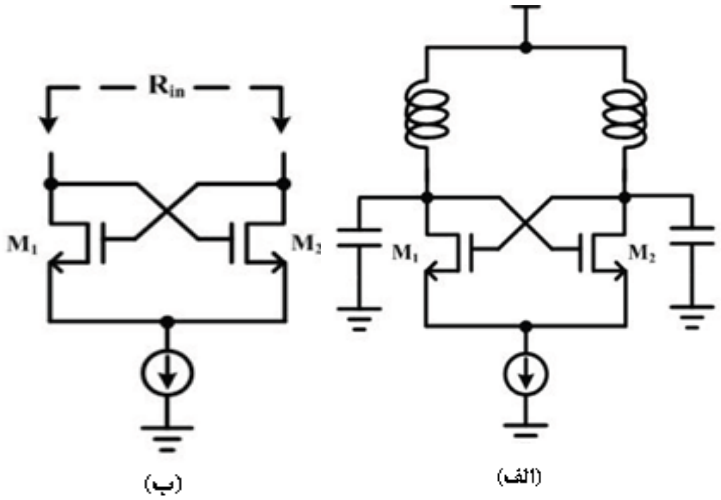
شکل ۲-۴ الف) نوسان‌ساز کولپیتس ب) نوسان‌ساز هارتلی [۸].

[1] . Colpitts
[2] . Hartley

از آنجاییکه ترانزیستور M_1 منبع اصلی نویز در نوسان‌سازهای شکل۲-۴ است ابعاد و بایاس ترانزیستور باید مناسب انتخاب شود. نویز گرمایی درین و گیت می‌تواند توسط افزایش اندازه و کاهش جریان بایاس ترانزیستور کم شود. اگرچه این کار منجر به افزایش ظرفیت خازن پارازیتی و کاهش تغییرات ولتاژ می‌شود. این مدل ها چندین ضعف دارند. یکی از آنها این است که نسبت خازنها و سلفها باید بزرگ باشد تا اثرشان روی Q بار تانک قابل چشم پوشی باشد. دوم این است که این مدل‌ها یک خروجی تکی دارند در حالی که سیستم‌های فرستنده گیرنده معمولاً بخاطر ساختار میکسر با تعادل مضاعفشان بصورت تفاضلی عمل می‌کنند بنابراین نوسان‌ساز نیاز به استفاده از یک مدل تفاضلی دارد و سوم اینکه نویز حالت مشترک از منبع و زیرلایه بطور مستقیم روی نویز فاز اثر می‌گذارد وقتی که نوسان‌ساز در تراشه‌ی سیلسیمی مجتمع گردد.

۲-۲-۲ نوسان‌سازهای زوج متقاطع

شکل (۲-۵) یک نوسان‌ساز کنترل شونده با ولتاژ با تانک LC را نشان می‌دهد که از یک تقویت کننده با رسانایی متقابل به-همراه فیدبک مثبت تشکیل شده است که مقاومت منفی مورد نیاز برای جبران تلفات تانک فراهم می‌کند. شکل۲-۵ یک نوسان‌ساز تفاضلی زوج متقاطع یا نوسان‌ساز با رسانایی منفی را نشان می‌دهد. گیت M_1 میتواند با V_{dd} بایاس شود. گیت M_2 نیز با همان مقدار ولتاژ dc بایاس میگردد. نوسان‌ساز میتواند بیشتر از یک تشدید کننده LC داشته باشد که بطور تفاضلی عمل کند.



شکل۲-۵ الف) مدل تفاضلی زوج متقاطع ب) مقاومت منفی جفت زوج متقاطع [۸].

نوسان‌ساز فیدبک شکل ۲-۵ (الف) یک نوسان‌ساز با تانک LC هدایت شده با جریان را نشان می‌دهد که ترانزیستورها همواره در ناحیه اشباع هستند. مقاومت منفی توسط زوج متقاطع ترانزیستور NMOS یعنی M_1 و M_2 فراهم می‌شود. امپدانس دیده شده از درین M_1 و M_2 در شکل ۲-۵ (ب) برابر است با:

$$R_{in} = -\frac{2}{g_m} \qquad (۶-۲)$$

فرکانس این مدار بصورت زیر است:

$$f = \frac{1}{2\pi\sqrt{LC}} \qquad (۷-۲)$$

C مجموع خازن‌ها در گره خروجی را نشان می‌دهد. بنابراین اگر R_{in} کمتر یا برابر با مقاومت موازی معادل تانک باشد مدار نوسان می‌کند. این مدل همچنین به عنوان نوسان‌ساز Gm منفی شناخته شده است. قابل ذکر است که در فرکانس بالا، مقدار gm با فرکانس تغییر می‌کند.

۲-۲-۳ نوسان ساز زوج متقاطع مکمل

یک جفت ترانزیستور CMOS برای افزایش بهره مثبت در شکل ۲-۶ (الف) استفاده شده است. جفت‌های NMOS و PMOS برای تانک LC مقاومت منفی تولید می‌کنند و مقاومت منفی کل تولید شده توسط جفت CMOS اینگونه است:

$$R_{negative,total} = R_{inN} \parallel R_{inP} = -\frac{2}{g_{m1,2}+g_{m3,4}} \qquad (۸-۲)$$

همانگونه که می‌دانیم نویز فلیکر یک عنصر یا سیستم فعال تبدیل بالا می‌شود و سپس ناحیه‌ای با نویز فازی که دارای شیب ۳۰dBm/decade- است، تولید می‌کند که ناحیه نویز فاز $\frac{1}{f^3}$ نامیده می‌شود [۹]. اگر زمان صعود و نزول شکل موج نوسان برابر باشد و به عبارتی شکل موج تقارن داشته باشد این ناحیه خنثی می‌شود. بنابراین تقارن شکل موج مسئله بسیار مهم در طراحی نوسان‌ساز کنترل شونده با ولتاژ است و باید به آن توجه گردد به‌ویژه هنگامی که از عنصری با نویز فلیکر بالا مانند MOS استفاده می‌شود. تقارن زمان صعود و نزول شکل موج نوسانی هنگامی ممکن است که اندازه جفت های NMOS و PMOS طوری طراحی شوند که $g_{m1,2} = g_{m3,4}$ باشد. اگرچه چندین ضعف در نوسان‌ساز زوج متقاطع تفاضلی مکمل وجود دارد. یکی از ضعف ها این است که وقتی منبع جریان tail به‌همراه جفت زوج متقاطع CMOS استفاده شود ولتاژ تغذیه بیشتری نیاز دارد. واضح است که استفاده از دو قطعه فعال یا بیشتر علاوه بر جفت‌های NMOS یا PMOS منبع نویز و پارازیت‌ها را افزایش می‌دهد بنابراین عملکرد نویز فاز تحت تأثیر قرار می‌گیرد. همانطور که در شکل ۲-۶ نشان داده شده