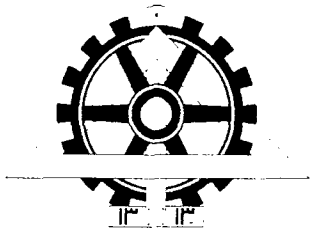
٩١/١٠/١٤

بسم الله الرحمن الرحيم

٤٢١٨٢

۱۳۸۱ /۷/ ۱۰



دانشگاه تهران

دانشکده فنی

گروه مهندسی برق و کامپیوتر

عنوان:

پیاده سازی سخت افزاری یک توربو دیکدر

نگارش:

محسن نبی پور

استاد راهنما:

دکتر سید مهدی فخرایی

استاد مشاور:

دکتر حمید رضا جمالی

پایان نامه جهت دریافت درجه کارشناسی ارشد

در رشته مهندسی برق گرایش الکترونیک

شهریور ماه ۱۳۸۱

دانشگاه تهران

دانشکده فنی

گروه مهندسی برق و کامپیوتر

عنوان:

پیاده سازی سخت افزاری یک توربو دیکدر

توسط:

محسن نبی پور

پایان نامه برای دریافت درجه کارشناسی ارشد

رشته مهندسی برق گرایش الکترونیک

از این پایان نامه در تاریخ ۱۳۸۱/۶/۱۳ در مقابل هیات داوران دفاع به عمل آمده و مورد تصویب قرار گرفت.

سرپرست تحصیلات تکمیلی دانشکده فنی:	دکتر محمدعلی بنی هاشمی
مدیر گروه آموزشی:	دکتر محمود کمره ای
سرپرست تحصیلات تکمیلی گروه:	دکتر جواد فیض
استاد راهنما:	دکتر سید مهدی فخرایی
استاد مشاور:	دکتر حمیدرضا جمالی
عضو هیات داوران:	دکتر عبدالرضا نبوی
عضو هیات داوران:	دکتر حمید شفیعی
عضو هیات داوران:	دکتر بهجت فروزنده

چکیده:

در این پایان نامه ساختارهای مختلف سخت افزاری برای پیاده سازی یک دیکدر توربو بر پایه دو الگوریتم اصلی MAP[1] و SOVA[2] بررسی شده اند. نمودارها و جداولی جهت ارزیابی و مقایسه ساختارهای مختلف ارائه گردیده است. این نمودارها و جداول به همراه نتایج شبیه سازیهای سیستمی که در ابتدای پایان نامه آمده است می تواند به عنوان یک مرجع کامل برای طراحان مورد استفاده قرار گیرد. کاهش پیچیدگی سخت افزاری، حفظ دقت و بالا بردن سرعت یک دیکدر توربو نیاز سیستمهای جدید مخابرات دیجیتال می باشد. ارائه یک ساختار جدید چند پنجره ای برای پیاده سازی الگوریتم Log-MAP امکان انتخاب بهینه ترین ساختار را از بین ساختارهای پنجره ای فراهم می کند. ساختارهای بر پایه الگوریتم MAP و ساختارهای بر پایه الگوریتم SOVA نیز با هم مقایسه شده اند. در نهایت یک ساختار بدون حافظه و غیر پنجره ای برای پیاده سازی الگوریتم MAP پیشنهاد شده است که پیش بینی می شود پیچیدگی و توان مصرفی آن از ساختارهای پنجره ای کمتر باشد. سرعت آن با ساختارهای پنجره ای یکی باشد و کارایی سیستمی آن نیز بالاتر از کارایی ساختارهای پنجره ای باشد.

---

[1] Maximum A Posteriori
[2] Soft Output Viterbi Algorithm

فهرست مطالب:

فهرست جداول و اشکال:

فصل اول

مقدمه

با پیشرفت صنعت مخابرات و گسترش اینترنت، نیازهای جدیدی به پردازش سیگنال بصورت Real Time بوجود آمد که پردازشگرهای عام منظوره جوابگوی سرعت و دقت مورد نیاز این کاربردها نبودند و یا حداقل برای این کاربردها بهینه نشده بودند. بنابراین پردازشگرهای جدیدی با قابلیتهای انجام کارهای پردازش سیگنال دیجیتال (DSP[1]) طراحی شد. اولین DSP در سال ۱۹۸۲ توسط شرکت Texas Instrument ساخته شد که با موفقیت روبرو شد. این پردازشگر برای اینکه امکاناتی جهت انجام عملیات DSP فراهم کرده باشد سخت افزاری برای انجام سریع عمل ضرب و یک معماری حافظه با باس دو قلو اضافه کرد که این ساختار تا چند سال در پردازشگرهای DSP تکرار می‌شد. در نسلهای تازه‌تر، سعی می‌شد که بر قابلیتهای نسل قبل افزوده شود تا کارایی بالا رود. اخیرا برای بالا بردن کارایی درDSPها از معماریهای جدید ومتفاوت با ساختار سنتی سابق استفاده می‌شود. به طور کلی پردازشگرهای DSP که توسط شرکتهای بزرگ به بازار عرضه می‌شود برای کاربرد خاصی طراحی نشده‌اند ومی‌توان به نوعی آنها را عام منظوره نامید. در کنار این پردازشگرها همواره طراحان مایل به پیاده‌سازی ساختارهای اختصاصی برای مصارف خاص بوده‌اند که از تغییر ساختار پردازشگرهای موجود استفاده کرده و سیستم خود را پیاده‌سازی می‌کردند. دلایل تمایل طراحان به طرف ساخت سیستمهای خاص منظوره را می توان چنین بیان کرد:

۱ـ با افزودن سخت افزار اختصاصی بهینه شده به پردازشگر، بار نرم افزاری سیستم را بر دوش سخت افزار می‌اندازند وبه همین دلیل از سرعت بالاتری بهره می‌گیرند.

۲- برای بعضی از کاربردها، معماریهای موجود جوابگوی دقت و سرعت مورد نیاز نیستند و طراح مجبور است برای تحقق هدف خود از چند پردازشگر بصورت موازی استفاده کند، بنابراین طراح ترجیح می‌دهد از معماری بهینه شده برای کار خودش که احتمالا ساده تر نیز هست استفاده کند.

۳- با پیشرفتی که در FPGA[2]ها صورت گرفته برای پیاده‌سازی طرحهای اختصاصی هزینه زیادی لازم نیست.

یکی از سیستمهای دیجیتال که همیشه بار پردازشی زیادی داشته، دیکدینگ کدهای کانال است. برای مثال الگوریتم ویتربی[3] که برای دیکد کردن کدهای کانوشنال استفاده می‌شود ده‌ها بار مورد تحقیق و بازبینی محققان قرار گرفته و روشهای مختلف پیاده‌سازی این الگوریتم به صورت نرم افزاری و سخت افزاری گزارش شده است [۱و۲و۳]. در سال ۱۹۹۳ دسته جدیدی از کدهای کانال

[1] Digital Signal Processor

[2] Field Programmable Gate Array

[3] Viterbi Algorithm

به نام توربوکدها توسط سه محقق فرانسوی اختراع شدند [٤]. این کدها با عملکرد بسیار خوبی که دارند از همان ابتدا نظر طراحان سیستم ومدار را به خود جلب کرده‌اند. الگوریتمهای پیچیده با جمع وضربهای زیاد در ابتدا مانع بزرگی بر سر راه پیاده‌سازی دیکدر این کدها بر روی سیستمهای عملی بودند[٥]. ساده‌سازی دیکدینگ کدهای توربو و حفظ دقت و کارایی این کدها بطور همزمان، همواره دغدغه محققان بوده است و در این راه تغییراتی در جهت کاهش پیچیدگی الگوریتمهای اولیه اعمال شده است [٦و٧و٨]. با وجود ساده سازیهای انجام شده، پیاده سازی این کدها بر روی پردازشگرهای معمولی وپردازشگرهایDSP که برای این کار بهینه نشده‌اند ممکن نمی‌باشد زیرا سرعت مدار به شدت پایین خواهد آمد. برای پیاده‌سازی عملی این کدها سه راه کلی وجود دارد :

١ـ پیاده سازی بر روی DSPهایی که دارای سخت افزار جمع- مقایسه ـ انتخاب در درون واحد محاسباتی خود می باشند.

٢- پیاده سازی بر روی FPGA.

٣- پیاده سازی بر روی ASIC.

پیاده سازی بر روی DSPهای عام منظوره روش خوبی نیست زیرا با توجه به خصوصیات و کارایی پردازشگرهای DSP موجود در بازار اگر بخواهیم از سرعت معقول و مناسبی برخوردار باشیم باید دو، سه یا چهار پردازشگر را با هم موازی کنیم. پیاده‌سازی با مدار اختصاصی ASIC هم پروسه‌ای وقت گیر و پرهزینه می باشد. همچنین ایجاد تغییر در طرح بسیار مشکل می باشد و اگر تعداد تراشه‌های مورد نیاز خیلی زیاد نباشد این راه مقرون به صرفه نیست. پیاده‌سازی بر روی FPGA از مزایای زیادی برخوردار است. زمان کوتاه برای پیاده‌سازی طرح، امکان تست سریع مدار، امکان ایجاد تغییر در طرح بدون صرف وقت و هزینه زیاد را می‌توان از مزایای پیاده سازی سخت افزارهای اختصاصی با تعداد کم نام برد.

در این پایان نامه گزارش پیاده‌سازی یک بلوک توربو دیکدر با الگوریتمهای مختلف و روشهای متفاوت با زبان VHDL آمده است که بر روی کتابخانه های FPGA و ASIC نگاشته شده‌اند. در فصل دوم این رساله با توربوکدها، نحوه کارکرد آنها و اجزاء کد ساز و دیکدر آن آشنا خواهیم شد. فصل سوم به تجزیه و تحلیل مسائل مربوط به پیاده‌سازی این کدها می‌پردازد و پارامترهای مدار از جمله تعداد بیتهای کوانتیزاسیون و تعداد بیت محاسبات داخلی، با توجه به نتایج شبیه سازیهای سیستمی را انتخاب می‌کند. فصل چهارم ساختارهای سخت افزاری دیکدر را با الگوریتم Log-Maximum A Posteriori مرور می‌کند. در فصل پنجم ساختار یک دیکدر با الگوریتم Soft Output Viterbi Algorithm بررسی خواهد شد. در فصل ششم به مرور نتایج بدست آمده از

پیاده سازی‌های سخت افزاری خواهیم پرداخت و زمینه‌های تحقیق در این موضوع را معرفی خواهیم کرد.

دلایل انتخاب موضوع فوق بعنوان یک پروژه کارشناسی ارشد را می‌توان به ترتیب زیر بیان کرد:

۱- بحث توربوکدها و دیکدینگ آنها از حرارت، تازگی و جذابیت خاصی برخوردار است وبدلیل عملکرد خوبشان، این کدها در سیستمهای مختلف از جمله در لایه فیزیکی مخابرات سیار نسل سوم به کار می‌روند.

۲- در آزمایشگاه مخابرات سلولی دانشگاه تهران تحقیقات جامع و کاملی بر روی این کدها انجام گرفته بود و آنها را برای پیاده سازی سخت افزاری آماده کرده بود [۹] ولی بدون پیاده سازی سخت افزاری، بعضی نتایج و ادعاهای مطرح شده این گروه قابل ارائه و اثبات نبود.

۳- در آزمایشگاه VLSI دانشگاه تهران یک پردازشگر DSP قوی طراحی شده که از ساختار پردازشگر TMSC٦٠ که یکی از قویترین DSPهای موجود در بازار است استفاده کرده است. سخت افزار طراحی شده در این پروژه میتواند بعنوان یک بلوک در داخل این DSP اضافه شود و یا اینکه به عنوان یک پردازنده کمکی در کنار این پردازنده قرار گیرد و بر قابلیتها و قدرت این پردازشگر بیافزاید.

فصل دوم

طرز کار توربو کدها

یک سیستم نمونه مخابراتی از یک طرف به فرستنده و از طرف دیگر به گیرنده ختم می شود که بین فرستنده و گیرنده، کانال انتقال وجود دارد و معمولا این کانال حاوی نویز است و اطلاعات عبوری را تحت تاثیر قرار می دهد. هدف یک سیستم مخابراتی انتقال داده، انتقال صحیح اطلاعات از فرستنده به گیرنده است. چنانچه اطلاعات خام از فرستنده به کانال نویزآلود وارد شود، به صحت اطلاعات دریافت شده در گیرنده نمی توان اعتماد کرد. بنابراین برای تشخیص اینکه آیا در اطلاعات دریافت شده خطایی رخ داده یا نه و برای تصحیح خطاهای آشکار شده، نیاز به ارسال اطلاعات اضافی علاوه بر اطلاعات خام داریم که به این کار کدینگ کانال[۱] می‌گوییم. در بسیاری از سرویسهای مخابرات دیجیتال، پهنای باند و توان فرستنده جزو محدودیتهای سیستم می‌باشند و پر واضح است که انتخاب نوع کد تشخیص و تصحیح خطا، نقش مهمی در افزایش کارایی سیستم در عرض باند و توان مصرفی دارد.

شانون (Shannon) در [۱۰] ثابت کرد که بهره تکنیکهای تصحیح خطا نامحدود نمی‌باشد و یک حد تئوری دارد که با توجه به ظرفیت کانال بدست می‌آید. به این حد، حد شانون[۲] گفته می شود، که برای یک کانال با نویز سفید جمع شونده[۳] از رابطه(۲-۱) بدست می آید.

$$C = B\ln(1+\frac{S}{N}) \qquad (۲-۱)$$

که در آن، B پهنای باند سیگنال، S انرژی سیگنال و N انرژی نویز است. از آن زمان تا کنون طراحان کد، همواره در پی طراحی کدی بوده‌اند که بهره آن تا حد ممکن به حد شانون نزدیک باشد ولی افزایش بهره کدها، پیچیدگی آنها را زیاد می‌کند بطوریکه پیاده سازی عملی آنها باید همواره با توجه به فن آوریهای موجود سنجیده شود تا برای ساخت به صرفه باشند. توربو کدها[۴] دسته جدیدی از کدهای کانولوشنال[۵] هستند که کارایی خیلی نزدیک به حد شانون دارند. این کدها در سال ۱۹۹۳ توسط سه محقق فرانسوی[۶] معرفی شدند [٤].

---

۱ Channel Coding

۲ Shannon Limit

۳ Additive White Gausian Noise (AWGN)

۴ Turbo Codes

۵ Convolutional

۶ Claude Berrou, Alain Glavieux and Punya Thitimajshima