به نام خدایی که در این نزدیکی است

دانشکده مهندسی برق وکامپیوتر

گروه آموزشی مهندسی الکترونیک

پایان‌نامه برای دریافت درجه کارشناسی ارشد

در رشته مهندسی برق گرایش الکترونیک

عنوان:

طراحی و شبیه سازی نوسان ساز حلقوی با نویز فاز پایین ، برای استفاده در کاربردهای کم توان

اساتید راهنما:

دکتر جعفر صبحی

دکتر ضیاءالدین دایی کوزه کنانی

استاد مشاور:

مهندس علی صحافی

پژوهشگر:

سعید بناگذار

شهریور۱۳۹۳

دانشکده مهندسی برق وکامپیوتر

گروه آموزشی مهندسی الکترونیک

پایان‌نامه برای دریافت درجه کارشناسی ارشد
در رشته مهندسی برق گرایش الکترونیک

عنوان:
طراحی و شبیه سازی نوسان ساز حلقوی با نویز فاز پایین ، برای استفاده در کاربرد های کم توان

پژوهشگر:

سعید بناگذار

ارزیابی و تصویب شده‌ی کمیته داوران پایان‌نامه ---

نام و نام خانوادگی	مرتبه علمی	سمت	امضاء
جعفرصبحی	**استادیار**	**استاد راهنما**	
ضیاءالدی دائی کوزه کنانی	**دانشیار**	**استاد راهنما**	
علی صحافی		**استاد مشاور**	
قادر کریمیان	**دانشیار**	**داور**	

تابستان ۱۳۹۳

تقدیم به پدرم

که تکیه گاه گام هایم اند برای صعود

نشانه پروردگارمند برای عبود

و نیاز من برای وجود

تقدیم به ماردم

که قلبم سرشار از عشق اوست

و روحم نیازمند مهر او

و وجودم ذره ایست در برابر بزرگی آنها

نام خانوادگی دانشجو: بناگذار نام: سعید

عنوان پایان‌نامه: **طراحی و شبیه سازی نوسان ساز حلقوی با نویز فاز پایین ، برای استفاده در کاربردهای کم توان**

اساتید راهنما: **دکترجعفر صبحی، دکترضیاءالدین دایی کوزه کنانی**

مقطع تحصیلی: **کارشناسی ارشد** رشته: **مهندسی برق**

گرایش: **الکترونیک** دانشگاه: **تبریز**

دانشکده: **مهندسی برق وکامپیوتر** تاریخ دفاع: **۹۳/۶/۱۶** تعداد صفحات: ۷۷

چکیده:

اسیلاتور یا نوسان‌ساز مداری است که پس از طی مدت زمان کوتاهی پس از اتصال تغذیه مستقیم، به نوسان پایدار می‌رسد. اسیلاتورها در ابتدا با استفاده از بازخورد مثبت ناپایدار شده و دامنه نوسان رو به افزایش می‌نهد؛ اما در دامنه‌ای معین این افزایش دامنه متوقف شده و نوسان‌ساز در آن دامنه شروع به نوسان می‌کند.

اسیلاتور کنترل شده با ولتاژ (به اختصار VCO) یک اسیلاتور الکترونیکی است، که برای کنترل فرکانس نوسان توسط ولتاژ، طراحی شده‌است. فرکانس نوسان متناسب با ولتاژ DC ورودی، تغییر می‌کند، می‌توان سیگنال پیام را به VCO (اسیلاتور کنترل شده با ولتاژ) داد و مدولاسیون فرکانس (FM)، مدولاسیون فاز (PM) و مدولاسیون پهنای پالس (PWM) را بدست آورد.

عمده کاربرد VCO ها عبارتند از: حلقه فاز قفل شونده (PLL) و مدارات مخابراتی سینتی سایزر .

نوسان ساز مورد نظر در یک بلوک PLL طراحی شده بر مبنای استاندارد ZigBee قرار خواهد گرفت. در PLLها اغلب از LC اسیلاتور ها استفاده می شود که چون دارای سلف است مساحت زیادی را اشغال می کند می توان با استفاده از ring oscillator ها (با توجه به عدم نیاز به سلف در این ساختار) سطح ا شغالی مدار و در نتیجه هزینه تمام شده را کاهش داد از طرف دیگر با توجه به این که عمده توان مصرفی PLL توسط VCO مصرف می شود کا هش توان مصرفی VCO طراحی شده نیز مد نظر است.

آنچه که هدف این پایان نامه می باشد طراحی و شبیه سازی Ring oscillator با نویز فاز وتوان مصرفی پایین می باشد که از نظر مساحت اشغالی نیز فضای کمتری را خواهد گرفت.مشخصات نوسان ساز طراحی شده عبارت است از نویز فاز کمتر از -95 dBc/Hz در فرکانس آفست 1MHz و توان کمتر از 2mW در فرکانس حامل 2.4GHz .

کلیـد واژه :**نوســان ســاز حلقــوی، phase-locked loop (PLL) ، ZigBee ، phase-noise ، Ring VCO. low power،voltage-controlled oscillator (VCO)**

فهرست مطالب

مقدمه: ۱

۳

۱ فصل اول: **مفاهیم و اصول کار نوسانساز ها** ۳

۱-۱ معرفی نوسان سازهای کنترل شده با ولتاژ(VCO) ٤

۱-۲ اصل نوسان نوسان ساز حلقوی..... ٦

۱-۳ توپولوژی نوسانساز حلقوی ۸

۲ فصل دوم: **نظریه های مطرح شده برای نویز فاز** ۷

۲-۱ ملاحظات کلی..... ۸

۲-۲ مدل کردن نویز با فیدبک ۱۲

۲-۳ مدل حاجمیری برای نویز فاز..... ۱۵

۲-۳-۱ مدولاسیون نویز..... ۲۱

۲-۳-۲ محاسبه تابع ISF برای نوسان ساز حلقوی ومحاسبه نویز فاز آن..... ۲۳

۲-۴ رابطه بین نویز فاز خط تاخیر و نویز فاز نوسانساز حلقوی..... ۲۵

2-4-1 نویز فاز خط تاخیر ۲٦

۲-٤-۲ نویز فاز نوسانساز حلقوی..... ۲۷

۲-۴-۳ دیدگاههای مفید ۳۱

۲-۴-۴ معادلات نویز فاز نهایی ۳۲

۲-۴-۵ اثر متقارن بودن ناحیه گذر بر روی تبدیل بالای نویز فلیکر..... ۳٤

۲-۴-۶ اثر scaling بر روی نویز فاز ۳٦

۳ فصل سوم: **پیشینه تحقیق** ٤۰

۳-۱ نوسانسازهای حلقوی با بار PMOS (DCVSL) ٤۱

۳-۲ سلول تاخیر DCVSL برای کاربردهای تولید فرکانس سریع و کم توان..... ٤۲

۳-۳ تکنیک افزایش سرعت Lee..... ٤۷

۳-۴ نوسانساز حلقوی با استفاده از بار سلف فعال ٤۸

۳-۵ روشهای کاهش نویز..... ۵۰

۳-٦ نوسانساز حلقوی با تکنیک جدیدی برای حذف نویز ۵٦

۳-۷ روش PNC برای حذف نویز مدار ۵٦

۳-۸ روش اندازه گیری تفکیک کننده فرکانسی خط تاخیر ۵۸

۴ فصل چهارم: **نوسانساز حلقوی ارائه شده با شبکه حذف نویز فاز** ٦۰

۴-۱ مقدمه ۶۱
۴-۲ نوسانساز حلقوی ارائه شده ۶۱
۴-۳ سلول تاخیر ارائه شده ۶۲
۴-۴ تکنیک کم نویز ۶۳
۴-۵ تکنیک سرعت بالا برای کاهش توان ۶۳
۴-۶ طراحی نوسانساز ۶۳
۴-۷ نحوه عملکرد سول تاخیر ۶۳
۴-۸ محاسبه فرکانس نوسان ۶۳
۴-۹ نتایج شبیه سازی نوسان ساز حلقوی ارائه شده ۶۵
۴-۹-۱ بهره فرکا نس ۶۶
۴-۹-۲ توان مصرفی ۶۶
۴-۹-۳ نویز فاز ۶۷
۴-۹-۴ مقایسه با کارهای انجام شده ۶۸
۴-۱۰ شبکه حذف نویز برای بهبود عملکرد نویز فاز مدار طراحی شده ۶۹
منابع ۷۵

فهرست شکل‌ها

شکل ۱-۱ ساختار فرستنده گیرنده heterodyne ۴
شکل ۱-۲ چگونگی نوسان در اثر ورودی نویز در طول زمان ۷
شکل ۱-۳ نوسان ساز با فیدبک مثبت ۸
شکل ۱-۴ دو ساختار نوسان ساز حلقوی ۸

شکل ۱-۵ شکل موج خروجی طبقه اول و طبقهN ام ۹

شکل ۲-۱طیف خروجی نوسان ساز ایده آل ۸

شکل ۲-۲ طیف خروجی نوسان ساز واقعی ۹

شکل ۲-۳ سر جلویی فرستنده گیرنده ۱۰

شکل ۲-۴ تبدیل پایین به وسیله نوسان ساز ایده آل ۱۰

شکل ۲-۵ تبدیل پایین به وسیله نوسان ساز واقعی ۱۱

شکل ۲-۶ طیف خروجی نوسان ساز واقعی برای مساحبه نویز فاز..... ۱۲

شکل ۲-۷ ساختار تابع تبدل با فیدبک منفی..... ۱۳

شکل ۲-۸ نمودار تقریبی نویز فاز ۱۵

شکل ۲-۹ نوسان ساز ۵ طبقه برای بررسی پاسخ ضربه..... ۱۶

شکل ۲-۱۰ (a) اعمال جریان ضربه در پیک شکل موج(b) اعمال جریان ضربه در محل گـذر از صـفر شـکل موج ۱۶

شکل ۲-۱۱ تاثیرنویز در فرکانس ها ی مختلف بر روی نویز فاز ۲۰

شکل ۲-۱۲ تابع $\alpha(t)$ و $\Gamma_{eff}(t)$ برای نوسانسازcolpits..... ۲۲

شکل ۲-۱۳ تابع $\alpha(t)$ و $\Gamma_{eff}(t)$ برای نوسانساز حلقوی..... ۲۳

شکل ۲-۱۴ تقریب تابع ISF برای نوسان ساز حلقوی..... ۲۴

شکل ۲-۱۵ رابطه بین زمان صعود و زمان تاخیر ۲۴

شکل ۲-۱۶ تاثیر نویز یک اینورتر روی خط تاخیر سه طبقه..... ۲۶

شکل ۲-۱۷ تاثیر نویز یک اینورتر در زمان t=0 روی نوسانساز حلقوی ۳ طبقه a,b,c وتاثیر نویز آن در همه زمان ها d,e..... ۲۸

شکل ۲-۱۸ تبدیل فوریه g(t) ۳۰

شکل ۲-۱۹ تاثیر نویز فرکانس پایین ۳۲

شکل ۲-۲۰ نویز فاز و نسبت زمان صعود به نزول بر حسب نسبت عرض PMOS به NMOS در نوسان ساز حلقوی ۹ طبقه با فرکانس نوسان ۲.۴GHz ۳۵

شکل ۲-۲۱ ISF ارائه شده در مرجع [۶] و ISF مستقل برای PMOS و NMOS ۳۵

شکل ۳-۱ سلول تاخیر با بار pmos ۴۱

شکل ۳-۲ سلول تاخیر DCVSL برای آنالیز زمان تاخیر ۴۳

شکل ۳-۳ زمان تاخیر انشار τ_{PLH} و τ_{PHL} ۴۴

شکل ۳-۴ سلول تاخیر RDCVSL ۴۴

شکل ۳-۵ زمان های تاخیر انتشار τ_{PLH} و τ_{PHL} و τ_{total} بر حسب مقاومت سلول تاخیر RDCVSL ۴۵

شکل ۳-۶ مقایسه شکل موج خروجی نوسان ساز بامقاومت a و بدون مقاومت b ۴۶

شکل ۳-۷ اینورتر معمول a و اینورتر باتکنیک سرعت بالا b ۴۷

شکل ۳-۸ ساختار تاخیر منفی برای سلولهای تاخیر دیفرانسیلی ۴۷

شکل ۳-۹ سلول تاخیر با بار سلفی فعال ۴۸

شکل ۳-۱۰ سلول تاخیر ارائه شده در[۱۶] ۵۱

شکل ۳-۱۱ سلول تاخیر خود تنظیم ۵۲

شکل ۳-۱۲ مقایسه ISF نوسان ساز خود تنظیم با ساختار اینورتر ۵ طبقه ۵۲

شکل ۳-۱۳ساختار سلول تاخیر a ونوسان ساز ارائه شده در [۱۰]b ۵۳

شکل ۳-۱۴ نحوه عملکرد سلول تاخیر [۱۰] برای کاهش نویز ۵۵

شکل ۳-۱۵ سلول تاخیر معرفی شده در مرجع [۱۹] ۵۶

شکل ۳-۱۶ ساختار حذف نویز با منابع نویز ۵۷

شکل ۳-۱۷ تفکیک کننده با تاخیر زمانی ۵۸
شکل ۳-۱۸ بلوک دیاگرام سیستم تفکیک کننده فرکانسی خط تاخیر ۵۹
شکل ۴-۱ ساختارring vco ارائه شده ۶۲
شکل ۴-۲ سلول تاخیر ارئه شده ۶۲
شکل ۴-۳ نصف مدار سلول تاخیر و مدل سیگنال کوچک آن ۶۴
شکل ۴-۴ شکل موج خروجی نوسان ساز ۶۵
شکل ۴-۵ نمودار فرکانس بر حسب ولتاژ ۶۶
شکل ۴-۶ نویز فاز نوسان ساز حلقوی ۶۷
شکل ۴-۷ ساختار کلی نوسان ساز با شبکه حذف نویز[۱۳] ۶۹
شکل ۴-۸ نوسان ساز ارائه شده به همراه شبکه حذف نویز [۱۳]..... ۷۲
شکل ۴-۹ نویز فاز نوسان ساز به همراه شبکه حذف نویز ۷۳

فهرست جداول

جدول ۱-۱ مقایسه LC VCO با Ring VCO..... ۵
جدول ۳-۱ مقایسه نتایج شبیه سازی برای نوسان‌ساز بامقاومت و بدون مقاومت ۴۶
جدول ۴-۱ سایز ترانزیستورهای سلول تاخیر ارائه شده (بر حسب میکرومتر) ۶۵
جدول ۴-۲ جدول مقایسه‌ای بین نوسان‌ساز ارائه شده و کارهای انجام شده قبلی ۶۸

مقدمه:

اسیلاتور یا نوسان‌ساز مداری است که پس از طی مدت زمان کوتاهی پس از اتصال تغذیه مستقیم، به نوسان پایدار می‌رسد. اسیلاتورها در ابتدا با استفاده از بازخورد مثبت ناپایدار شده و دامنه نوسان رو به افزایش می‌نهد اما در دامنه‌ای معین این افزایش دامنه متوقف شده و نوسان‌ساز در آن دامنه شروع به نوسان می‌کند.

اسیلاتور کنترل شده با ولتاژ (به اختصار VCO) یک اسیلاتور الکترونیکی است، که برای کنترل فرکانس نوسان توسط ولتاژ، طراحی شده است. فرکانس نوسان متناسب با ولتاژ DC ورودی، تغییر می‌کند، می‌توان سیگنال پیام را به VCO (اسیلاتور کنترل شده با ولتاژ) داد و مدولاسیون فرکانس (FM)، مدولاسیون فاز (PM) و مدولاسیون پهنای پالس (PWM) را بدست آورد.

عمده کاربرد VCO ها عبارتند از: حلقه فاز قفل شونده (PLL) و مدارات مخابراتی سینتی سایزر .

نوسان ساز مورد نظر در یک بلوک PLL طراحی شده بر مبنای استاندارد ZigBee قرار خواهد گرفت. در PLL ها اغلب از LC اسیلاتور ها استفاده می شود که به علت وجود سلف، مساحت زیادی را اشغال می کند که می توان با استفاده از ring oscillator ها (با توجه به عدم نیاز به سلف در این ساختار) سطح ا شغالی مدار و در نتیجه هزینه تمام شده را کاهش داد از طرف دیگر با توجه به این که بخش عمده ای از توان مصرفی PLL توسط VCO مصرف می شود کا هش توان مصرفی VCO طراحی شده نیز مد نظر است.

آنچه که هدف این پایان نامه می باشد طراحی و شبیه سازی Ring oscillator با نویز فاز وتوان مصرفی پایین می باشد که از نظر مساحت اشغالی نیز فضای کمتری را خواهد گرفت.مشخصات نوسان ساز طراحی شده عبارت است از :نویز فاز کمتر از ۹۵dBc/Hz- در فرکانس آفست ۱MHz و توان کمتر از ۲mW در فرکانس حامل ۲.۴GHz

نوسان ساز ها جزء لا ینفک بسیاری از سیستم های الکترونیکی هستند. کاربرد های آنها تولید پالس ساعت در ریزپردازنده ها تا سنتز فرکانس حامل در تلفن های سلولی را در بر می گیرد که نیاز به توپولوژیهای متفاوتی از نوسان ساز ها با درجات متفاوتی از کارایی دارند.طراحی نوسان ساز مقاوم و کارا در فناوری CMOS جزء

مسائل جالب است.معمولا نوسان ساز ها را در یک حلقه ی قفل فاز(PLL) بکار می برند با توجه به کـاربرد PLL ، بحث مصرف توان و اشغال مساحت کمتر ودر نتیجه هز ینه کمتر از دغدغه های اساسی در راستای طراحی PLL ها می باشد.

Phase locked loop (حلقه قفل شده فاز) یک بلوک اصلی در تمـام مـدارهای سـریع دیجیتـال و آنـالوگ می-باشد برای مثال در A/D، فرستنده گیرنده، CPU و غیره استفاده می شود. PLL برای تولید کلاک یا بازیـابی کلاک از داده ها مورد استفاده قرار می گیرد. اسیلاتور کنترل شده با ولتاژ قلـب PLL مـی باشـد کـه عملکـرد آن تاثیر قوی روی PLL دارد.

VCO دارای دو ساختار عمـده Ring VCO و LC VCO اسـت.LC VCO کـارایی خـوبی در phase noise (نویز فاز) و مصرف توان کمتری دارد ولی به تراشه (chip) با مساحت بزرگتری نیاز دارد. همچنین پهنای محدوده فرکانس آن باریک می باشد. به علاوه ساختار آن پیچیده است.

در مقایسه با LC VCO ، Ring VCO ،phase noise بدتری دارد؛ اما محدوده فرکانس خروجی آن عریض تر می باشد. همچنین به تراشه‌ای با مساحت کوچک نیاز داشته، مصرف توان کمتری دارد و ساختار آن ساده می باشد

با توجه به این که عمده توان مصرفی PLL ها در VCO مصرف می شود بحث کاهش توان VCO از اهمیت بالایی بر خوردار است همچنین استفاده از نوسان ساز حلقوی به دلیـل نداشـتن سـلف در سـا ختـار داخلـی اش مشکل اشغال فضای اضا فی و هزینه بیشتر را حل می کند .

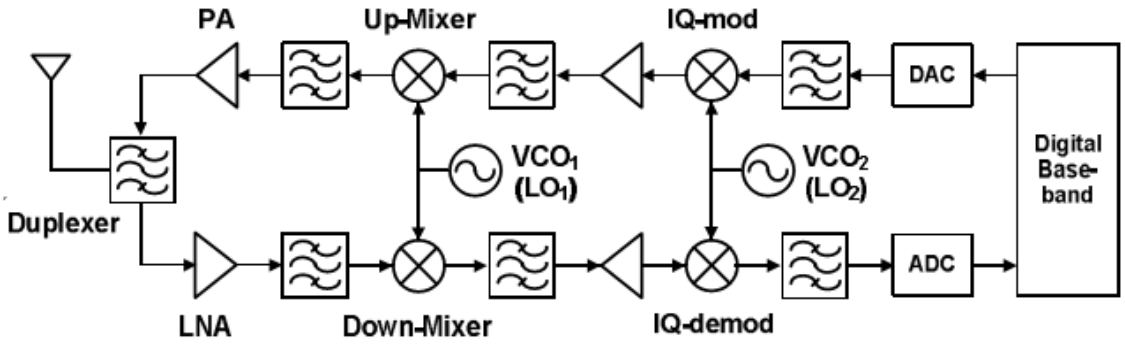
هدف از انجام این پایان نامه طراحی یک Ring oscillator با نویز فاز وتوان مصرفی پایین می باشد کـه از نظر مساحت اشغالی نیز فضای کمتری را گرفته و برای استفاده در اسـتاندارد IEEE 802.15.4/ZigBee بـه کـار می رود.

مفاهیم و اصول کار نوسان‌سازها

۱-۱ معرفی نوسان سازهای کنترل شده با ولتاژ(VCO)

نوسان‌سازهای کنترل شده با ولتاژ (VCO) به عنوان قلب هر سیستم مخابراتی عمل می‌کند.که از کاربرد های آن می توان به حلقه قفل شده فاز (PLL) ،کلاک بازیابی اطلاعات (CDR) ،لینک‌های رادیویی سریال (Serial-Link-Radio)، رادار مولتی متر دیجیتال (DMR)، CPUها و سیستم‌های پایداری میکروپروسسورها اشاره کرد.

شکل ۱-۱ یک فرستنده گیرنده[1] RF را با ساختار heterodyne نشان می‌دهد. همان طور که در شکل ۱-۱ نشان داده شده است. نوسان‌ساز کنترل شده با ولتاژ یکی از مهم‌ترین بلوک‌های فرستنده گیرنده های بی‌سیم است که فرکانس محلی (LO) مورد نیاز را تولید می‌کند.



شکل ۱-۱ ساختار فرستنده گیرنده heterodyne

فرکانس محلی (LO) در ورودی هر میکسر قرار می‌گیرد و نقش مهمی را در تبدیل بالا و تبدیل پایین سیگنال مطلوب ایفا می‌کند. فرکانس نوسان (فرکانس محلی[2]) باید برای انتخاب چندین کانال قابل تنظیم باشد. برای تحقق این امر فرکانس مورد نیاز را می‌توان با تغییر ولتاژ VCO به دست آورد. برای پوشش کانال‌های

[1] transceiver

[2] Local Frequency

بیشتر، محدوده تنظیم فرکانس باید پهن باشد.

از جمله دیگر ویژگی‌های VCO می‌توان به موارد زیر اشاره کرد:

۱) دامنه زیاد برای بهره بالا و کاهش اثر نویز
۲) شکل موج سریع (ناحیه گذر کوچک) برای بهره بالا و نویز کم
۳) دوره کاری[1] ۵۰٪
۴) تفاضلی بودن خروجی به دلیل تفاضلی بودن میکسر
۵) ایجاد فرکانس مورد نظر و خطینگی رابطه فرکانس با ولتاژ
۶) نویز فاز[2]
۷) توان مصرفی

CMOS VCOها را می‌توان به دو ساختار حلقوی و ساختار LC تقسیم کرد. جدول ۱-۱ مشخصات این دو نوع را ارائه می‌کند [۱]

جدول ۱-۱ مقایسه LC VCO با Ring VCO

	Ring VCO	LC VCO
مساحت اشغالی	کوچک	بزرگ به علت نیاز به سلف
محدوده تنظیم فرکانس	خیلی وسیع به وسیله تغییر جریان	باریک به خاطر محدودیت تغییر خازن و راکتور
چند فازی	آسان	مشکل
نویز فاز	ضعیف	خوب
توان مصرفی	برای نویز فاز بهتر نیاز به توان زیاد	برای فرکانس یکسان با نوسان‌ساز حلقوی توان بیشتر ولی برای نویز فاز یکسان توان کمتر

[1] Duty Cycle

[2] Phase Noise

VCO حلقوی به دلیل عدم استفاده از سلف که دارای انـدازه بزرگـی اسـت، نسـبت بـه LCVCO مسـاحت کمتری را اشغال می‌کند.

برای تنظیم فرکانس LCVCO از خازن و راکتور[۱] استفاده مـی‌شـود کـه محـدوده بـاریکی را بـرای تنظـیم فرکانس از خود نشان می‌دهد، از طرف دیگر فرکانس VCO حلقوی می‌تواند با جریان متغیـری کـه توسـط ولتـاژ کنترل می‌شود، تغییر کند، بنابراین محدوده تنظیم فرکانس VCO حلقوی می‌تواند از LCVCO بیشتر باشد.

VCO حلقوی شامل یک مسیر فیدبک است که از اتصال سلول های تاخیر[۲] به وجود آمده اسـت. همچنـین مطابق با تعداد سلول های تاخیر چند فاز مختلف از سیگنال مورد نظر تولید می‌شـود، در حـالی کـه بـرای ایجـاد چند فاز مختلف LCVCO به یک مدار جداگانه نیازمندیم.

با وجود همه مزیت‌های بسیار نوسان‌ساز حلقوی، کاربرد گسترده‌ای در فرستنده گیرنده‌های RF ندارد و این امر به دلیل عملکرد نویز ضعیفی است که این VCOها از خود نشان می‌دهند.

نویز فاز پارامتر کلیدی و مهمی در نوسان‌سازها است. LCVCOها به دلیل عامل کیفیـت[۲] (Q) بـزرگ دارای عملکرد نویز بهتری هستند [۲]. در این پایان نامه بهبود نویز فاز VCO برای کاربردهای کم توان مدنظر است.

۱-۲ اصل نوسان نوسان ساز حلقوی

VCOها را می‌توان با دو دیدگاه فیدبک و مقاومت منفی که هر دو یک مفهوم را می‌رسانند بررسی کـرد. مـا در اینجا دیدگاه فیدبک را بررسی می‌کنیم.

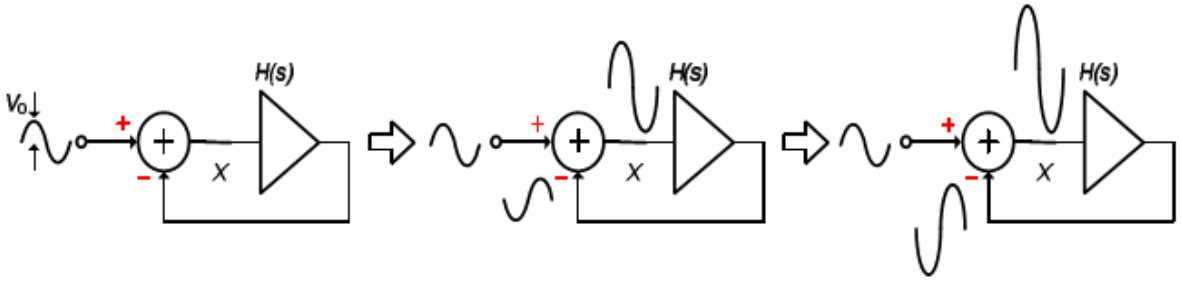
نوسان‌ساز یک خروجی متناوب ایجاد می‌کند که معمولا سیگنال ولتاژ است. نوسان‌ساز بـدون اینکـه ورودی داشته باشد، دارای خروجی نامحدود است. شکل ۱-۲ چگونگی نوسان یک مدار را به صـورت نظـری نشـان مـی-دهد[۳].

---

[۱] Varactor Capacitance

[۲] Delay cell

[2] Quality Factor



شکل ۱-۲ چگونگی نوسان در اثر ورودی نویز در طول زمان

بهره تقویت کننده با فیدبک گین واحد که در شکل ۱-۲ نشان داده شده است، برابر است با:

$$\frac{V_{out}}{V_{in}} = \frac{H(s)}{1+H(s)} \qquad (۱-۱)$$

اگر $s = j\omega_0$ و $H(j\omega_0) = -1$ باشد، گین حلقه بسته در ω_0 بی‌نهایت می‌شود و نویز موجود در مدار در فرکانس ω_0 به صورت نامحدود تقویت می‌شود. در ابتدا نویزی را در شبکه فیدبک واحد که دارای انتقال فاز 180° است در نظر بگیرید. هنگامی که جزو نویز وارد سیستم می‌شود، سیگنال معکوس شده به تزریق کننده باز می‌گردد و سیگنال گره X در طی تفریق تقویت می‌شود، بنابراین سیستم به صورت پیوسته باعث رشد سیگنال گره X می‌شود [۳].

$$V_X = V_0 + |H(j\omega)|V_0 + |H(j\omega)|^2 V_0 + \ldots \qquad (۲-۲)$$

اگر $H(j\omega) < 1$ باشد، V_X بینهایت نمی‌شود:

$$V_X = \frac{V_x}{1-H(j\omega)} < \infty \qquad (۲-۱)$$

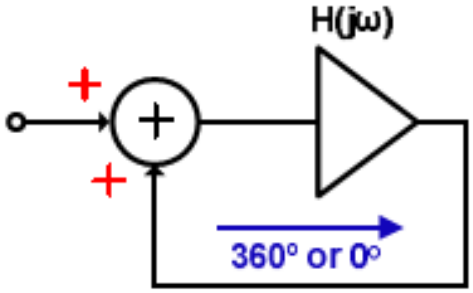
بنابراین برای اینکه نوسان اتفاق بیفتد، دو شرط زیر باید برقرار باشد:

$$|H(j\omega)| \geq 1 \qquad (۳-۱)$$

$$\angle H(j\omega) = 180^\circ \qquad (۴-۱)$$

این شروط به عنوان اصل Barkhusen شناخته شده‌اند و شروط لازم برای نوسان هستند ولی شروط کافی برای نوسان نیستند[۲۴]. برای کافی بودن شرط نوسان به یک مدار تعیین کننده نوسان نیاز داریم و همچنین

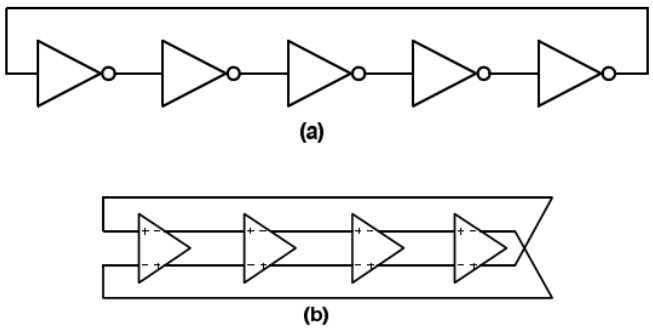
باید سیستم موجود دارای غیر خطینگی باشد. شرط دوم یعنی فاز 180° را می‌توان با فاز 0° یا 360° و فیدبک مثبت نیز بیان کرد (شکل ۱-۳).



شکل ۱-۳ نوسان ساز با فیدبک مثبت

۱-۳ توپولوژی نوسان‌ساز حلقوی

نوسان‌ساز حلقوی شامل چندین سلول تاخیر هست که توسط فیدبک به یکدیگر وصل شده‌اند. نوسان-سازهای حلقوی دردو نوع دیفرانسیل و تک سر کلاس‌بندی می‌شوند. نوسان‌سازهای تک سر برای نوسان به تعداد فردی از سلول های تاخیر نیاز دارند، درحالیکه برای نوع دیفرانسیلی لزومی بر فرد بودن تعداد سلول های تاخیر نیست؛ همچنین نوسان‌سازهای دیفرانسیلی قادر به حذف نویز حالت مشترک هستند، به همین دلیل استفاده بیشتری از نوسان‌سازهای نوع تک سر دارند. در شکل ۱-۴ این دو نوسان‌ساز نشان داده شده است.



شکل ۱-۴ دو ساختار نوسان ساز حلقوی