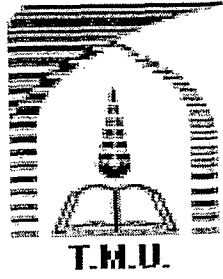


1119.

۸۷/۱۱/۰۰۲۱۶
۸۷/۱۰/۱

الله الرحمن الرحيم

۱۰۸۷۴۴



دانشگاه تربیت مدرس
دانشکده فنی و مهندسی

رساله دوره دکتری مهندسی برق-الکترونیک

طراحی گیرنده نوری ده گیگا بیت بر ثانیه با فناوری سی ماس

محسن جلالی

استاد راهنما:

دکتر محمد کاظم مروج فرشی

اساتید مشاوره:

دکتر عبدالرضا نبوی

دکتر علی فتوت احمدی

۱۳۸۶

۱۰۸۷۴۴

۱۳۸۷ / ۹ / ۱۲



بسمه تعالی

تاییدیه اعضای هیات داوران حاضر در جلسه دفاع از رساله دکتری

آقای محسن جلالی رساله ۲۴ واحدی خود را با عنوان طراحی گیرنده نوری ده گیگابیت برثانیه با فناوری سی ماس در تاریخ ۱۳۸۶/۱۲/۲۸ ارائه کردند. اعضای هیات داوران نسخه نهایی این رساله را از نظر فرم و محتوا تایید کرده و پذیرش آنرا برای تکمیل درجه دکتری مهندسی برق - الکترونیک پیشنهاد می کنند.

امضا	رتبه علمی	نام و نام خانوادگی	عضو هیات داوران
	استاد	دکتر محمد کاظم مروج فرشی	استاد راهنما
		دکتر علی فتوت احمدی	استاد مشاور
	دانشیار	دکتر عبدالرضا نبوی لیشی	استاد مشاور
	استاد	دکتر وحید احمدی	استاد ناظر
	استاد	دکتر احسان اله کبیر	استاد ناظر
	استاد	دکتر محمود کمره ای	استاد ناظر
	استادیار	دکتر نوشین ریاحی	استاد ناظر
	استاد	دکتر وحید احمدی	نماینده شورای تحصیلات تکمیلی

۱۳۸۷ / ۹ / ۱۲

این نسخه به عنوان نسخه نهایی با این نامه / رساله مورد تایید است.
 امضای استاد راهنما:

دستورالعمل حق مالکیت مادی و معنوی در مورد نتایج پژوهشهای علمی دانشگاه تربیت مدرس

مقدمه: با عنایت به سیاست‌های پژوهشی دانشگاه در راستای تحقق عدالت و کرامت انسانها که لازمه شکوفایی علمی و فنی است و رعایت حقوق مادی و معنوی دانشگاه و پژوهشگران، لازم است اعضای هیات علمی، دانشجویان، دانش آموختگان و دیگر همکاران طرح، در مورد نتایج پژوهشهای علمی که تحت عناوین پایان‌نامه، رساله و طرحهای تحقیقاتی که با هماهنگی دانشگاه انجام شده است، موارد ذیل را رعایت نمایند:

ماده ۱- حقوق مادی و معنوی پایان‌نامه‌ها / رساله‌های مصوب دانشگاه متعلق به دانشگاه است و هرگونه بهره‌برداری از آن باید با ذکر نام دانشگاه و رعایت آیین‌نامه‌ها و دستورالعمل‌های مصوب دانشگاه باشد.

ماده ۲- انتشار مقاله یا مقالات مستخرج از پایان‌نامه / رساله به صورت چاپ در نشریات علمی و یا ارائه در مجامع علمی باید به نام دانشگاه بوده و استاد راهنما مسئول مکاتبات مقاله باشد.

تبصره: در مقالاتی که پس از دانش آموختگی بصورت ترکیبی از اطلاعات جدید و نتایج حاصل از پایان‌نامه / رساله نیز منتشر می‌شود نیز باید نام دانشگاه درج شود.

ماده ۳- انتشار کتاب حاصل از نتایج پایان‌نامه / رساله و تمامی طرحهای تحقیقاتی دانشگاه باید با مجوز کتبی صادره از طریق حوزه پژوهشی دانشگاه و بر اساس آئین‌نامه‌های مصوب انجام می‌شود.

ماده ۴- ثبت اختراع و تدوین دانش فنی و یا ارائه در جشنواره‌های ملی، منطقه‌ای و بین‌المللی که حاصل نتایج مستخرج از پایان‌نامه / رساله و تمامی طرحهای تحقیقاتی دانشگاه باید با هماهنگی استاد راهنما یا مجری طرح از طریق حوزه پژوهشی دانشگاه انجام گیرد.

ماده ۵- این دستورالعمل در ۵ ماده و یک تبصره در تاریخ ۱۳۸۴/۴/۲۵ در شورای پژوهشی دانشگاه به تصویب رسیده و از تاریخ تصویب لازم الاجرا است و هرگونه تخلف از مفاد این دستورالعمل، از طریق مراجع قانونی قابل پیگیری می‌شود.

نام و نام خانوادگی: محسن جلالی



امضاء:

آیین نامه چاپ پایان نامه (رساله) های دانشجویان دانشگاه تربیت مدرس

نظر به اینکه چاپ و انتشار پایان نامه (رساله) های تحصیلی دانشجویان دانشگاه تربیت مدرس، مبین بخشی از فعالیتهای علمی - پژوهشی دانشگاه است بنابراین به منظور آگاهی و رعایت حقوق دانشگاه، دانش آموختگان این دانشگاه نسبت به رعایت موارد ذیل متعهد می شوند:

ماده ۱: در صورت اقدام به چاپ پایان نامه (رساله) ی خود، مراتب را قبلاً به طور کتبی به «دفتر نشر آثار علمی» دانشگاه اطلاع دهد.

ماده ۲: در صفحه سوم کتاب (پس از برگ شناسنامه) عبارت ذیل را چاپ کند:

«کتاب حاضر، حاصل رساله دکتری نگارنده در رشته **مهندسی برق - الکترونیک** است که در سال ۱۳۸۶ در دانشکده فنی و مهندسی دانشگاه تربیت مدرس به راهنمایی **جناب آقای دکتر محمد کاظم مروج فرشی** و مشاوره **جناب آقای دکتر عبدالرضا نبوی** و **جناب آقای دکتر علی فتوت احمدی** از آن دفاع شده است.»

ماده ۳: به منظور جبران بخشی از هزینه های انتشارات دانشگاه، تعداد یک درصد شمارگان کتاب (در هر نوبت چاپ) را به «دفتر نشر آثار علمی» دانشگاه اهدا کند. دانشگاه می تواند مازاد نیاز خود را به نفع مرکز نشر در معرض فروش قرار دهد.

ماده ۴: در صورت عدم رعایت ماده ۳، ۵۰٪ بهای شمارگان چاپ شده رابه عنوان خسارت به دانشگاه تربیت مدرس، تأدیه کند.

ماده ۵: دانشجو تعهد و قبول می کند در صورت خودداری از پرداخت بهای خسارت، دانشگاه می تواند خسارت مذکور را از طریق مراجع قضایی مطالبه و وصول کند؛ به علاوه به دانشگاه حق می دهد به منظور استیفای حقوق خود، از طریق دادگاه، معادل وجه مذکور در ماده ۴ را از محل توقیف کتابهای عرضه شده نگارنده برای فروش، تأمین نماید.

ماده ۶: اینجانب **محسن جلالی** دانشجوی رشته **مهندسی برق - الکترونیک** مقطع دکتری تعهد فوق و ضمانت اجرایی آن را قبول کرده، به آن ملتزم می شوم.

نام و نام خانوادگی: **محسن جلالی**



تاریخ و امضا:

تقدیم به

خانواده ام

که همواره و در همه شرایط پشتیبان و انگیزه بخش بوده اند

سپاس آنکه هستی از اوست

بر خود لازم می‌دانم از استاد ارجمند جناب آقای دکتر مروج که راهنمودهای ارزنده و حمایتها و تلاش‌های بیدریغشان موجب فراهم آمدن این رساله شد نهایت سپاسگزاری را بجای آورم. از استاد گرمی جناب آقای دکتر نبوی که زحمات زیادی را در به انجام رسیدن این رساله متقبل شدند و از استاد بزرگوار جناب آقای دکتر فتوت که به اینجانب افتخار شاگردی دادند کمال تشکر و قدردانی را دارم. همچنین از اساتیدی که اینجانب در طی دوره در محضرشان کسب فیض نموده و از دوستانی که افتخار همراهی‌شان مایه نشاط و دلگرمی بوده قدردانی می‌کنم.

این رساله تحت قرارداد شماره «۳۶۷۹-۳۵۰۰» از حمایت‌های مالی و معنوی «مرکز تحقیقات مخابرات ایران» برخوردار بوده است.

چکیده

این رساله طراحی یک گیرنده نوری در فناوری ۱۳۰ نانومتر سی‌ماس با نرخ داده ده گیگابیت بر ثانیه برای استفاده در شبکه‌های مخابراتی نوری را در بر می‌گیرد. گیرنده مورد نظر مشتمل بر تقویت‌کننده هدایت انتقالی برای تقویت داده آشکار شده، تقویت‌کننده حدی برای تقویت بیشتر داده و رساندن آن به سطوح منطقی، و مدار بازیافت پالس ساعت برای اصلاح شکل داده و پردازش‌های متعاقب است.

از آنجا که کارایی سیستم در نرخ‌های داده بالا، توسط مشخصه‌های حوزه زمان و فرکانس دیود آشکارساز نوری تحت تاثیر قرار خواهد گرفت، بر اساس معادلات نرخ حامل، مدلی مداری برای آشکارسازهای بهمنی ارایه شده و در روند طراحی گیرنده نوری استفاده شده است. در این مدل، تقریب پله‌ای برای در نظر گرفتن آثار میدان غیریکنواخت در ناحیه تکثیر دیود نوری به کار گرفته شده است.

برای تقویت‌کننده‌های هدایت انتقالی با بایاس شناور ساختاری بهینه ارایه شده است به طوری که دارای فرکانس قطع پایین بسیار کمتری است. به علاوه، برای طراحی تفاضلی این تقویت‌کننده از روش g_m -boosting استفاده شده است که بر خلاف روشهای قبلی شرایط نویز مدار را بهبود بخشیده و نیازی به قطعه خارج از تراشه ندارد.

برای طراحی تقویت‌کننده حدی یک سلف فعال جدید ارایه شده است به طوری که این تقویت‌کننده که از روش توزین وارونه نیز بهره می‌گیرد توانایی فعالیت با منابع تغذیه تا حد ۰/۸ ولت را داراست. همچنین نشان داده شده است که با در نظر گرفتن توزین کمتری برای سلف‌های فعال در مقایسه با آنچه که در طبقات تقویت استفاده شده است، پهنای باند کلی را با هزینه کرد از بهره کل می‌توان افزایش داد.

کلید واژه: گیرنده نوری، آشکارساز نوری، تقویت‌کننده هدایت انتقالی، تقویت‌کننده حدی، بازیابی داده و کلاک.

فهرست مطالب

عنوان	صفحه
فصل ۱- پیشگفتار.....	۱
۱-۱- اهمیت تحقیق.....	۱
۲-۱- هدف تحقیق.....	۲
۳-۱- روش تحقیق.....	۳
فصل ۲- مدل سازی مداری دیود نوری.....	۴
۱-۲- مدل‌هایی که تا کنون استفاده شده‌اند.....	۵
۱-۱-۲- مدل مداری PIN-APD بر اساس معادلات نرخ حامل.....	۶
۲-۱-۲- مدل مداری SAM-APD بر اساس معادلات نرخ حامل.....	۷
۳-۱-۲- مدل مداری PIN به کمک افزاره‌های تاخیر در SPICE.....	۸
۲-۲- مدل سازی مداری دیود نوری.....	۹
۱-۲-۲- تعیین میدان در ناحیه جذب و تکثیر.....	۱۰
۲-۲-۲- تقریب میدان در ناحیه تکثیر.....	۱۱
۳-۲-۲- تعیین معادلات نرخ حامل مناسب.....	۱۱
۴-۲-۲- مدل سازی مداری.....	۱۴
۱-۴-۲-۲- معادل مداری برای بار حامل‌های اقلیت.....	۱۴
۲-۴-۲-۲- معادل مداری برای نرخ تولید نوری.....	۱۴
۳-۴-۲-۲- بازنویسی معادلات نرخ حامل.....	۱۵
۴-۴-۲-۲- ساخت معادل مداری برای هر یک از نواحی.....	۱۶
۵-۴-۲-۲- معادل مداری برای جریان تاریک.....	۱۹
۳-۲- ارزیابی و نتایج مدل.....	۲۱
فصل ۳- تقویت کننده هدایت انتقالی.....	۲۸
۱-۳- مواردی که باید در طراحی TIAها در نظر گرفت.....	۲۸
۲-۳- تکنیک‌های بکار رفته در طراحی TIAها.....	۲۹
۱-۲-۳- TIAهای حلقه‌باز.....	۲۹
۲-۲-۳- TIAهای حلقه‌بسته.....	۳۰

۳۱	حذف تغذیه	۳-۲-۳
۳۱	ترفیع بهره	۴-۲-۳
۳۲	کوپلاژ خازنی	۵-۲-۳
۳۲	اوج‌دهی سلفی	۶-۲-۳
۳۴	اوج‌دهی خازنی	۷-۲-۳
۳۵	تکنیک چندقطبی	۸-۲-۳
۳۶	انتخاب ساختار مناسب	۳-۳
۳۶	تکنیک بایاس شناور	۱-۳-۳
۳۷	معرفی تکنیک بایاس شناور بهبودیافته	۲-۳-۳
۳۹	پیشنهاد تکنیک g_m -Boosting برای تبدیل حالت تک پایانه‌ای به تفاضلی	۳-۳-۳
۳۹	روش‌های معمول تبدیل حالت تک پایانه‌ای به تفاضلی	۱-۳-۳-۳
۴۱	اصول تکنیک g_m -boosting	۲-۳-۳-۳
۴۳	تکنیک g_m -boosting برای طراحی تفاضلی	۳-۳-۳-۳
۴۷	طراحی تقویت‌کننده هدایت انتقالی پیشنهادی	۴-۳
۵۲	تقویت‌کننده حدی	فصل ۴
۵۲	مواردی که باید در طراحی LAها در نظر گرفت	۱-۴
۵۴	تکنیک‌های بکار رفته در طراحی LAها	۲-۴
۵۴	اوج‌دهی سلفی با سلف‌های فعال	۱-۲-۴
۵۴	روش تهبگنی خازنی برای افزودن پهنای باند	۲-۲-۴
۵۵	روش چری-هوپر	۳-۲-۴
۵۶	دوبرابرگر f_T	۴-۲-۴
۵۷	فیدبک منفی فعال	۵-۲-۴
۵۸	تقویت‌کننده‌های TWA	۶-۲-۴
۶۰	بافر خروجی	۷-۲-۴
۶۱	انتخاب ساختار مناسب	۳-۴
۶۱	معرفی سلف فعال جدید	۱-۳-۴
۶۱	ساختار کلی سلف‌های فعال	۱-۱-۳-۴
۶۲	ساختار سلف جدید	۲-۱-۳-۴
۶۳	شرایط بایاس سلف فعال جدید	۳-۱-۳-۴
۶۴	پیشنهاد توزین وارونه جزیی برای سلف‌های فعال	۲-۳-۴

۶۸	طراحی تقویت‌کننده حدی پیشنهادی	۴-۴
۶۸	طراحی طبقه بهره پایه با Matlab	۴-۴-۱
۶۹	گسترش پهنای باند طبقه بهره پایه با سلف فعال جدید	۴-۴-۲
۷۱	توزین وارونه طبقات بهره با ضریب $\alpha=0/8$	۴-۴-۳
۷۲	مشخصات بخش Front-End (توالی مدارهای TIA و LA)	۴-۴-۴
۷۵	فصل ۵- مدار بازیابی کلاک و داده	
۷۵	تکنیک‌های بکار رفته در طراحی CDRها	۵-۱
۷۵	مدار CDR ساده	۵-۱-۱
۷۶	مدارهای CDR با آشکارساز فاز خطی (ساختار Hogge)	۵-۱-۲
۷۷	مدارهای CDR با آشکارساز فاز binary (ساختار Alexander)	۵-۱-۳
۷۷	مدارهای CDR با آشکارساز فاز Half-Rate	۵-۱-۴
۷۹	مدار CDR با آشکارساز فرکانس	۵-۱-۵
۸۰	مدار CDR با کنترل نرم و خشن VCO	۵-۱-۶
۸۰	مدار CDR با فرکانس مرجع	۵-۱-۷
۸۱	ساختارهایی با فرکانس VCO بسیار کمتر	۵-۱-۸
۸۲	نوسان‌سازهای کنترل‌شده با ولتاژ (VCO)	۵-۱-۹
۸۲	نوسان‌سازهای حلقه‌ای با بار مقاومتی و LC	۵-۱-۹-۱
۸۳	نوسان‌سازهای LC	۵-۱-۹-۲
۸۵	نوسان‌سازهای توزیع‌شده	۵-۱-۹-۳
۸۶	طراحی مدار CDR مناسب	۵-۲
۸۶	مدار CDR با فاز گردان	۵-۲-۱
۸۷	طراحی مدار فاز گردان	۵-۲-۲
۸۹	مدار آشکارساز فاز	۵-۲-۳
۹۱	فصل ۶- جمع‌بندی و پیشنهادات	
۹۸	پیوست الف-تحلیل نویز تقویت‌کننده هدایت انتقالی تک‌پایانه‌ای	
۱۰۰	پیوست ب-تحلیل بهره تقویت‌کننده هدایت انتقالی تفاضلی	
۱۰۲	پیوست ج-تحلیل نویز تقویت‌کننده هدایت انتقالی تفاضلی	
۱۰۵	فهرست مراجع	

فهرست علائم و نشانه‌ها

علامت اختصاری	عنوان
q	بار الکترون
ϵ_0	قابلیت گذردهی خلاء
ϵ_s	قابلیت گذردهی نسبی
g_m	هدایت انتقالی
f_T	فرکانس قطع
α	نرخ یونیزاسیون برخوردی الکترون
β	نرخ یونیزاسیون برخوردی حفره
\hbar	ثابت پلانک
m_c^*	جرم موثر
E_g	شکاف باند انرژی
k	ثابت بولتزمن
T	دمای مطلق
γ	فاکتور نویز ترانزیستور MOSFET

فهرست جدول‌ها

صفحه	عنوان
۲۱	جدول ۱-۲: مقادیر پارامترهای فیزیکی و ثابتها.....
۵۱	جدول ۱-۳: خلاصه مشخصات TIA طراحی شده.....
۷۴	جدول ۱-۴: مشخصات کلی بخش بخش Front-End.....
۹۰	جدول ۱-۵: مشخصات کلی مدار CDR.....
۹۱	جدول ۱-۶: مقایسه بین گیرنده‌های نوری در فناوری‌های CMOS و SiGe.....
۹۳	جدول ۲-۶: مقایسه مشخصات TIA ی طراحی شده با TIA های دیگر.....
۹۴	جدول ۳-۶: مقایسه بین LA های ارایه شده در مقاله‌های مختلف.....
۹۶	جدول ۴-۶: مشخصات برخی از مدارهای CDR طراحی شده با روش‌های متفاوت.....

فهرست شکل‌ها

صفحه	عنوان
۱	شکل ۱-۱: ساختار یک سیستم ارسال از طریق نور
۳	شکل ۲-۱: ساختار کلی یک گیرنده نوری نوعی
۵	شکل ۱-۲: مدل ساده مداری آشکارساز نوری
۵	شکل ۲-۲: مدل ساده مداری آشکارساز نوری همراه با اثرات پارازیتی اتصالات
۶	شکل ۳-۲: ساختار دیود نوری PIN-APD استفاده شده در [۱۲]
۶	شکل ۴-۲: مدل مداری دیود نوری PIN-APD ارائه شده در [۱۲]
۷	شکل ۵-۲: ساختار و میدان الکتریکی برای مدل‌سازی مداری SAM-APD در [۱۳] و [۱۴]
۸	شکل ۶-۲: مدار معادل SAM-APD در [۱۳] و [۱۴]
۹	شکل ۷-۲: مدل ساده مداری PIN بر اساس افزاره‌های تاخیر
۱۰	شکل ۸-۲: ساختار و پروفایل میدان در یک SAM-APD نوعی
۱۷	شکل ۹-۲: مدل مداری APD
۲۲	شکل ۱۰-۲: جریان تاریک بر حسب ولتاژ بایاس معکوس اعمالی
۲۳	شکل ۱۱-۲: جریان نوری بر حسب ولتاژ بایاس معکوس اعمالی
۲۴	شکل ۱۲-۲: مقایسه نتایج حاصل از تقریب‌های نوع اول و نوع دوم
۲۵	شکل ۱۳-۲: پاسخ به پالس ۲ns برای ولتاژهای بایاس معکوس متفاوت
۲۵	شکل ۱۴-۲: پاسخ فرکانسی مدل مداری برای ولتاژهای بایاس معکوس متفاوت
۲۶	شکل ۱۵-۲: پاسخ گذرا به الگوی تصادفی با نرخ ۱۰ Gb/s برای ولتاژ بایاس معکوس ۱۳/۵۷،
۲۶	شکل ۱۶-۲: پاسخ گذرا به الگوی تصادفی با نرخ ۱۰ Gb/s برای ولتاژ بایاس معکوس ۱۷/۵۷،
۲۷	شکل ۱۷-۲: پاسخ گذرا به الگوی تصادفی با نرخ ۱۰ Gb/s برای ولتاژ بایاس معکوس ۱۸۷،
۲۷	شکل ۱۸-۲: پاسخ گذرا به الگوی تصادفی با نرخ ۱۰ Gb/s برای ولتاژ بایاس معکوس ۱۸/۴۷،
۳۰	شکل ۱-۳: TIA حلقه‌باز (طبقه گیت-مشترک)
۳۱	شکل ۲-۳: TIA حلقه بسته (فیدبک‌دار)
۳۳	شکل ۳-۳: روش‌های اوج‌دهی سلفی، (الف) موازی (ب) سری
۳۴	شکل ۴-۳: یک TIA نمونه با تکنیک اوج‌دهی خازنی
۳۵	شکل ۵-۳: یک TIA نمونه با تکنیک چند قطبی
۳۷	شکل ۶-۳: آرایش گیت-مشترک به عنوان TIA
۳۸	شکل ۷-۳: CGTIA با بایاس شناور بهبود یافته (MFB-CGTIA)
۴۰	شکل ۸-۳: انواع روش‌های تبدیل حالت تک پایانه‌ای به تفاضلی
۴۱	شکل ۹-۳: ساختار CGTIA ساده به همراه خازن‌های پارازیت

- شکل ۳-۱۰: تکنیک G_m -boosting (الف) مفهوم آن، (ب) ساختار G_m -boosted CGTIA ۴۲
- شکل ۳-۱۱: ساختار تکنیک G_m -boosting به صورت تفاضلی ۴۳
- شکل ۳-۱۲: پیاده‌سازی تکنیک G_m -boosting تفاضلی با المانهای پسیو (خازن) ۴۳
- شکل ۳-۱۳: تبدیل جریان ورودی تک‌پایانه‌ای به سیگنال تفاضلی ۴۴
- شکل ۳-۱۴: بکارگیری تکنیک بایاس شناور برای حذف اثر تغییر شدت نور دریافتی ۴۶
- شکل ۳-۱۵: استفاده از تکنیک بایاس شناور بهبود یافته برای فراهم شدن امکان استفاده از خازن‌های کوپلاژ کوچکتر ۴۷
- شکل ۳-۱۶: تقویت‌کننده هدایت انتقالی (TIA) با استفاده از تکنیک g_m -boosting که دارای بهره بیشتر و نویز کمتر نسبت به حالت تک‌پایانه‌ای است ۴۸
- شکل ۳-۱۷: چگونگی وابستگی سطح dc سیگنال خروجی به محتوای dc جریان دریافتی از فوتودیود ۴۸
- شکل ۳-۱۸: پاسخ فرکانسی برای مدارهای FB-CGTIA، MFB-CGTIA و TIA تفاضلی ۴۹
- شکل ۳-۱۹: پاسخ گذرا به الگوی تصادفی بیت‌ها با نرخ ۱۰ Gb/s ۴۹
- شکل ۳-۲۰: چگالی طیف جریان نویز ورودی در مدار TIA تفاضلی ۵۰
- شکل ۳-۲۱: مشخصه BER برای CGTIA و DTIA ۵۰
- شکل ۴-۱: دنبالگر سورس با امپدانس خروجی سلفی، و ترانزیستور PMOS به عنوان سلف ۵۴
- شکل ۴-۲: زوج تفاضلی با خاصیت تبهگنی خازنی ۵۵
- شکل ۴-۳: تقویت‌کننده چری-هوپر ۵۵
- شکل ۴-۴: (الف) طبقه تفاضلی ساده، (ب) دوبرابرگر f_T ۵۶
- شکل ۴-۵: ساختار فیدبک فعال ۵۷
- شکل ۴-۶: تحقق ساختار فیدبک منفی ۵۷
- شکل ۴-۷: مبانی تقویت توزیع‌شده ۵۸
- شکل ۴-۸: تقریب زدن خطوط انتقال با مجموعه‌ای از سلف‌ها و خازن‌ها ۵۸
- شکل ۴-۹: بافر خروجی سرعت بالا (۴۰ Gb/s) در فناوری ۱۳ μm ۶۰
- شکل ۴-۱۰: بافر خروجی سرعت بالا (۱۰ G b/s) در فناوری ۰/۱۸ μm ۶۱
- شکل ۴-۱۱: انواع ساختارهای سلف فعال، ۶۲
- شکل ۴-۱۲: ساختار طبقه تقویت در تقویت‌کننده حدی ۶۵
- شکل ۴-۱۳: اثر توزین وارونه بر روی پهنای باند کلی پنج طبقه‌ی بهره‌ی متوالی ۶۶
- شکل ۴-۱۴: شرایط آزمایش بلوک پایه ۶۷
- شکل ۴-۱۵: مشخصه بهره و پهنای باند زوج تفاضلی پایه ۶۸
- شکل ۴-۱۶: پاسخ فرکانسی بدست آمده از توالی پنج زوج تفاضلی پایه ۶۹
- شکل ۴-۱۷: مشخصه بهره و پهنای باند زوج تفاضلی پایه با سلف فعال جدید به عنوان بار ۷۰
- شکل ۴-۱۸: پاسخ فرکانسی بدست آمده از توالی پنج زوج تفاضلی پایه با سلف فعال جدید به عنوان بار ۷۰

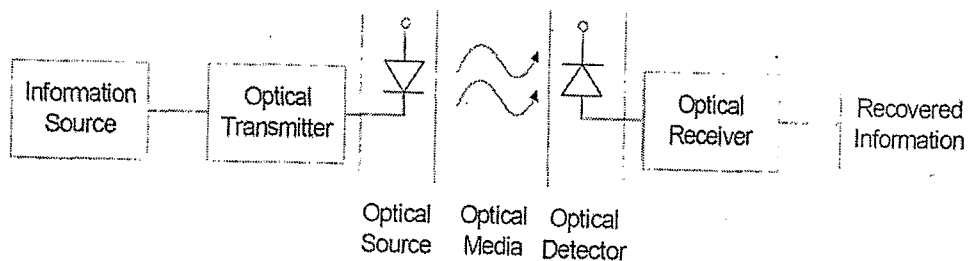
- شکل ۴-۱۹: پاسخ فرکانسی پس از توزین وارونه با ضریب $\alpha=1/8$ ۷۱
- شکل ۴-۲۰: ساختار تقویت کننده حدی ۷۲
- شکل ۴-۲۱: پاسخ فرکانسی کلی تقویت کننده حدی ۷۲
- شکل ۴-۲۲: پاسخ فرکانسی توالی مدارهای TIA و LA ۷۳
- شکل ۴-۲۳: دیاگرام چشمی برای توالی مدارهای TIA و LA (بدون مدل مداری APD) ۷۳
- شکل ۴-۲۴: دیاگرام چشمی برای توالی مدارهای TIA و LA (با مدل مداری APD) ۷۴
- شکل ۵-۱: اصول مدارهای CDR ۷۵
- شکل ۵-۲: مدار CDR ساده ۷۶
- شکل ۵-۳: مدار CDR با استفاده از آشکارساز فاز Hogge ۷۶
- شکل ۵-۴: مدار CDR با استفاده از آشکارساز فاز Alexander ۷۷
- شکل ۵-۵: آشکارساز فاز half-rate ۷۸
- شکل ۵-۶: مدار CDR از نوع half-rate ۷۸
- شکل ۵-۷: ساختارهای CDR با (الف) PD و (ب) FD کنترل نرم و خشن VCO ۷۹
- شکل ۵-۸: مدارهای CDR با فرکانس مرجع و دارای (الف) دو VCO (ب) قفل ترتیبی ۸۱
- شکل ۵-۹: بلوک دیاگرام (الف) مدار CDR از نوع نرخ 1/8 (ب) آشکارساز فاز از نوع نرخ 1/8 ۸۱
- شکل ۵-۱۰: (الف) نوسان ساز حلقه‌ای سه طبقه (ب) تحقق هر طبقه (ج) نمودار سطح ترانزیستوری ۸۳
- شکل ۵-۱۱: (الف) نوسان ساز حلقوی چهار طبقه با بار LC (ب) پیاده‌سازی هر طبقه ۸۴
- شکل ۵-۱۲: یک LC-VCO 40 GHz در فناوری $0.13 \mu\text{m}$ ۸۴
- شکل ۵-۱۳: نوسان ساز توزیع شده ۸۵
- شکل ۵-۱۴: دیاگرام مدار CDR بر مبنای فاز گردان‌های آنالوگ ۸۶
- شکل ۵-۱۵: ساختار مدار فاز گردان ۸۷
- شکل ۵-۱۶: فرکانس خروجی فاز گردان به عنوان تابعی از ولتاژ ورودی آن ۸۸
- شکل ۵-۱۷: دیاگرام مدار فاز گردان به همراه بخش کنترل دامنه ۸۸
- شکل ۵-۱۸: آشکارساز فاز ۸۹
- شکل ۵-۱۹: مدار پمپ بار و فیلتر حلقه ۸۹
- شکل ۵-۲۰: مشخصه انتقالی جیتر ۹۰
- شکل ۵-۲۱: مقدار پیک در مشخصه انتقالی جیتر ۹۰
- شکل الف ۱: مدار معادل فرکانس بالای نویز مدار CGTIA ۹۸
- شکل ب ۱: هسته اصلی مدار TIA تفاضلی ۱۰۰
- شکل ج ۱: هسته مدار TIA تفاضلی در فرکانس‌های بالا ۱۰۲

فصل ۱ - پیشگفتار

مخابرات فیبر نوری، تاکنون به طور عمده جهت ارسال اطلاعات با چگالی و سرعت بالا در فاصله‌های دور به کار برده شده است و به عنوان یکی از مهمترین روش‌های ارسال رشته‌ای^۱ پیشرفته‌های زیادی داشته است. به طور مسلم فیبرهای نوری بر کابل‌های فلزی ارجحیت کامل دارند چرا که دارای پهنای باند بیشتر و تضعیف کمتری می‌باشند. به‌علاوه سیگنال‌های نوری، تداخل الکترومغناطیسی، نویز تزویجی، و دیگر مسایل متوجه سیگنال‌های الکتریکی را نه تولید می‌کنند و نه به آن حساس هستند [۱]. فن‌آوری نوری هم‌اکنون به راحتی تا چند ده گیگا بیت بر ثانیه را جوابگو می‌باشد و پیش‌بینی می‌شود در آینده نزدیک به حدود ترا بیت بر ثانیه توسعه یابد.

۱-۱- اهمیت تحقیق

شکل ۱-۱ ساختار یک لینک نوری نوعی را نشان می‌دهد [۲]. در طرف فرستنده، یک منبع اطلاعات، زنجیره‌ای از داده‌های کدشده را تولید و به فرستنده نوری تحویل می‌دهد تا سیگنال نوری تولید شده توسط یک دیود LED و یا لیزر را مدوله کند. این سیگنال درون یک موج‌بر همانند فیبر انتشار می‌یابد تا به آشکارساز نوری در سمت گیرنده برسد. آشکارساز، سیگنال نوری را به یک جریان ضعیف الکتریکی تبدیل می‌کند تا بوسیله گیرنده نوری تقویت شده و از درون آن داده اصلی و کلاک بازیابی و بازسازی شود. در این سیستم، تنگنای اصلی، مدارهای واسط نوری-الکتریکی هستند که به اندازه کافی رشد پیدا نکرده‌اند [۱]. در حالی که در طی چند دهه گذشته سرعت و حساسیت دو خواسته اصلی بوده‌اند، گسترش کاربرد انتقال نوری احتیاجات جدیدی را



شکل ۱-۱: ساختار یک سیستم ارسال از طریق نور

^۱ Wired communication

پدیدار کرده است.

امروزه مزایای انتقال از طریق فیبر در ابعاد کوتاه (فواصل نزدیک) در حال پدیدار شدن است. به عنوان نمونه می‌توان از شبکه‌های LAN, MAN, FTTH¹، اتصال داخلی بوردها و سیستم‌های الکترونیکی، و پورت‌های سریال مادون قرمز² نام برد. در این کاربردها، قیمت تمام شده کمتر، توان مصرفی کم و قابلیت مجتمع‌سازی بیشتر، در کنار دیگر قابلیت‌های لازم، از بارزترین ویژگی موردنظر می‌باشند.

۲-۱- هدف تحقیق

در سیستم‌های مخابراتی نوری، می‌توان از گیرنده‌های نوری به عنوان یکی از مهمترین بخش‌ها نام برد که به عنوان واسط بین دنیای اپتیک و الکترونیک عمل می‌کند. وظیفه اصلی این سیستم، تبدیل سیگنال نوری، که ممکن است به وسیله نویز و پاشیدگی³ تخریب و تضعیف شده باشد، به یک سیگنال الکترونیکی بازسازی شده و قابل شناسای توسط سیستم‌های الکترونیکی متعاقب و یا جهت ارسال مجدد به درون فیبر⁴ می‌باشد. امروزه بیشتر گیرنده‌های نوری در تکنولوژی SiGe و یا GaAs طراحی می‌شوند. پهنای باند زیاد و کیفیت بهتر ادوات ساخته شده، طراحان را به این سمت سوق داده است [2]. اما فناوری CMOS مزایایی همچون توان مصرفی پایین، هزینه ساخت کم، بازده زیاد و چگالی بالا را همراه خود دارد. بنابراین این تکنولوژی برای طراحی مدارهای اپتوالکترونیک ترجیح داده می‌شود.

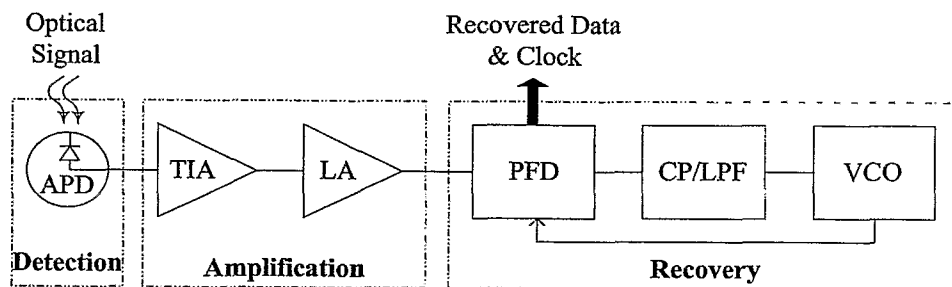
شکل ۱-۲ ساختار کلی و ساده شده گیرنده نوری را نشان می‌دهد. این گیرنده را می‌توان به سه بخش اصلی «آشکارسازی»، «تقویت» و «بازسازی» تقسیم بندی کرد. در بخش آشکارسازی، سیگنال نوری به جریانی الکتریکی تبدیل می‌شود. اما این جریان معمولاً بسیار ضعیف و آغشته به نویز است و پیش از هر پردازش دیگری نیاز به تقویت دارد تا علاوه بر مقاوم‌سازی در برابر نویزها توسط مدارهای متعاقب نیز قابل درک باشد این فرایند در بخش تقویت انجام می‌پذیرد. رشته داده‌ای که توسط دو بخش پیشین دریافت و تقویت شده است فاقد اطلاعات زمانبندی بوده و همچنان نویز در آن مستتر است. در نتیجه نیاز به بازسازی داده بوده و به منظور اینکه

¹ Fiber To The Home

² IrDA compatible serial ports

³ Dispersion

⁴ Regenerating



شکل ۲-۱: ساختار کلی یک گیرنده نوری نوعی

پردازش‌های بعدی به صورت سنکرون انجام شوند، اطلاعات زمان‌بندی (یک کلاک) باید از آن استخراج شود. بخش بازسازی، داده بازیافت شده و کلاک را تحویل خواهد داد.

در طول سالیان گذشته، تحولات اساسی در ساختار بلوک‌های پایه شکل ۲-۱ رخ داده است. اگر این مدارها بر روی یک تراشه واحد و با فناوری CMOS طراحی شوند، توان مصرفی و هزینه بشدت کاهش می‌یابد [۳]. در راه رسیدن به این منظور، مواردی همچون نویز، سرعت، سطح ولتاژ تغذیه و سیگنال‌های تزویج شده از زیر لایه مشکلات زیادی را فراروی طراحان قرار می‌دهد. کلید دستیابی به یک تراشه واحد سلیکانی با قابلیت بالا حل این مشکلات می‌باشد.

۳-۱- روش تحقیق

این رساله طراحی یک گیرنده نوری با نرخ دریافت ده گیگا بیت بر ثانیه (10 Gb/s) در فناوری 130 نانومتر سی‌ماس (130 nm CMOS) را گزارش می‌دهد. بدین منظور در طی فصل‌های آتی ابتدا کلیه روش‌هایی که در طراحی هر یک از زیربخش‌های گیرنده نامبرده تاکنون بکار گرفته شده است تا حد امکان نامبرده و مورد بررسی قرار می‌گیرند. سپس اندیشه‌هایی برای طراحی بهینه و بهبود عملکرد هر یک از اجزا مطرح خواهد شد. نتایج ارزیابی عملکرد ساختارهای جدید در انتهای هر فصل ارائه خواهد شد.

برای اینکه بتوان عملکرد بخش‌های مداری را به طور نسبتاً دقیق سنجید یک آشکارساز نوری بهمنی به طور کامل مدلسازی مداری شده است. فصل دوم روش و نتایج این مدل را ارائه می‌کند. فصل‌های سوم و چهارم مراحل که برای طراحی دو قسمت اصلی بخش تقویت یعنی «تقویت‌کننده هدایت انتقالی» و «تقویت‌کننده حدی» طی شده است را به ترتیب در بر می‌گیرند. طراحی بخش بازسازی به تفصیل در فصل پنجم بیان شده است. در پایان، جمع‌بندی و پیشنهادات در فصل ششم آمده است.