بسم الله الرحمن الرحیم

دانشکده فنی

گروه برق

گرایش الکترونیک

طراحی وشبیه‌سازی مولد سیگنال آنالوگ بر روی تراشه

از:

صنم سهرابی

اساتید راهنما:

دکتر راهبه نیارکی

دکتر میرمنصور ضیابری

استاد مشاور:

مهندس بهمن زنج

شهریور۸۹

تقدیم

به

پدر، مادر و همسر عزیزم

تشکر وقدردانی

سپاس یزدان پاک را که همواره یاریم کرد و شوق یادگیری را در من پروراند. سپاسگزاری می کنم از پدر، مادر و همسرم که سختی‌ها را با یاری آنها پشت سر گذاشتم. همچنین، نهایت تشکر وقدردانی را از استادان محترم، سرکار خانم دکتر نیارکی و جناب آقای دکتر ضیابری دارم که با راهنمایی‌های بی‌دریغ خود مرا در این راه همراهی کردند.

در پایان از تمامی اساتید گروه الکترونیک دانشگاه گیلان سپاسگزاری و تشکر نموده و برای همهٔ این بزرگواران آرزوی موفقیت و سلامتی دارم.

فهرست مطالب

عنوان **صفحه**

چکیده فارسی ..... ص

چکیده انگلیسی ..... ض

فصل ۱ – مقدمه ۱

۱-۱-پیشگفتار ۱

۱-۲-انگیزه و اهداف پایان‌نامه ۱

۱-۳-ساختار پایان‌نامه ۲

فصل ۲ - روش‌های تولید سیگنال آنالوگ در تراشه ۴

۲-۱-مقدمه ۴

۲-۲-تولید سیگنال آنالوگ با استفاده از فیلتر کردن یک سیگنال متناوب ۴

۲-۳- تولید سیگنال آنالوگ با استفاده از DAC ۶

۲-۳-۱- جدول جستجوی ROM ۷

۲-۳-۲- استفاده از فیلتر IIR ۸

۲-۳-۳- الگوریتم محاسبه‌گر دیجیتال چرخشی هماهنگ(CORDIC) ۱۰

۲-۴- تولید سیگنال آنالوگ با استفاده از مدولاسیون دلتا-سیگما ۱۲

۲-۴-۱- بیش‌نمونه‌برداری بدون شکل‌دهی به نویز ۱۴

۲-۴-۲- بیش‌نمونه‌برداری همراه با شکل‌دهی به نویز ۱۶

۲-۴-۳- تولید سیگنال آنالوگ با استفاده از تغییر عملکرد و پارامترهای موجود در یک رشته بیت ۱۸

۲-۵- نتیجه‌گیری ۱۹

فصل ۳- مدولاتور سیگما- دلتای مناسب ۲۰

۳-۱- مقدمه ۲۰

فهرست مطالب

عنوان **صفحه**

۳-۲- مبدل‌های دلتا-سیگما ۲۱
۳-۳-مقایسه مبدل‌های بیش‌نمونه‌بردار و نرخ نایکوئیست ۲۱
۳-۳-۱- بیش‌نمونه‌برداری ۲۲
۳-۴- معیار سنجش عملکرد یک مبدل ۲۲
۳-۵- مدولاتورهای دلتا-سیگما ۲۳
۳-۵-۱- مدولاتور دلتا-سیگمای گسسته و پیوسته ۲۴
۳-۵-۲- مدلسازی نویز کوانتیزاسیون ۲۴
۳-۶- مدولاتورهای تک-حلقه دلتا-سیگمای مرتبه بالا ۲۶
۳-۶-۱- ساختار مدولاتورهای تک-حلقه با مسیرهای فیدبک وزن‌دار توزیع شده(DWFB) ۲۷
۳-۶-۲- ساختارمدولاتور تک-حلقه با مسیرهای پیشخور وزن‌دار توزیع شده(DWFF) ۲۸
۳-۷- ساختار مدولاتورهای چندحلقه یا کسکید ۲۹
۳-۸- مدولاتورهای دلتا-سیگما برای کاربردهای باند وسیع و دقت بالا ۳۱
۳-۸-۱- مدولاتور دلتا-سیگما با ساختار اعوجاج پایین ۳۱
۳-۸-۲- مدولاتور تک-حلقه دلتا-سیگما با کوانتیزاسیون چندبیتی-تک‌بیتی ۳۲
۳-۸-۳- ساختار مدولاتور تک-حلقه دلتا-سیگمای مرتبه بالا با نمونه‌برداری دوتایی ۳۳
۳-۸-۴- ساختار لسلی-سینگ ۳۵
۳-۸-۵- مدولاتور دلتا-سیگما با ساختار مختلط ۳۵
۳-۸-۶- ساختار مدولاتور دلتا-سیگما-خط لوله‌ای ۳۶
۳-۹- نتیجه‌گیری ۳۷
فصل ۴- شبیه‌سازی سیستمی مدولاتور دلتا-سیگمای اعوجاج پایین ۳۹
۴-۱- مقدمه ۳۹

فهرست مطالب

عنوان **صفحه**

۴-۲- انتخاب مرتبه مناسب برای مدولاتور ۳۹

۴-۳- ساختار مدولاتور اعوجاج پایین از مرتبه پنجم..... ۴۲

۴-۳-۱-مشخصه‌های مدولاتور ۴۳

۴-۳-۲-تابع تبدیل نویز..... ۴۴

۴-۳-۲-۱-تابع تبدیل نویز با ساختار FIR ۴۵

۴-۳-۲-۲-تابع تبدیل نویز با ساختار IIR..... ۴۶

۴-۳-۳-پایداری..... ۵۰

۴-۴- نتیجه‌گیری ۵۲

فصل ۵- پیاده‌سازی مداری تولید سیگنال آنالوگ به روش دلتا-سیگما..... ۵۳

۵-۱- مقدمه..... ۵۳

۵-۲- قسمت‌های مشترک در پیاده‌سازی مداری..... ۵۳

۵-۲-۱- تقویت‌کننده بکاررفته در مدولاتور..... ۵۴

۵-۲-۱-۱- مدارهای فیدبک مد-مشترک تقویت‌کننده..... ۵۶

۵-۲-۱-۲- مدار بایاس تقویت‌کننده..... ۵۷

۵-۲-۲- کوانتایزر..... ۵۹

۵-۲-۲-۱- جمع‌کننده سوئیچ-خازنی..... ۵۹

۵-۲-۲-۲- مقایسه‌گرها..... ۶۰

۵-۲-۲-۳- پیش‌تقویت‌کننده..... ۶۱

۵-۲-۲-۴- لچ Regenerative..... ۶۲

۵-۲-۲-۵- لچ SR..... ۶۳

۵-۳- پیاده‌سازی مدولاتور..... ۶۴

فهرست مطالب

عنوان **صفحه**

۵-۳-۱- مدولاتور مرتبه اول ۶۴
۵-۳-۲- مدولاتور مرتبه دوم ۶۵
۵-۳-۳-مدولاتور مرتبه سوم ۶۶
۵-۳-۴- مدولاتور مرتبه چهارم ۶۷
۵-۳-۵- مدولاتور مرتبه پنجم ۶۷
۵-۳-۵-۱- محاسبه اندازه خازن‌های نمونه‌برداری ۶۸
۵-۳-۵-۲- انتگرال‌گیر طبقه اول ۶۹
۵-۳-۵-۳- انتگرال‌گیر طبقه دوم ۷۰
۵-۳-۵-۴- پیاده‌سازی فیلتر IIR مرتبه دوم ۷۱
۵-۳-۵-۵- انتگرال‌گیر طبقه چهارم ۷۳
۵-۴- فیلترکردن خروجی مدولاتور ۷۴
۵-۴-۱- فیلتر RC ۷۴
۵-۴-۲- مدار معادل سوئیچ-خازنی فیلتر RC ۷۶
۵-۵- نتایج شبیه‌سازی ۷۹
۵-۶- نتیجه‌گیری ۸۵
فصل ۶ – نتیجه‌گیری و پیشنهاد برای ادامه کار ۸۶
۶-۱- مقدمه ۸۶
۶-۲- پیشنهاد برای ادامه کار ۸۶
مراجع ۸۷
ضمیمه الف ۹۱

فهرست جدول‌ها

جدول (۲-۱) : رابطهٔ حذف هارمونیک‌ها با مقدار اشباع، در تبدیل شکل موج مثلثی به ذوزنقه‌ای ۶

جدول (۴-۱) : نتایج حاصل از شبیه‌سازی مدولاتور با ساختار اعوجاج پایین از مرتبه‌های مختلف ۴۲

جدول(۴-۲) : ضرایب تابع NTF از نوع FIR ۴۵

جدول (۴-۳) : ضرایب مستقل مدولاتور برای OSR=۸ ..... ۴۹

جدول (۴-۴) : ضرایب مستقل مدولاتور برایOSR=۱۶ ..... ۴۹

جدول (۵-۱) : مشخصات تقویت‌کننده عملیاتی انتگرال‌گیر اول ۵۶

جدول (۵-۲) : ابعاد ترانزیستورهای تقویت‌کننده عملیاتی ۵۶

جدول (۵-۳) : مقادیر خازن‌های مدار مد-مشترک ۵۷

جدول (۵-۴) : ابعاد ترانزیستورهای مدار بایاس تقویت‌کننده عملیاتی ۵۸

جدول (۵-۵) مقادیر خازن‌های جمع‌کننده قبل از کوانتایزر ۶۰

جدول (۵-۶) : ابعاد ترانزیستورهای پیش‌تقویت‌کننده ۶۲

جدول (۵-۷) : ابعاد ترانزیستورهای لچ Regenerative ۶۳

جدول (۵-۸) : ابعاد ترانزیستورهای مدار لچ SR ۶۴

جدول (۵-۹) : ابعاد ترانزیستورها و مقادیر خازن‌های مدولاتور مرتبه اول ۶۵

جدول (۵-۱۰) : ابعاد ترانزیستورها و مقادیر خازن‌های مدولاتور مرتبه دوم ۶۶

جدول (۵-۱۱) : ابعاد ترانزیستورها و مقادیر خازن‌های مدولاتور مرتبه سوم ۶۶

جدول (۵-۱۲) : ابعاد ترانزیستورها و مقادیر خازن‌های مدولاتور مرتبه چهارم ۶۷

جدول (۵-۱۳) : مقادیر خازن‌های نمونه‌برداری ۶۹

جدول (۵-۱۴) : ابعاد خازن‌ها و ترانزیستورهای مدار انتگرال‌گیر اول ۷۰

جدول (۵-۱۵) : ابعاد خازن‌ها و ترانزیستورهای مدار انتگرال‌گیر دوم ۷۱

جدول (۵-۱۶) : مقادیر خازن‌های فیلتر IIR ۷۲

فهرست جدول‌ها

جدول (۵-۱۷) : ابعاد ترانزیستورهای فیلتر IIR ۷۳

جدول (۵-۱۸) : ابعاد سوئیچ‌ها و خازن‌های فیلتر ۷۹

جدول (۵-۱۹) : مقایسه مشخصات سیگنال سینوسی بدست آمده از مدار با مدولاتور مرتبه اول تا پنجم ۸۵

جدول (الف-۱) : مبدل‌های خط-لوله‌ای با دقت بالای گزارش شده در سال‌های اخیر ۹۱

جدول (الف-۲) : مبدل‌های دلتا-سیگما با نرخ نایکوئیست بزرگتر از ۲ مگاهرتز ۹۲

فهرست شکل‌ها

شکل (۲-۱) : ساختار مولد سیگنال آنالوگ روی تراشه به روش فیلترکردن ۶

شکل (۲-۲) : استفاده از شمارندهٔ آدرس. مدار (الف)-با فر کانس کلاک متغیر. مدار(ب)- با فرکانس کلاک ثابت ۸

شکل (۲-۳) : طرح بلوکی اسیلاتور بازگشتی مرتبهٔ دوم ۹

شکل (۲-۴) : اسیلاتور مرتبهٔ دوم با ورودی صفر ۱۰

شکل (۲-۵) : شمای کلی روش بیش‌نمونه‌برداری و مدولاسیون دلتا-سیگما ۱۳

شکل (۲-۶) : یک سیستم بیش‌نمونه‌برداری بدون شکل‌دهی به نویز ۱۵

شکل (۲-۷) : ساختار مدولاتور دلتا-سیگما ۱۶

شکل (۲-۸) : ساختار مدولاتور دلتا-سیگمای مرتبهٔ اول ۱۷

شکل (۳-۱) : ساختارهای مختلف ADC برحسب دقت و پهنای باند ۲۰

شکل (۳-۲) : دیاگرام کلی یک مبدل دلتا-سیگما ۲۴

شکل (۳-۳) : (الف) مدولاتور دلتا-سیگمای گسسته (ب) مدولاتور دلتا-سیگمای پیوسته ۲۴

شکل (۳-۴) : ساختار مدولاتور دلتا-سیگمای گسسته و مدل خطی کوانتایزر ۲۵

شکل(۳-۵) : ساختار یک مدولاتور مرتبه بالای تک-حلقه با مسیرهای فیدبک وزن‌دار توزیع شده ۲۷

شکل(۳-۶) : ساختارمدولاتور تک-حلقه با مسیرهای پیشخور وزن‌دار توزیع شده ۲۹

شکل(۳-۷) : ساختار مدولاتور چند-حلقه یا کسکید ۳۰

شکل (۳-۸) : مدولاتور دلتا-سیگما با ساختار اعوجاج پایین ۳۲

شکل (۳-۹) : مدولاتور تک-حلقه دلتا-سیگما با کوانتیزاسیون چندبیتی-تک بیتی ۳۳

شکل (۳-۱۰) : مدار نمونه‌بردار Double Sampling ۳۴

شکل (۳-۱۱) : ساختار مدولاتور تک-حلقه دلتا-سیگما مرتبه بالا با نمونه برداری دوتایی ۳۴

شکل (۳-۱۲) : ساختارلسلی-سینگ ۳۵

شکل (۳-۱۳) : مدولاتور دلتا-سیگما با ساختار مختلط ۳۶

شکل(۳-۱۴) :ساختار مدولاتور دلتا-سیگما-خط لوله‌ای ۳۷

فهرست شکل‌ها

شکل (۴-۱) : مدولاتور دلتا-سیگما با ساختار اعوجاج پایین ۳۹

شکل (۴-۲) : ساختار مرتبه اول مدولاتور اعوجاج پایین ۴۰

شکل (۴-۳) : ساختار مرتبه دوم مدولاتور اعوجاج پایین ۴۰

شکل (۴-۴) : ساختار مرتبه سوم مدولاتور اعوجاج پایین ۴۱

شکل (۴-۵) : ساختار مرتبه چهارم مدولاتور اعوجاج پایین ۴۱

شکل (۴-۶) : ساختار مرتبه پنجم مدولاتور اعوجاج پایین ۴۱

شکل (۴-۷) : مقدار تابع V_{in}/V_{ref} بر حسب تغییر بیت‌های کوانتایزر ۴۶

شکل (۴-۸) : بیشینه سیگنال(الف) ورودی مدولاتور و (ب) انتگرالگیر اول برحسب تغییر بیت‌های کوانتایزر به ازای OSR=۸و OSR=۱۶ ..... ۴۸

شکل (۴-۹) : طیف خروجی مدولاتور دلتا-سیگما برای OSR=۱۶،۸ ..... ۴۹

شکل (۴-۱۰) : مدل خطی کوانتیزر با بهره K ۵۰

شکل (۴-۱۱) : مکان هندسی قطب‌های تابع NTF بازاء تغییر بهره کوانتایزر ۵۱

شکل (۵-۱) : زمان‌بندی کلاک سوئیچ‌ها ۵۴

شکل (۵-۲) : آرایش تقویت‌کننده عملیاتی دو طبقه استفاده شده در مدولاتور ۵۵

شکل (۵-۳) : مدار مد-مشترک تقویت‌کننده (الف) طبقه اول (ب) طبقه دوم ۵۷

شکل(۵-۴) : مدار بایاس تقویت‌کننده اصلی ۵۸

شکل (۵-۵) : پاسخ فرکانسی تقویت‌کننده ۵۹

شکل (۵-۶) : پیاده‌سازی جمع‌کننده در ورودی کوانتایزر ۵۹

شکل (۵-۷) : ساختار یک واحد مقایسه کننده ۶۱

شکل (۵-۸) : مدار نردبان تقسیم مقاومتی ۶۱

شکل (۵-۹) : مدار پیش‌تقویت‌کننده ۶۲

شکل (۵-۱۰) : مدار لچ Regenerative ۶۳

فهرست شکل‌ها

شکل (۵-۱۱) : مدار لچ SR ۶۴

شکل (۵-۱۲) : ساختار مداری مدولاتور مرتبه اول ۶۵

شکل (۵-۱۳) : ساختار مداری مدولاتور مرتبه دوم ۶۵

شکل (۵-۱۴) : ساختار مداری مدولاتور مرتبه سوم ۶۶

شکل (۵-۱۵) : ساختار مداری مدولاتور مرتبه چهارم ۶۷

شکل (۵-۱۶) : ساختار مداری مدولاتور مرتبه پنجم ۶۷

شکل (۵-۱۷) : مدل کردن نویز مداری در یک مدولاتور دلتا-سیگما ۶۸

شکل (۵-۱۸) : مدار انتگرال‌گیر اول ۷۰

شکل (۵-۱۹) : مدار انتگرال‌گیر دوم ۷۱

شکل (۵-۲۰) : دیاگرام تفکیک شده فیلتر IIR ۷۱

شکل (۵-۲۱) : تحقق فیلتر IIR مرتبه دوم با یک تقویت‌کننده ۷۲

شکل (۵-۲۲) : مدار انتگرال‌گیر انتهایی ۷۳

شکل (۵-۲۳) : حالت کلی از یک فیلتر RC ۷۴

شکل (۵-۲۴) : فیلتر RC با خازن و مقاومت موازی ۷۵

شکل (۵-۲۵) : مدل سوئیچ-خازنی یک مقاومت ۷۷

شکل (۵-۲۶) : شبیه‌سازی سوئیچ-خازنی یک مقاومت ۷۸

شکل (۵-۲۷) : مدار معادل نهایی سوئیچ ۷۸

شکل (۵-۲۸) : مدار سوئیچ-خازنی معادل فیلتر طراحی شده ۷۹

شکل (۵-۲۹) : شکل موج خروجی مدولاتور ۷۹

شکل (۵-۳۰) : شکل موج سینوسی حاصل از مدار مولد سیگنال آنالوگ بامدولاتور مرتبه اول ۸۰

شکل (۵-۳۱) : طیف سینوسی حاصل از مدار مولد سیگنال آنالوگ بامدولاتور مرتبه اول ۸۰

شکل (۵-۳۲) : دامنه هارمونیک‌های موج سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه اول ۸۰

فهرست شکل‌ها

شکل (۵-۳۳) : شکل موج سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه دوم..... ۸۱

شکل (۵-۳۴) : طیف سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه دوم..... ۸۱

شکل (۵-۳۵) : دامنه هارمونیک‌های موج سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه دوم..... ۸۱

شکل (۵-۳۶) : شکل موج سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه سوم..... ۸۲

شکل (۵-۳۷) : طیف سینوسی حاصل از مدار مولد سیگنال سینوسی با مدولاتور مرتبه سوم..... ۸۲

شکل (۵-۳۸) : دامنه هارمونیک‌های موج سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه سوم..... ۸۲

شکل (۵-۳۹) : شکل موج سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه چهارم..... ۸۳

شکل (۵-۴۰) : طیف سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه چهارم..... ۸۳

شکل (۵-۴۱) : دامنه هارمونیک‌های موج سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه چهارم..... ۸۳

شکل (۵-۴۲) : شکل موج سینوسی حاصل از مولد سیگنال آنالوگ با مدولاتور مرتبه پنجم..... ۸۴

شکل (۶-۴۳) : طیف سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه پنجم..... ۸۴

شکل (۵-۴۴) : دامنه هارمونیک‌های موج سینوسی حاصل از مدار مولد سیگنال آنالوگ با مدولاتور مرتبه دوم..... ۸۴

چکیده

طراحی و شبیه‌سازی مولد سیگنال آنالوگ در تراشه

صنم سهرابی

امروزه با پیشرفت فن‌آوری ساخت تراشه، آزمون هسته‌های مختلف جاسازی شده در تراشه به صورت یک مساله اساسی مطرح شده است. به‌رغم پیشرفت آزمون هسته‌های دیجیتال روی تراشه، مساله آزمون هسته‌های آنالوگ همچنان یکی از مسائل مهم در این زمینه می‌باشد. از مشکلات آزمون هسته‌های آنالوگ می‌توان به پرهزینه بودن تولید سیگنال آزمون لازم، حساسیت مدارات آنالوگ نسبت به نویز و اثرات بارگذاری اشاره کرد. در این زمینه روش‌های خود-آزمون-داخلی به‌عنوان جایگزینی برای استفاده از ATEهای گران‌قیمت خارجی بسیار مفید و موثر است. اساس کار در روش‌های خود-آزمون-داخلی تولید سیگنال ورودی آزمون، اعمال آن به مدار تحت آزمون و ارزیابی سیگنال خروجی می‌باشد.

این پایان‌نامه در راستای تولید سیگنال ورودی آزمون مناسب برای روش های خود-آزمون-داخلی است. با بررسی‌های انجام داده روی مبدل‌های دلتا-سیگما که در تحقیقات اخیر مورد استفاده قرار گرفته‌اند، دریافتیم که تعداد زیادی از مبدل‌های دلتا-سیگما پهنای باندی کمتر از ۵MHz دارند. بنابراین به تولید یک سیگنال آنالوگ سینوسی با فرکانس ۲MHz در داخل تراشه می‌پردازیم که می‌تواند در خود-آزمون-داخلی مبدل‌های دلتا-سیگمای جاسازی شده در تراشه سیستمی مورد استفاده قرار گیرد. برای تولید سیگنال آنالوگ، پس از بررسی مراتب مختلف مدولاتورهای تک-حلقه دلتا-سیگما با ساختار اعوجاج پایین از مدولاتور مرتبه ۵ استفاده نمودیم. خروجی این مدولاتور، نسبت سیگنال به نویز برابر با ۹/۱۰۳ دسی‌بل دارد و دقت این مدولاتور با درنظر گرفتن نویز کوانتایزر برابر ۱۵ بیت است. خروجی این مدولاتور توسط یک فیلتر مرتبه پایین فیلتر شده و سیگنال آنالوگی با SFDR برابر ۵/۴۴ دسی‌بل و THD برابر ۴/۸۸ دسی‌بل به دست می‌آید. شبیه‌سازی مدارات مولد سیگنال آنالوگ در نرم افزار ADS، با تکنولوژی ۱۸/۰ µm و در ولتاژ تغذیه ۵/۱ ولت انجام شده است.

کلیدواژه: خود-آزمون-داخلی، سیگنال تحریک، مدولاتور دلتا-سیگما، مدولاتور دلتا-سیگمای اعوجاج پایین و مولد سیگنال آنالوگ

Abstract

Design and Simulation of On Chip Analog Signal Generator

Sanam Sohrabi

Nowadays, by growing of technology in manufacturing of chip, testing of different cores has been discussed as a basic problem. In this area, although, testing of digital cores has been developed, analog core testing has significant problems. We can point to some of analog core testing problems as high cost stimuli test generation, sensitivity to noise and loading effects. Built-in Self Test (BIST) methods are useful and effective as instead of expensive automatic test equipment (ATE).In general view BIST contains 3 basic steps: generating test stimuli, applying it to circuit under test and evaluating output response.

In this thesis, we present a suitable analog test signal generation for BIST application. By considering delta-sigma converters used in late researches, we observed the bandwidth of many converters is lower than 5MHz. So, we design an analog signal generator on chip to produce a sine wave signal with lower than 2 MHz frequency. The produced signal can be used in BIST application for embedded delta-sigma converters. To generate analog signal, after considering different orders of single-loop low disturbance delta-sigma modulators, we used fifth order modulator. Output of this modulator achieves 103.9 dB SNR and the resolution, with respect to quantized noise, equals 15bits. Output of this modulator is connected to a low order filter and we obtained an analog signal with 88.4 dB THD and 44.5 dB SFDR. The whole design is simulated in ADS software in a 0.18μm technology and 1.5 Volts power supply.

Keywords: Built-in Self Test, Stimulus Signal, Delta-Sigma Modulator, Low Disturbance Delta-Sigma Modulator, Analog Signal Generator.

فصل ۱- مقدمه

۱-۱-پیشگفتار

با پیشرفت تکنولوژی ساخت تراشه و مجتمع‌سازی، آزمون و تست واحدهای مختلف موجود در تراشه به صورت داخلی یک نیاز روزافزون است. در این میان، تست هسته‌های دیجیتال به سرعت پیشرفت نمود و نیاز را در این قسمت مرتفع ساخت. اما در زمینه آزمون هسته‌هایی که برای تست نیاز به سیگنال آنالوگ دارند مانند مبدل‌های آنالوگ به دیجیتال [1] (ADC) ، به دلیل مشکلات استفاده از مدارهای آنالوگ مانند حساسیت به نویز بالا و حجم زیاد پردازش، همچنان نیاز به کار بیشتر احساس می‌شود. یکی از این نیازها تولید سیگنال آنالوگ جهت تست این هسته‌ها است.

در این پایان‌نامه روش‌های مختلف تولید سیگنال آنالوگ مورد بررسی قرار گرفته است. از آنجایی‌که سعی براین بوده که روش انتخابی حتی‌الامکان از امکانات موجود در تراشه استفاده کند و نیازی به دستگاه‌های تست خارج از تراشه نداشته باشد، در میان روش‌های مختلف، روش استفاده از دلتا-سیگما برگزیده شده و در این پایان‌نامه به معرفی و شبیه‌سازی آن پرداخته‌ایم.

۱-۲- انگیزه و اهداف پایان‌نامه

مبدل‌های آنالوگ به دیجیتال به‌عنوان یک ابزار در تبدیل سیگنال از حوزه آنالوگ به دیجیتال به‌کار می‌روند تا بتوان از تکنیک‌های پردازش سیگنال دیجیتال، در پردازنده‌های سرعت بالا استفاده کرد. این مبدل‌ها امروزه دارای کاربردهای فراوانی در صنایع ارتباطی، لوازم اندازه‌گیری، تجهیزات پزشکی و غیره هستند.

با توجه به اینکه فرکانس موردنیاز برای کار هسته‌های مختلف از جمله مبدل‌های آنالوگ به دیجیتال رو به افزایش است،

[1] Analog to Digital Converter

بنابراین فرکانس سیگنال آنالوگ تولید شده برای آزمون آنها نیز بایستی تا حد امکان بالا باشد. جهت تعیین فرکانس سیگنالی که بتواند مبدل‌های بیشتری را تحت آزمون قرار دهد، تعدادی از مبدل‌های خط-لوله‌ای[1] و مبدل‌های دلتا-سیگما که دارای سرعت و دقت بالایی هستند، در ضمیمه الف مورد بررسی قرار گرفته‌اند. این مبدل‌ها در سال‌های اخیر موارد استفاده زیادی داشته‌اند.

بررسی مبدل‌های خط-لوله‌ای نشان می‌دهد که این نوع مبدل‌ها دارای پهنای باند بالایی هستند. اما، در این نوع مبدل‌ها توان مصرفی و مساحت لازم برای پیاده‌سازی در تراشه، با افزایش دقت مبدل به طور قابل ملاحظه‌ای افزایش می‌یابد. همچنین این نوع مبدل‌ها، نسبت به اثرات غیرایده‌آلی مدارهای آنالوگ از جمله بهره DC تقویت‌کننده‌ها و عدم تطبیق بین عناصر فعال و غیرفعال حساسیت بیشتری از خود نشان می‌دهند و دقت واقعی این نوع مبدل‌ها کمتر از ۱۲/۵بیت است.

با بررسی‌های انجام شده روی مبدل‌های دلتا-سیگما که در تحقیقات اخیر مورد استفاده قرار گرفته‌اند و نتایج آن در جدول (الف-۲) ضمیمه الف بیان شده است، می‌توان دریافت که تعداد زیادی از مبدل‌های دلتا-سیگما پهنای باندی کمتر از ۵MHz دارند. برای آزمون این مبدل‌ها به سیگنال آنالوگی با فرکانس کمتر از ۲/۵MHz نیاز است.

در این پایان‌نامه با توجه به بررسی‌های انجام شده، به تولید یک سیگنال آنالوگ سینوسی با فرکانس ۲MHz در داخل تراشه می‌پردازیم. این سیگنال می‌تواند در خود-آزمون-داخلی مبدل‌های دلتا-سیگمای جاسازی شده در تراشه سیستمی مورد استفاده قرار گیرد. برای تولید سیگنال آنالوگ، پس از بررسی مراتب مختلف مدولاتورهای تک-حلقه دلتا-سیگما با ساختار اعوجاج پایین از مدولاتور مرتبه ۵ استفاده نمودیم. خروجی این مدولاتور، نسبت سیگنال به نویز برابر با ۱۰۳/۹ دسی‌بل دارد و دقت این مدولاتور با درنظر گرفتن نویز کوانتایزر برابر ۱۵ بیت است. خروجی این مدولاتور توسط یک فیلتر مرتبه پایین فیلتر شده و سیگنال آنالوگ با SFDR برابر ۴۴/۵ دسی‌بل و THD برابر ۸۸/۴ دسی‌بل بدست آوردیم. شبیه‌سازی مدارهای مولد سیگنال آنالوگ در نرم افزار ADS، با تکنولوژی ۰/۱۸ µm و در ولتاژ تغذیه ۱/۵ ولت انجام شده است.

۱-۳-ساختار پایان‌نامه

در فصل دوم این پایان‌نامه به معرفی برخی انواع روش‌های تولید سیگنال آنالوگ در تراشه پرداخته و مزایا و معایب هر یک را بررسی می‌کنیم. در انتها ساختار مناسب برای تولید سیگنال آنالوگ که بر اساس استفاده از مدولاتور دلتا-سیگما است ارائه می‌شود.

[1] Pipeline

در فصل سوم، انواع مدولاتورهای سیگما- دلتا شامل گسسته و پیوسته و انواع مناسب برای پهنای باند وسیع و دقت بالا معرفی شده و کاربردها و محدودیت‌های آنها بررسی می‌شود. سپس ساختار مدولاتور مناسب برای تولید سیگنال آنالوگ به روش دلتا-سیگما معرفی می‌گردد.

در فصل چهارم، مدولاتور اعوجاج پایین به صورت سیستمی در نرم افزار مطلب شبیه‌سازی می‌شود که شامل پیاده‌سازی مدولاتور در مراتب مختلف از مرتبه اول تا پنجم و انتخاب مرتبه مناسب است.

در فصل پنجم، پیاده‌سازی روش دلتا-سیگما برای تولید سیگنال آنالوگ به صورت مداری در نرم افزار ADS ارائه شده و تمامی قسمت‌های مختلف مداری به صورت جداگانه توضیح داده می‌شوند. فصل ششم شامل نتایج شبیه‌سازی و پیشنهاد برای ادامه کار می‌باشد.

فصل ۲ - روش‌های تولید سیگنال آنالوگ در تراشه

۲-۱-مقدمه

در این فصل، برخی از روش‌های تولید سیگنال آنالوگ در تراشه مورد بررسی قرار می‌گیرند. از جمله این روش‌ها، استفاده از فیلتر کردن سیگنال آنالوگ، روش‌های مبنتی براستفاده از مبدل دیجیتال به آنالوگ (DAC)[1] و همچنین روش‌های مبتنی براستفاده از مدولاسیون دلتا-سیگما مورد بررسی قرار گرفته و روش مناسب انتخاب می‌شود.

۲-۲- تولید سیگنال آنالوگ با استفاده از فیلتر کردن یک سیگنال متناوب

یکی از روش‌های تولید سیگنال آنالوگ در تراشه ، استفاده از فیلترکردن یک سیگنال متناوب است که از خاصیت ضرایب طیفی شکل موج متناوب بهره می‌برد[۱][۲]. سیگنال مورد استفاده در این روش، کلاک یا شکل موج مثلثی موجود در تراشه است و به سهولت قابل تولید می‌باشند. اساس کار در این روش بدین ترتیب است که شکل موج متناوب $f(x)$ با دورهٔ تناوب T (تحت برقراری شرایط دیریکله) می‌تواند با سری فوریه نمایش داده شود که مجموعی نامحدود از شکل موجهای سینوسی و کسینوسی است:

$$f(x) = \frac{a_0}{2} + \sum_{k=1}^{\infty}\left(a_k \cos\left(\frac{2k\pi x}{T}\right) + b_k \sin\left(\frac{2k\pi x}{T}\right)\right) \qquad (۱-۲)$$

و ضرایب این بسط به صورت زیر به‌دست می‌آیند:

[1] Digital to Analog Converter