بسم الله الرحمن الرحيم

دانشکده فنی

گروه مهندسی برق

گرایش الکترونیک

طراحی یک تثبیت‌کننده ولتاژ با افت کم بر پایه تقویت‌کننده فیدبک جریان در فناوری CMOS

از:

رسول فتحی‌پور خرشکی

استاد راهنما:

دکتر علیرضا صابرکاری

شهریور ۱۳۹۱

تقدیم

به

دستان زحمتکش پدر

و

قلب مهربان مادرم

تشکر و قدردانی

قبل از هر کلامی باید از استاد ارجمندم جناب آقای دکتر علیرضا صابرکاری که در تهیه و تکمیل این پایان‌نامه از حمایت‌های بی‌دریغ ایشان بهره برده‌ام تشکر و قدردانی نمایم. همچنین از خانواده‌ام که در تمامی مراحل زندگی مشوق و پشتیبانم بوده‌اند سپاسگزارم.

فهرست مطالب

چکیده فارسی ..... ژ

چکیده انگلیسی ..... س

فصل اول ۱

مقدمه ۱

۱-۱ واحد مدیریت توان ۲

۱-۱-۱ ساختار کلی تثبیت‌کننده‌های ولتاژ خطی ۳

۱-۱-۲ تثبیت‌کننده‌های ولتاژ با افت‌کم (LDO) ۴

۱-۲ مشخصه‌های تثبیت‌کننده‌های ولتاژ با افت کم ۴

۱-۲-۱ مشخصه‌های استاتیکی ۴

۱-۲-۲ مشخصه‌های دینامیکی ۵

۱-۲-۳ مشخصه‌های فرکانس بالا ۶

۱-۲-۴ بازده و توان مصرفی ۷

۱-۳ ارتباط بین مشخصه‌ها و ملاحظات مهم درطراحی LDO ۷

۱-۳-۱ ساختار کلیLDO با خازن برون-تراشه‌ای ۸

۱-۳-۲ ساختار کلی LDOهای تمام مجتمع ۱۰

۱-۳-۳ محدودیت‌ها و مشکلات موجود ۱۱

۱-۴ ساختار پایان‌نامه ۱۱

فصل دوم ۱۲

مدارهای مد جریان ۱۲

۲-۱ مقدمه ۱۲

۲-۲ تقویت‌کننده‌های جریان پایه ۱۳

۲-۲-۱ آینه جریان ۱۳

۲-۲-۲ بافر جریان ۱۴

۲-۳ مدارهای ناقل جریان ۱۴
۲-۳-۱ ناقل جریان نسل اول (CCI) ۱۴
۲-۳-۲ ناقل جریان نسل دوم (CCII) ۱۵
۲-۳-۳ ناقل جریان نسل سوم (CCIII) ۱۷
۲-۴ کلاس بندی ناقل جریان بر اساس جریان استراحت ۱۸
۲-۵ کاربردهای مدارهای ناقل جریان ۱۹
۲-۶ انواع دیگر مدارهای مد جریان ۱۹
۲-۷ به‌کارگیری مدارهای مد جریان در LDO ۲۰
فصل سوم ۲۳
طراحی LDO با به‌کارگیری تقویت‌کننده جریان برای ایجاد مسیر سریع ۲۳
۳-۱ مقدمه ۲۴
۳-۲ مروری بر کارهای گذشته ۲۴
۳-۳ مسیر سریع و شبکه جداکننده قطب‌ها ۲۹
۳-۳-۱ به‌کارگیری بافر جریان برای پیاده‌سازی مسیر سریع ۳۰
۳-۳-۲ ضرب‌کننده‌های خازنی در فناوری CMOS ۳۳
۳-۳-۲-۱ ضرب‌کننده‌های خازنی در مد ولتاژ ۳۴
۳-۳-۲-۲ ضرب‌کننده‌های خازنی در مد جریان ۳۵
۳-۳-۲-۳ ضرب‌کننده‌های خازنی در مد جریان ارتقاء یافته ۳۶
۳-۳-۳ پیاده‌سازی مسیر سریع به‌عنوان یک طبقه بیرونی ۳۸
۳-۴ مدار LDO پیشنهادی ۳۹
۳-۴-۱ تحلیل AC ۳۹
۳-۴-۲ مقایسه رفتار دینامیکی ۴۱
فصل چهارم ۴۴
طراحی LDO بر پایه تقویت‌کننده مد جریان به‌عنوان تقویت‌کننده خطا ۴۴
۴-۱ مقدمه ۴۵

۴-۲ افزایش نرخ چرخش گره گیت ترانزیستور عبوری ۴۵
۴-۳ تکنیک‌های مؤثر در افزایش نرخ چرخش ۴۶
۴-۳-۱ به‌کارگیری تکنیک LCMFB ۴۷
۴-۳-۲ استفاده از تقویت‌کننده کلاس AB ۴۸
۴-۳-۲-۱ تقویت‌کننده کلاس AB در مد ولتاژ ۴۹
۴-۳-۲-۲ تقویت‌کننده کلاس AB در مد جریان ۵۰
۴-۳ تقویت‌کننده ترارسانایی مد جریان پیشنهادی ۵۱
۴-۴ مدار LDO پیشنهادی ۵۳
۴-۴-۱ تحلیل AC ۵۴
فصل پنجم ۵۶
نتایج شبیه‌سازی ۵۶
۵-۱ مقدمه ۵۷
۵-۲ مدار LDO معرفی شده در فصل ۳ ..... ۵۷
۵-۲-۱ مشخصه‌های استاتیکی ۵۷
۵-۲-۲ تحلیل AC ۵۹
۵-۲-۳ مشخصه‌های دینامیکی ۶۲
۵-۲-۴ مشخصه‌های فرکانس بالا ۶۴
۵-۲-۵ بازده و جریان خاموشی ۶۴
۵-۲-۶ خلاصه نتایج ۶۶
۵-۳ مدار LDO معرفی شده در فصل ۴ ..... ۶۶
۵-۳-۱ نتایج شبیه‌سازی با HSPICE ۶۷
۵-۳-۱-۱ مشخصه‌های استاتیکی ۶۷
۵-۳-۱-۲ تحلیل AC ۶۹
۵-۳-۱-۳ مشخصه‌های دینامیکی ۷۱
۵-۳-۱-۴ مشخصه‌های فرکانس بالا ۷۳

۵-۳-۱-۵ بازده و جریان خاموشی ۷۴
۵-۳-۱-۶ خلاصه نتایج ۷۶
۵-۳-۲ نتایج شبیه‌سازی با CADENCE ۷۶
۵-۳-۲-۱ نتایج شبیه‌سازی ۷۶
۵-۳-۲-۲ ترسیم Layout ۸۰
۵-۴ مقایسه نتایج ۸۱
فصل ششم ۸۲
نتیجه‌گیری و کارهای آینده ۸۲
۶-۱ نتیجه‌گیری ۸۳
۶-۲ کارهای آینده ۸۳
مراجع ۸۴

فهرست جدول‌ها

جدول ۳-۱ مقایسه نتایج ۴۳

جدول ۵-۱ ابعاد ترانزیستورهای LDO شکل ۳-۲۳..... ۵۷

جدول ۵-۲ خلاصه نتایج شبیه‌سازیLDO شکل ۳-۲۳..... ۶۶

جدول ۵-۳ ابعاد ترانزیستورهای LDO شکل ۴-۱۰..... ۶۷

جدول ۵-۴ خلاصه نتایج شبیه‌سازیLDO شکل ۴-۱۰..... ۷۶

جدول ۵-۵ مقایسه نتایج ۸۱

فهرست شکل‌ها

شکل ۱-۱ مبدل‌های dc-dc ۲

شکل ۱-۲ ساختارکلی تثبیت‌کننده‌های ولتاژ خطی ۳

شکل ۱-۳ ساختار یک LDO ۴

شکل ۱-۴ ارتباط پارامترها در رگولاسیون بار ۵

شکل ۱-۵ یک مدار مرجع Band-gap با ضریب حرارتی صفر در فناوری CMOS ۶

شکل ۱-۶ ساختار متداول یک LDO با خازن برون-تراشه‌ای ۸

شکل ۱-۷ نمودار تقریبی تابع تبدیل حلقه-باز LDO با خازن برون تراشه‌ای ۸

شکل۱-۸ پاسخ گذرای بار ۹

شکل ۱-۹ مدار معادل یک LDO تمام مجتمع جبران‌سازی نشده ۱۰

شکل ۲-۱ یک مدار آینه جریان ۱۳

شکل ۲-۲ تقویت‌کننده‌های ناوارونساز ۱۴

شکل ۲-۳ بلوک ناقل جریان نسل اول ۱۵

شکل ۲-۴ مدار ناقل جریان نسل اول ۱۵

شکل ۲-۵ بلوک ناقل جریان نسل دوم مثبت ۱۶

شکل ۲-۶ یک ناقل جریان نسل دوم مثبت ۱۶

شکل ۲-۷ بلوک ناقل جریان نسل سوم ۱۷

شکل ۲-۸ یک ناقل جریان نسل سوم در فناوری CMOS ۱۷

شکل ۲-۹ ناقل‌های جریان کلاس A ۱۸

شکل ۲-۱۰ ناقل‌های جریان کلاس AB ۱۹

شکل ۲-۱۱ ساختمان کلی یک CFA ۲۰

شکل ۲-۱۲استفاده از CFA به‌عنوان بافر در مدار LDO ۲۰

شکل ۲-۱۳ پاسخ گذرای بار در LDO معرفی شده در [۳۴] ۲۱

شکل ۲-۱۴ ساختمان کلی LDO معرفی شده در [۴] ۲۲

شکل ۳-۱ ساختار LDO معرفی شده در [۳۵] ۲۴

شکل ۳-۲ پاسخ فرکانسی LDO معرفی شده در [۳۵] با خازن بیرونی ۲۵
شکل ۳-۳ پاسخ فرکانسی LDO معرفی شده در [۳۵] بدون خازن بیرونی ۲۵
شکل ۳-۴ مدار LDO معرفی شده در [۳۷] ۲۶
شکل ۳-۵ مدار LDO معرفی شده در [۳۸] ۲۷
شکل ۳-۶ ساختار کلی LDO معرفی شده در [۲۰] ۲۷
شکل ۳-۷ مدار LDO معرفی شده در [۲۰] ۲۸
شکل ۳-۸ ساختار کلی LDOهای بر پایه‌ی FVF ۲۹
شکل ۳-۹ پیاده‌سازی مسیر سریع با قرار دادن در مدار LDO ۲۹
شکل ۳-۱۰ مدار معادل سیگنال کوچک LDO با بافر جریان ۳۰
شکل ۳-۱۱ پیاده سازی بافر جریان با استفاده از یک طبقه گیت-مشترک در مدار LDO ۳۱
شکل ۳-۱۲ جاسازی بافر جریان در تقویت‌کننده خطا ۳۲
شکل ۳-۱۳ پاسخ فرکانسی حلقه-باز LDO با بافر جریان جاسازی شده در تقویت‌کننده خطا ۳۲
شکل ۳-۱۴ پاسخ گذرای ولتاژ خروجی به ازای تغییر جریان خروجی ۳۳
شکل ۳-۱۵ ضرب‌کننده خازنی بر مبنای VCVS (مد ولتاژ) ۳۳
شکل ۳-۱۶ ضرب‌کننده خازنی بر مبنای CCCS (مد جریان) ۳۴
شکل ۳-۱۷ یک ضرب‌کننده خازنی در مد ولتاژ ۳۵
شکل ۳-۱۸ یک ضرب‌کننده خازنی در مد جریان ۳۵
شکل ۳-۱۹ ضرب‌کننده خازنی بر مبنای CCII ۳۶
شکل ۳-۲۰ ساختار کلی ضرب‌کننده‌های خازنی مد جریان ارتقاء یافته ۳۶
شکل ۳-۲۱ ضرب‌کننده خازنی بر پایه تقویت‌کننده جریان ۳۷
شکل ۳-۲۲ پاسخ فرکانسی مدار ضرب‌کننده خازنی بر پایه تقویت‌کننده جریان ۳۸
شکل ۳-۲۳ مدار LDO پیشنهادی ۳۹
شکل ۳-۲۴ مدار معادل سیگنال کوچک LDO پیشنهادی ۳۹
شکل ۳-۲۵ پاسخ فرکانسی حلقه-باز LDO پیشنهادی ۴۱
شکل ۳-۲۶ شکل موج‌های ولتاژ خروجی به ازای تغییرات جریان بار ۴۲
شکل ۴-۱ مدار LDO معرفی شده در [۴۸] ۴۶

شکل ۴-۲ تقویت‌کننده کلاس A مد ولتاژ ۴۶
شکل ۴-۳ به‌کارگیری تکنیک LCMFB در یک تقویت‌کننده کلاس A ۴۷
شکل ۴-۴ مشخصه انتقالی تقویت‌کننده شکل ۴-۳ ..... ۴۸
شکل ۴-۵ تقویت‌کننده ترارسانایی کلاس AB در مد ولتاژ ۴۹
شکل ۴-۶ تقویت‌کننده ترارسانایی کلاس AB معرفی شده در [۴۸] ۵۰
شکل ۴-۷ تقویت‌کننده ترارسانایی در مد جریان پیشنهادی ۵۱
شکل ۴-۸ مشخصه انتقالی تقویت‌کننده‌ها ۵۲
شکل ۴-۹ پاسخ گذرای تقویت‌کننده‌ها ۵۲
شکل ۴-۱۰ مدار LDO پیشنهادی ۵۳
شکل ۴-۱۱ مدار معادل سیگنال کوچک LDO پیشنهادی ۵۴
شکل ۴-۱۲ دیاگرام تقریبی تابع تبدیل حلقه باز LDO پیشنهادی ۵۵
شکل ۵-۱ رگولاسیون بار LDO شکل ۳-۲۳ به ازای V_{in}= ۲ ،۲/۵ V ۵۸
شکل ۵-۲ رگولاسیون خط LDO شکل ۳-۲۳ به ازای مقادیر مختلف جریان بار ۵۸
شکل ۵-۳ تغییر ولتاژ خروجی به‌ازای تغییر دما در LDO شکل ۳-۲۳ ..... ۵۹
شکل ۵-۴ اثر تغییر پروسه ساخت بر پاسخ فرکانسی LDO شکل ۳-۲۳ به ازای I_{out}=۰ ..... ۵۹
شکل ۵-۵ اثر تغییر پروسه ساخت بر پاسخ فرکانسی LDO شکل ۳-۲۳ به ازای I_{out}=۱ mA ۶۰
شکل ۵-۶ اثر تغییر پروسه ساخت بر پاسخ فرکانسی LDO شکل ۳-۲۳ به ازای I_{out}=۱۰۰ mA ۶۰
شکل ۵-۷ اثر تغییر R_b بر پاسخ فرکانسی LDO شکل ۳-۲۳ به ازای I_{out}=۱ mA ۶۱
شکل ۵-۸ اثر تغییر C_b بر پاسخ فرکانسی LDO شکل ۳-۲۳ به ازای I_{out}=۱ mA ۶۱
شکل ۵-۹ پاسخ گذرای LDO شکل ۳-۲۳ به تغییرات جریان بار ۶۲
شکل ۵-۱۰ پاسخ گذرای LDO شکل ۳-۲۳ به تغییرات ولتاژ خط به‌ازای I_{out}= ۱ mA ۶۳
شکل ۵-۱۱ پاسخ گذرای LDO شکل ۳-۲۳ به تغییرات ولتاژ خط به‌ازای I_{out}= ۱۰۰ mA ۶۳
شکل ۵-۱۲ میزان PSR مدار LDO شکل ۳-۲۳ به‌ازای جریان‌های متفاوت خروجی ۶۴
شکل ۵-۱۳ نمودار بازده در LDO شکل ۳-۲۳ ..... ۶۴
شکل ۵-۱۴ نمودار بازده جریانی در LDO شکل ۳-۲۳ ..... ۶۵

شکل ۵-۱۵ تغییرات جریان خاموشی به ازای تغییر جریان بار و ولتاژ ورودی در LDO شکل ۳-۲۳ ..... ۶۵
شکل ۵-۱۶ رگولاسیون بار LDO شکل ۴-۱۰ به ازای ۱/۲ V، ۱/۵ =V_{in} ۶۷
شکل ۵-۱۷ رگولاسیون خط LDO شکل ۴-۱۰ به‌ازای مقادیر مختلف جریان بار ۶۸
شکل ۵-۱۸ تغییر ولتاژ خروجی به‌ازای تغییر دما در LDO شکل ۴-۱۰ ..... ۶۸
شکل ۵-۱۹ پاسخ AC حلقه باز LDO شکل ۴-۱۰ ..... ۶۹
شکل ۵-۲۰ نمودار تغییرات حاشیه فاز به‌ازای مقادیر مختلف جریان بار و خازن خروجی ۶۹
شکل ۵-۲۱ اثر تغییرات فرایند ساخت بر روی حاشیه فاز ۷۰
شکل ۵-۲۲ اثر تغییر مقاومت‌های $R_{1,2}$ بر روی حاشیه فاز ۷۰
شکل ۵-۲۳ پاسخ گذرای LDO شکل ۴-۱۰ به تغییرات جریان بار ۷۱
شکل ۵-۲۴ پاسخ گذرای LDO شکل ۴-۱۰ به تغییرات جریان بار به‌ازای C_{out}=۵۰ pF ۷۱
شکل ۵-۲۵ پاسخ گذرای خط LDO شکل ۴-۱۰ به ازای I_{out}= ۱۰ µA ۷۲
شکل ۵-۲۶ پاسخ گذرای خط LDO شکل ۴-۱۰ به‌ازای C_{out}=۵۰ pF و I_{out}= ۱ mA ۷۲
شکل ۵-۲۷ میزان PSR مدار LDO شکل ۴-۱۰ به‌ازای I_{out}=۰ ، I_{out}=۱۰۰ mA ۷۳
شکل ۵-۲۸ میزان PSR مدار LDO شکل ۴-۱۰ به‌ازای C_{out}=۵۰ pF و I_{out}= ۱ mA ۷۳
شکل ۵-۲۹ تغییرات جریان خاموشی به ازای تغییر جریان بار و ولتاژ ورودی در LDO شکل ۴-۱۰ ..... ۷۴
شکل ۵-۳۰ نمودار بازده در LDO شکل ۴-۱۰ ..... ۷۴
شکل ۵-۳۱ نمودار بازده جریانی در LDO شکل ۴-۱۰ ..... ۷۴
شکل ۵-۳۲ نمودار بازده جریانی مدارهایLDO شکل‌های ۳-۲۳ و ۴-۱۰ به‌ازای جریان بار کوچکتر از ۱۰۰ µA ۷۵
شکل ۵-۳۳ مدار ترسیم شده‌ی LDO شکل ۴-۱۰ در محیط شماتیک ۷۷
شکل ۵-۳۴ بلوک معادل LDO شکل ۴-۱۰ در محیط شماتیک ۷۷
شکل ۵-۳۵ رگولاسیون بارLDO شکل ۴-۱۰ به ازای V_{in}= ۱/۲ V ۷۸
شکل ۵-۳۶ رگولاسیون خطLDO شکل ۴-۱۰ به‌ازای I_{out}= ۰ ..... ۷۸
شکل ۵-۳۷ پاسخ گذرای بار LDO شکل ۴-۱۰ به‌ازای C_{out}=۱۰۰ pF ۷۹
شکل ۵-۳۸ پاسخ گذرای خط LDO شکل ۴-۱۰ به ازای I_{out}= ۱۰ µA و C_{out}=۱۰۰ pF ۷۹
شکل ۵-۳۹ نمای Layout ۸۰

فهرست علائم اختصاری

CMOS : Complementary Metal–Oxide–Semiconductor

CC : Current Conveyor

CCI : First Generation Current Conveyor

CCII : Second Generation Current Conveyor

CCIII: Third Generation Current Conveyor

CDTA : Current Differential Transconductance Amplifier

CFA : Current Feedback Amplifier

COA : Current Operational Amplifier

CTA : Current mode Transconductance Amplifier

C_{OX} : Thin oxide capacitance per unit

ESR : Electro-Static Resistance

FOM : Figure Of Merit

FVF : Flipped Voltage Follower

GBW : Gain-bandwidth product

gm : Gate transconductance

γ : Bulk threshold parameter

L : Channel length

LCMFB : Local Common Mode Feedback

LDO : Low Dropout Regulator

λ : Channel length modulation parameter

μ : Mobility of carrier

NMOS : N-channel Metal Oxide Semiconductor

OTA : Operational Transconductance Amplifier

PDA : Personal Digital Assistant

PMOS : P-channel Metal Oxide Semiconductor

PSRR : Power Supply Rejection Ratio

SR : Slew Rate

TSMC : Taiwan Semiconductor Manufacture Company

VOA : Voltage-mode Operational Amplifier

چکیده

طراحی یک تثبیت‌کننده ولتاژ با افت کم بر پایه تقویت کننده فیدبک جریان در فناوری CMOS

رسول فتحی‌پور خرشکی

تثبیت‌کننده‌های ولتاژ با افت کم (LDO) یکی از بلوک‌های اصلی واحد مدیریت توان به شمار می‌روند. یک واحد مدیریت توان پیشرفته برای کاربردهای درون-تراشه‌ای به تعدادی تثبیت‌کننده ولتاژ به منظور راه‌اندازی المان‌ها و بلوک‌های عملیاتی نیاز دارد. تثبیت‌کننده‌های ولتاژ اغلب برای ایجاد یک ولتاژ ثابت و کم نویز به منظور تغذیه مدارهای آنالوگ به کار می‌روند. این ولتاژ باید در مقابل تغییرات جریان بار و ولتاژ خط پایدار باشد. در مقایسه با تثبیت‌کننده‌های خطی متداول، LDOها به‌سبب بازده بالایشان انتخاب مناسبی هستند. اکثر ساختارهای متداول LDO برای پایداری و کاهش ریپل ولتاژ خروجی از یک خازن بیرونی بزرگ در حدود چند میکرو فاراد استفاده می‌کنند. خازن‌های بیرونی تعداد پین‌های اتصال IC را افزایش می‌دهند و مانع از پیاده‌سازی مدار به‌صورت تمام مجتمع می‌شوند. بنابراین به منظور مجتمع‌سازی کامل مدار حذف خازن بیرونی ضروری است. اما این کار سبب افزایش میزان انحراف ولتاژ خروجی (ΔV_{out}) در پاسخ گذرا، هنگام تغییرات آنی جریان بار می‌شود. پاسخ گذرای LDO تا حد زیادی متأثر از نرخ چرخش گره گیت ترانزیستور عبوری (SR_G) است. در صورتی‌که SR_G خیلی کندتر از حاصل‌ضرب بهره-پهنای‌باند مدار باشد، ضربه‌های گذرا در ولتاژ خروجی به هنگام تغییرات سریع بار ظاهر می‌شود. اکثر مدارهای LDO از یک تقویت‌کننده عملیاتی مد ولتاژ به عنوان تقویت‌کننده خطا برای کنترل ترانزیستور عبوری استفاده می‌کنند. در حالی‌که تقویت‌کننده‌های مد ولتاژ اغلب از حاصل‌ضرب بهره-پهنای‌باند ثابت و نرخ چرخش محدود رنج می‌برند. ایده اصلی این پایان‌نامه به‌کارگیری تقویت‌کننده مد جریان به منظور ارتقاء نرخ چرخش گره گیت ترانزیستور عبوری است. به‌همین منظور در این پایان‌نامه دو تثبیت‌کننده ولتاژ پیشنهاد شده است. در ابتدا یک LDO تمام مجتمع CMOS معرفی می‌شود که در آن به منظور ارتقاء عملکرد دینامیکی از یک تقویت‌کننده جریان جاسازی شده در تقویت‌کننده خطا برای ایجاد یک مسیر سریع بین گره خروجی و گره گیت ترانزیستور عبوری استفاده شده است. این مسیر با تولید جریان کافی سبب سرعت بخشیدن به کنترل ترانزیستور عبوری می‌شود. مدار LDO پیشنهادی به کمک HSPICE در تکنولوژی ۰/۳۵ µm CMOS برای ایجاد ولتاژ خروجی ۱/۸ V به ازای ولتاژهای ورودی ۲ V تا ۳/۵ V طراحی و شبیه‌سازی شده است. این LDO قابلیت جریان‌دهی به محدوده وسیعی از بار بین ۰ تا ۱۰۰ mA را به ازای جریان خاموشی ۲۲ µA دارد. در ادامه یک LDO بدون نیاز به خازن بیرونی CMOS بر مبنای تقویت‌کننده ترارسانایی مد جریان (CTA) به‌عنوان تقویت‌کننده خطا معرفی می‌شود. به‌کارگیری تکنیک فیدبک مد مشترک محلی (LCMFB) در CTA پیشنهادی سبب افزایش نرخ چرخش گره گیت ترانزیستور عبوری شده است. در نتیجه این LDO پاسخ گذرای مناسبی حتی به ازای جریان خاموشی کم دارد. مدار LDO پیشنهادی به کمک HSPICE در تکنولوژی ۰/۱۸ µm CMOS برای جریان‌دهی به بارهای ۰ تا ۱۰۰ mA طراحی و شبیه‌سازی شده در حالی‌که جریان خاموشی آن فقط ۳/۷ µA است. بهینه‌سازی توان مصرفی در کنار ΔV_{out} متعادل، سبب دست‌یابی به عدد شایستگی (FOM) با مقدار بسیار مناسب ۹/۲۵ fs شده است.

کلید واژه : تثبیت‌کننده‌های ولتاژ با افت کم، مسیر سریع، تقویت‌کننده ترارسانایی مد جریان، تکنیک LCMFB.

Abstract

Design of a CMOS Low-Dropout Regulator Based on Current Mode Feedback Error Amplifier

Rasoul Fathipour

Low-dropout regulator (LDO) is an essential block in power management unit. A modern power management unit for on-chip applications needs many voltage regulators to drive components and functional blocks. Voltage regulators are often used for creating a constant and low noise voltage to supply analog circuits. This voltage must be stable against line and load variations. In comparison to conventional liner regulators, LDOs are ideal choice because of their high efficiency. Most of conventional LDOs use a large off-chip capacitor in the range of microfarad for stability requirements and decrease output voltage ripple. This large external capacitor increases the IC pin count and prevents full on-chip implementation. So, it is necessary to eliminate the discrete capacitor in order to be able to fully integrate the circuit. However, doing so will increase the output voltage deviations (ΔV_{out}) in the transient response when a sudden change occurs in the load current. The transient response of LDO is affected by slew rate at the gate of pass transistor (SR_G); if the SR_G is much slower than the gain-bandwidth product, transient voltage spikes appear at the output voltage node during fast load transient. Most of LDO circuits use a voltage-mode operational amplifier as error amplifier to control the pass transistor, while voltage-mode amplifiers suffer from fixed gain-bandwidth product and limited slew rate. The main idea of this thesis is using a current-mode amplifier to enhance the slew rate at the gate of pass transistor. For this purpose, two LDO circuits are proposed. First, a fully integrated CMOS LDO for on-chip applications is introduced in which a current-mode amplifier-based capacitor multiplier is embedded into the error amplifier to enhance the dynamic performance of the regulator and provide a fast path between the output node and the gate of pass transistor. The proposed LDO topology is designed and simulated by HSPICE in 0.35 μm CMOS process and provides a 1.8 V output voltage to supply the load current between 0-100 mA with 22 μA quiescent current. Finally, a CMOS output-capacitorless LDO based on a high slew rate current-mode transconductance amplifier (CTA) as error amplifier is introduced. Using local common-mode feedback (LCMFB) technique in the proposed CTA, results in enhancing the slew rate at the gate of pass transistor. This improves the LDO load transient characteristic even at low quiescent current. The proposed LDO topology has been designed and simulated by HSPICE in a 0.18 μm CMOS process to supply the load current between 0-100 mA while the quiescent current of this LDO is only 3.7 μA. Optimizing the power consumption and output voltage deviations causes to achieve a very suitable figure of merit (FOM) equal to 9.25 fs.

Keywords: Low-Dropout Regulators (LDOs), Fast Path, Current-Mode Transconductance Amplifier (CTA), Local Common-Mode Feedback (LCMFB).

فصل اول

مقدمه

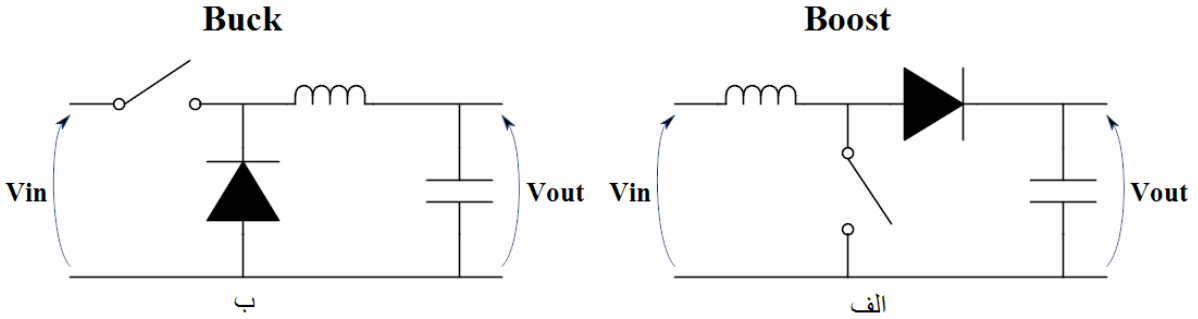
امروزه وسایل قابل حمل در همه جای محیط پیرامون ما دیده می‌شوند. بسیاری از لوازمی که در دهه‌های گذشته فضای زیادی را اشغال می‌کردند، اکنون با کاهش ابعاد و توان مصرفی، قابلیت استفاده از منابع تغذیه شارژ مجدد را پیدا کرده‌اند و به صورت قابل حمل در آمده‌اند. انواع رایانه‌های همراه، پخش‌کننده‌های صوتی و تصویری و . . . نمونه‌هایی از این لوازم هستند.

با افزایش روز افزون فناوری بی‌سیم و به‌کارگیری این سیستم‌ها برای انتقال اطلاعات، نیاز به سیستم‌های تغذیه باتری-محور بیش از پیش احساس می‌شود. منابع تغذیه باتری-محور بطور وسیع در کامپیوترها، ارتباطات راه دور، تجهیزات هوافضایی، نظامی و پزشکی به‌کار می‌روند [۱]، [۲]. اما داشتن یک ولتاژ خروجی مطمئن در منابع تغذیه باتری-محور امری بسیار ضروری است. این ولتاژ باید در برابر تغییرات باتری مقاوم بوده و قابلیت جریان دهی به محدوده وسیعی از بار را داشته باشد. از این رو به‌کارگیری یک واحد مدیریت توان به منظور کنترل ولتاژ خروجی منبع تغذیه و حذف تغییرات ناگهانی امری اجتناب ناپذیر است [۳].

۱-۱ واحد مدیریت توان

تمامی وسایل الکترونیکی برای کارکردن نیاز به منبع تغذیه دارند. در وسایل قابل حمل این منبع تغذیه یک باتری است. مدیریت توان در کاربردها و لوازم الکترونیک بر مبنای باتری از اهمیت زیادی برخوردار است. مصرف کم و مدیریت بهینه توان برای لوازم الکترونیک قابل حمل نظیر تلفن‌های همراه و PDAها به منظور کاهش جریان و توان حالت سکون و افزایش عمر باتری یک امر ضروری است [۴].

به منظور تنظیم و کنترل سطح ولتاژ خروجی در واحد مدیریت توان از دو دسته کلی تثبیت‌کننده‌های مد سوئیچینگ و تثبیت‌کننده‌های ولتاژ خطی استفاده می‌شود. تثبیت‌کننده‌های مد سوئیچینگ به سه دسته مبدل‌های dc-dc مدولاسیون عرض پالس(PWM)، مبدل‌های dc-dc رزنانس و تثبیت‌کننده‌های ولتاژ خازنی سوئیچ شده تقسیم بندی می‌شوند. تثبیت‌کننده‌های PWM کوچک، سبک و دارای بازده بالا هستند. این مبدل‌ها، بلوک مهمی در کاهش توان مصرفی دستگاه‌های الکترونیکی است [۵]. مبدل‌های dc-dc شامل مبدل Buck و مبدل Boost هستند که در شکل ۱-۱ نشان داده شده است. ولتاژ خروجی در مبدل Buck کمتر از ولتاژ ورودی است[۶]، [۷] و در مبدل Boost بیشتر از ولتاژ ورودی است[۸]، [۹].

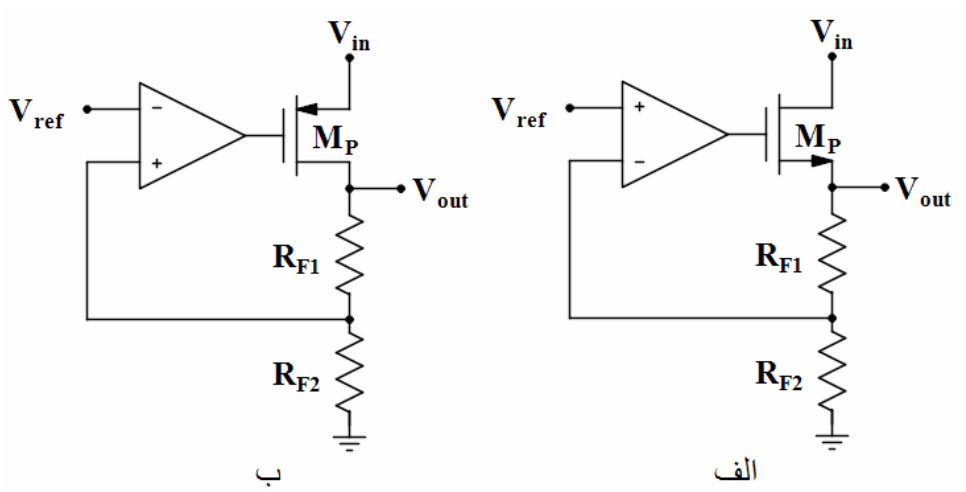


شکل ۱-۱ مبدل‌های dc-dc (الف) مبدل Boost (ب) مبدل Buck

تثبیت‌کننده‌های خطی شامل توپولوژی‌های سری و موازی می‌باشند. تثبیت‌کننده‌های خطی ولتاژ به عنوان یکی از اجزا اصلی در هر واحد مدیریت شناخته می‌شوند. که می‌توانند هم به تنهایی به‌کار روند و هم به دلیل فراهم آوردن ولتاژ ثابت کم‌نویز به عنوان پسا-رگولاتور بعد از مبدل‌های سوئیچینگ مورد استفاده قرار گیرند [۴]. یک واحد مدیریت توان پیشرفته برای کاربردهای درون-تراشه‌ای نیازمند تعداد زیادی تثبیت‌کننده ولتاژ به منظور راه‌اندازی المان‌ها و بلوک‌های عملیاتی مختلف است [۱۰]. وظیفه اصلی این مدارها ایجاد یک ولتاژ ثابت و داشتن قابلیت جریان‌دهی به رنج وسیعی از بار است. اما داشتن پاسخ گذرای مناسب در برابر تغییرات آنی جریان بار و یا ولتاژ خط همواره باید مد نظر قرار گیرد. قابلیت مجتمع‌سازی کامل و اشغال سطح کمی از تراشه از دیگر پارامترهای مهم در طراحی این مدارها است. معمولاً مدارهای تثبیت‌کننده خطی را می‌توان به طور کامل مجتمع کرد و آن‌ها را در کاربردهای کم ولتاژ و کم توان مورد استفاده قرار داد.

۱-۱-۱ ساختار کلی تثبیت‌کننده‌های ولتاژ خطی

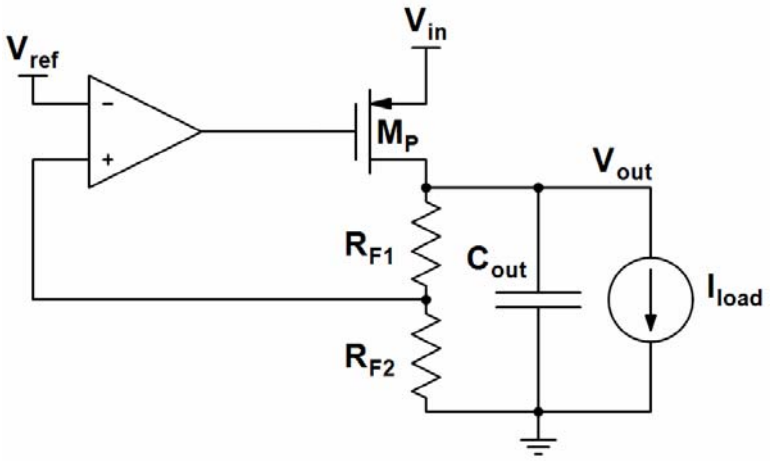
تثبیت‌کننده‌های ولتاژ خطی اغلب از بازده پایین رنج می‌برند. بازده رابطه معکوس با افت ولتاژ روی المان عبوری دارد. تثبیت‌کننده‌های خطی معمولاً بعد از تثبیت‌کننده‌های سوئیچینگ که دارای بازده بالا هستند، قرار می‌گیرند. بنابراین به منظور حفظ بازده سیستم، باید افت ولتاژ روی المان عبوری در تثبیت‌کننده‌های خطی کاهش یابد [۱۱]. از این رو تثبیت‌کننده‌های ولتاژ با افت کم (LDO) محبوبیت فراوانی دارند[۱۲]. شکل ۱-۲ ساختار کلی تثبیت‌کننده‌های ولتاژ خطی کلاسیک و LDO را نشان می‌دهد. همانطور که مشاهده می‌شود، در ساختمان LDO ترانزیستور عبوری با قرار گرفتن در آرایش سورس-مشترک امکان حداقل شدن اختلاف بین ولتاژ خط (V_{in}) و ولتاژ خروجی (V_{out}) را فراهم آورده است.



شکل ۱-۲ ساختارکلی تثبیت‌کننده‌های ولتاژ خطی (الف) کلاسیک (ب) LDO

۱-۱-۲ تثبیت‌کننده‌های ولتاژ با افت‌کم (LDO)

شکل ۱-۳ ساختار متداول یک LDO را نشان می‌دهد که از یک تقویت‌کننده خطا به منظور تشخیص خطا بین ولتاژهای خروجی و مرجع، یک ترانزیستور عبوری (M_p) به منظور جریان‌دهی مناسب به بار که توسط تقویت‌کننده خطا کنترل می‌شود، شبکه فیدبک (R_{F1} و R_{F2}) و خازن خروجی تشکیل شده است. به منظور تولید ولتاژ مرجع معمولاً از یک مدار Band-gap استفاده می‌شود.



شکل ۱-۳ ساختار یک LDO

۱-۲ مشخصه‌های تثبیت‌کننده‌های ولتاژ با افت کم

مشخصه‌های LDO، پارامترهایی هستند که رفتار LDO را به ازای قرارگرفتن در شرایط مختلف توصیف می‌کنند. این مشخصه‌ها به چهار دسته کلی مشخصه‌های استاتیکی، مشخصه‌های دینامیکی، مشخصه‌های فرکانس بالا، بازده و توان مصرفی تقسیم می‌شوند. در ادامه با این مشخصه‌ها بیشتر آشنا خواهید شد.

۱-۲-۱ مشخصه‌های استاتیکی

مشخصه‌های استاتیکی LDO به پارامترهایی گفته می‌شود که رفتار حالت دائمی مدار را در برابر تغییرات نقطه به نقطه (و نه زمانی) توصیف می‌کنند. از جمله این مشخصه‌ها عبارتند از : رگولاسیون بار، رگولاسیون خط و ضریب حرارتی.

رگولاسیون‌های بار و خط معمولاً به صورت میزان انحراف ولتاژ خروجی در حالت دائمی به ازای تغییرات اعمالی در جریان بار و ولتاژ خط تعریف می‌شوند. انحراف ناشی از تغییر ولتاژ خط یا همان رگولاسیون خط برابر است با [۱۱]:

$$\frac{\Delta V_{out}}{\Delta V_{in}} \approx \frac{g_{mp} r_{op}}{A\beta} + \frac{1}{\beta}\left(\frac{\Delta V_{ref}}{\Delta V_{in}}\right) \qquad (۱-۱)$$

رگولاسیون خط به ترارسانایی ترانزیستور عبوری (g_{mp})، مقاومت خروجی ترانزیستور عبوری (r_{op})، بهره حلقه ($A\beta$) و بهره شبکه فیدبک (β) بستگی دارد.