دانشکده‌ی مهندسی

پایان نامه جهت اخذ درجه کارشناسی ارشد

مهندسی برق- الکترونیک

Signal-Specific Successive Approximation Analog-to-Digital Converter

نگارش: حسن سپهریان

استاد راهنما: دکتر رضا لطفی

شهریور 1389

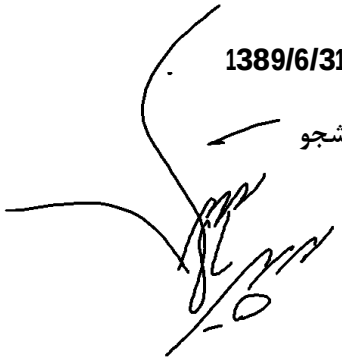
تعهد نامه

اینجانب **حسن سپهریان** دانشجوی دوره کارشناسی ارشد رشته **مهندسی برق - الکترونیک** دانشکده **مهندسی** دانشگاه فردوسی مشهد نویسنده پایان نامه‌ی" **Signal-Specific Successive Approximation Analog-to-Digital Converter** " تحت راهنمایی **دکتر رضا لطفی** متعهد می شوم:

- تحقیقات در این پایان نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است.
- در استفاده از نتایج پژوهش های محققان دیگر به مرجع مورد استفاده استناد شده است.
- مطالب مندرج در پایان نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است.
- کلیه حقوق معنوی این اثر متعلق به دانشگاه فردوسی مشهد می باشد و مقالات مستخرج با نام « دانشگاه فردوسی مشهد » و یا « Ferdowsi University of Mashhad » به چاپ خواهد رسید.
- حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان نامه تأثیرگذار بوده اند در مقالات مستخرج از رساله رعایت شده است.
- در کلیه مراحل انجام این پایان نامه، در مواردی که از موجود زنده (یا بافت های آن ها) استفاده شده است ضوابط و اصول اخلاقی رعایت شده است.
- در کلیه مراحل انجام این پایان نامه، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است، اصل رازداری، ضوابط و اصول اخلاقی انسانی رعایت شده است.

تاریخ : **1389/6/31**

امضای دانشجو



مالکیت نتایج و حق نشر

- کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج، کتاب، برنامه های رایانه ای، نرم افزارها و تجهیزات ساخته شده) متعلق به دانشگاه فردوسی مشهد می باشد. این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود.
- استفاده از اطلاعات و نتایج موجود در پایان نامه بدون ذکر مرجع مجاز نمی باشد.

تقدیم

به نور، به امید

به صاحب الزمان (علیه السلام)

و به مولای مهربانم،

امام علی بن موسی الرضا (علیه السلام) که عنایات بی کرانش همواره زندگی‌ام را تجلی بخشیده است.

و به زلال ترین مهربانی عالم، مادرم

و استوارترین استقامت جهان، پدرم.

"بر خود می دانم تا از کمک ها و هم فکری های صمیمانه و سازنده‌ی **جناب آقای دکتر رضا لطفی** تشکر کنم، انسانی که همواره شخصیت زیبای انسانی او سرلوحه‌ی رفتارم خواهد بود."

دانشکده مهندسی
دانشگاه فردوسی مشهد

فرم چکیده پایان‌نامه تحصیلی دوره تحصیلات تکمیلی	**دفتر مدیریت تحصیلات تکمیلی**

نام خانوادگی دانشجو: **سپهریان** نام: **حسن**

استاد راهنما: **دکتر رضا لطفی** استاد یا اساتید مشاور: **-**

دانشکده: **مهندسی** رشته: **مهندسی برق** گرایش: **الکترونیک** مقطع: **کارشناسی ارشد**

تاریخ دفاع: **31/ 6/ 1389** تعداد صفحات: **92**

عنوان پایان‌نامه: ***Signal-Specific Successive Approximation Analog-to-Digital Converter***

کلید واژه‌ها: ***Low power - SAR- Successive Approximation Analog-to-Digital Converter***

چکیده:

این پایان نامه به معرفی روشی جدید برای کاهش توان در مبدل های *SAR* به منظور کاربرد در تجهیزات بایو مـدیکال و شـبکه هـای سنسور بیسیم می‌پردازد. در این روش از مشخصات آماری سیگنال ورودی برای کاهش توان مصرفی مبدل استفاده می‌شود. با توجه به ذات سیگنال های بایو مدیکال، که اکثراً دارای تغییراتی کند و کوچک در حوزه‌ی زمان هستند، در بسیاری از موارد نمونه های متوالی برداشته شده از این سیگنال ها، دارای تفاوتی کوچک هستند. با استفاده از این ویژگی سیگنال های بایو مدیکال، در سـاختار پیشـنهادی چنانچـه تفاوت نمونه های جدید از نمونه های قبلی کم باشد، به جای آنکه به عنوان مثال در یک مبدل N بیتی، تمام بیت ها برای نمونه‌ی جدید استخراج شوند، تنها چند بیت کم ارزش(متلاً 4بیت در یک مبدل 8 بیتی) که نشانگر اختلاف دونمونه هستند، استخراج خواهند شد. با این کار هم توان مصرفی ناشی از سوئیچینگ خازن ها کاهش می‌یابد و هم در مدت زمان باقی مانده با خاموش شدن مقایسه‌گر، توان مصرفی مقایسه‌گر نیز کاهش خواهد یافت. در این پایان نامه یک مبدل *SAR* 8 بیتی با فرکانس نمونه برداری $100KS/s$ در ولتاژ تغذیه‌ی 1.8 ولت در تکنولوژی $CMOS\ TSMC\ 0.18\mu m$ با استفاده از ایده‌ی پیشنهادی و همچنین با استفاده از ساختار رایج برای مبدل های *SAR* شبیه سازی شده است. نتایج شبیه سازی نشان می‌دهد که برای یک سیگنال الکترو کاردیوگرام، استفاده از ساختار پیشنهادی باعث کاهش بیش از 71% در توان مصرفی سوئیچینگ خازن ها و 38% در توان مصرفی مقایسه گر شده است و این در حالی است که 61% به توان بخش دیجیتال افزوده شده است که با توجه به تکنیک های موجود برای کاهش توان در بخش دیجیتال، این افزایش توان قابل جبران است. برای این منظور بخش دیجیتال مبدل ها برای کار در ولتاژ0.5 ولت طراحی شده است و در نهایت توان مصرفی کل مبدل بیش از 51% کـاهش یافته است.

امضاء استاد راهنما

چکیده:

در میان انواع متفاوتی از مبدل های آنالوگ به دیجیتال که تا کنون معرفی شده اند، مبدل های آنالوگ به دیجیتال تقاریب متوالی(SAR^1) به علت سادگی ساختار و همچنین توان مصرفی کم، همواره یکی از پرکاربرد ترین مبدل های آنالوگ به دیحیتال در کاربرد های بایومدیکال بوده اند. به همین دلیل تاکنون روش های متعددی برای کاهش هرچه بیشتر توان مصرفی در این مبدل ها ارائه شده است که در اکثر آنها توجهی به مشخصات سیگنال ورودی نشده است . این پایان نامه به معرفی روشی جدید برای کاهش توان در مبدل های SAR به منظور کاربرد در تجهیزات بایومدیکال و شبکه های سنسور بیسیم می‌پردازد که در آن از مشخصات آماری سیگنال ورودی برای کاهش توان مصرفی مبدل استفاده می‌شود. با توجه به ذات سیگنال های بایو مدیکال، که اکثراً دارای تغییراتی کند در حوزه‌ی زمان هستند، در بسیاری از موارد نمونه های متوالی برداشته شده از این سیگنال ها، دارای تفاوتی کمتر از چند بیت هستند. با استفاده از این ویژگی سیگنال های بایو-مدیکال، در ساختار پیشنهادی چنانچه تفاوت نمونه های جدید از نمونه های قبلی کم باشد، به جای آنکه به عنوان مثال در یک مبدل N بیتی، تمام بیت ها برای نمونه‌ی جدید استخراج شوند، تنها چند بیت کم ارزش(مثلاً 4بیت در یک مبدل 8 بیتی) که نشانگر اختلاف دونمونه هستند، استخراج خواهند شد. با این کار هم توان مصرفی ناشی از سوئیچینگ خازن ها کاهش می‌یابد و هم در مدت زمان باقی مانده با خاموش شدن مقایسه‌گر، توان مصرفی مقایسه‌گر نیز کاهش خواهد یافت.

در این پایان نامه یک مبدلSAR 8بیتی با فرکانس نمونه برداری $1kS/s$ در ولتاژ تغذیه‌ی 1.8 ولت در تکنولوژی $CMOS\ TSMC\ 0.18\mu m$ با استفاده از ایده‌ی پیشنهادی و همچنین با استفاده از ساختار رایج برای مبدل های SAR شبیه سازی شده است. نتایج شبیه سازی نشان می‌دهد که برای یک سیگنال ECG ساختار پیشنهادی باعث کاهش بیش از 70% در توان مصرفی سوئیچینگ خازن ها و 38% در توان مصرفی مقایسه گر شده است و این در حالی است که 61% به توان بخش دیجیتال افزوده شده است که با توجه به تکنیک های موجود برای کاهش توان در بخش دیجیتال، این افزایش توان قابل جبران است. برای این منظور بخش دیجیتال مبدل ها برای کار در ولتاژ0.5 ولت طراحی شده است.

[1] Successive Approximation Register

فهرست مطالب:

فصل اول

پیشگفتار

1-1) مقدمه 4

2-1) انگیزه 5

3-1) ساختار پایان نامه 5

فصل دوم

بررسی مشخصات مبدل های آنالوگ به دیجیتال

2-1) نوع مبدل 7

2-2) ویژگی های ایستا 9

2-2-1) خطای افست 11

2-2-2) خطای بهره 11

2-2-3) خطای غیر خطی بودن تفاضلی 12

2-2-4) کد گم شده 13

2-2-5) خطای غیر خطی بودن کل 13

2-3) ویژگی های داینامیک 14

2-3-1) نسبت سیگنال به نویز 15

2-3-2) نسبت سگنال به نویز و اعوجاج 16

2-3-3) تعداد بیت های موثر 16

2-3-4) اعوجاج هارمونیک ها 17
2-3-5) *SFDR* 17
2-3-6) معیار شایستگی 18

فصل سوم

بررسی اجمالی ساختار های مختلف مبدل های آنالوگ به دیجیتال

3-1) مبدل آنالوگ به دیجیتال فلش 19
3-2) مبدل آنالوگ به دیجیتال پایپ لاین 20
3-3) مبدل آنالوگ به دیجیتال انتگرال گیر 21
3-4) مبدل آنالوگ به دیجیتال تقاریب متوالی 24
3-5) مبدل آنالوگ به دیجیتال سیگما-دلتا 25
3-6) مقایسه 26
3-6-1) مبدل تقاریب متوالی در مقایسه با مبدل پایپ لاین 27
3-6-2) مبدل تقاریب متوالی در مقایسه با مبدل فلش 27
3-6-3) مبدل تقاریب متوالی در مقایسه با مبدل سیگما-دلتا 28
3-7) خلاصه ی مطالب 29

فصل چهارم

بررسی تلاش های انجام شده به منظور کاهش توان مصرفی در مبدل های مبتنی بر تقاریب متوالی

4-1) استفاده از خازن تضعیف کننده 34
4-2) استفاده از ساختار "Split Binary-weighted Capacitive-Array" برای مبدل دیجیتال به آنالوگ 35
4-3) پردازش آسنکرون نمونه ها به منظور کاهش توان مصرفی در مقایسه گر 39

فصل پنجم

ایده ی پیشنهادی

مبدل آنالوگ به دیجتال Signal Specific Successive Approximation Register

5-1) ساختار پیشنهادی(1) 43
5-1-1) چگونگی عملکرد این ساختار 44
5-1-2) بلوک های تشکیل دهندهی مدار 45
5-2) ساختار پیشنهادی(2) 49
5-2-1) عملکرد ساختار پیشنهادی 50
5-2-2) بررسی اجزای تشکیل دهنده ی ساختار 57
5-3) بررسی مشخصات سیگنال ورودی 74

4-5) مقایسه ی توان مصرفی در ساختار پیشنهادی با ساختار رایج SAR 77
5-5) آنالیز میزان خطی بودن مبدل(INL &DNL): 80
فصل ششم
نتایج حاصل از شبیه سازی 84
فصل هفتم
نتیجه گیری و پیشنهادها
1-7) نتیجه گیری 89
2-7) پیشنهاد ها 90
مراجع 91

فصل اول:

پیشگفتار

1-1) مقدمه:

سیستم هایی که از روش های مبتنی بر نرخ نایکوئیست برای نمونه برداری استفاده می کنند هیچگاه از جزئیات آماری سیگنال های ورودی برای روند پردازش سیگنال ورودی بهره نمی گیرند. بسیاری از این سیگنال ها (مانند: سیگنال های حاصل از سنسور های دما، سنسور های فشار و یا سیگنال های الکتروکاردیوگرام، سیگنال های گفتاری انسان، سیگنال های مورد استفاده در *Pacemaker* و تجهیزات پزشکی قابل کاشت در داخل بدن و بسیاری موارد دیگر) در اکثر قسمت های دوره‌ی زمانی خود مقادیر ثابتی دارند و فقط در لحظات کوتاه و مشخصی دچار تغییر در مقدار خود می‌شوند [2]و[1].

اما بر اساس تئوری شنون[1] همواره باید فرکانس نمونه برداری حداقل دو برابر از پهنای باند فرکانسی سیگنال ورودی بیشتر باشد، با در نظر گرفتن دو مطلب اخیر می توان دید که وقتی از روش های نمونه برداری مبتنی بر

[1]Shannon

نرخ نایکوئیست برای نمونه برداری سیگنال های یاده شده استفاده شود همواره تعداد زیادی از نمونه ها وجود خواهند داشت که حاوی اطلاعات با ارزشی نیستند. چراکه یا برابر با نمونه های قبلی هستند و یا تفاوت بسیار کمی با نمونه های قبلی دارند، با این وجود مبدل به تبدیل آنها به کد دیجیتال می‌پردازد و آشکار ترین خسارت ناشی از این کار هدر رفتن انرژی است.

2-1) انگیزه:

نیاز به مبدل های آنالوگ به دیجیتال با توجه به پیشرفت های حاصل در حوزه‌ی دیجیتال و سهولت انجام بسیاری از پردازش ها در سیستم های دیجیتال، رو به افزایش است. تا کنون مبدل های آنالوگ به دیجیتال متعددی پیشنهاد شده اند که هریک از آنها برای کاربردهای خاصی مناسب هستند. کاربرد های بایو مدیکال و شبکه های سنسور بی سیم از پرکاربرد ترین زمینه ها برای مبدل های آنالوگ به دیجیتال هستند. یکی از مهمترین پارامتر ها در تجهیزات مورد استفاده در کار برد های بایو مدیکال و شبکه های سنسور بیسیم، میزان توان مصرفی آنها است. چراکه برای کاربرد هایی مانند قطعات قابل کاشت در بدن، همواره منابع تغذیه‌ی محدودی برای این قطعات در بدن وجود خواهد داشت. لذا با پیشرفت تکنولوژی نیاز به مبدل هایی با توان مصرفی هرچه کمتر، روبه افزایش است.

با توجه به نیاز روز افزون به مبدل هایی با توان مصرفی هرجه کمتر، در این پایان نامه تلاش شده است تا با ارائه-ی تکنیک جدیدی توان مصرفی مبدل های SAR ، با کار برد در سیستم های بایو مدیکال ونیز شبکه های سنسور بیسیم، را تاجای ممکن کاهش داد. در اکثر روش هایی که تا کنون برای کاهش توان در مبدل های SAR پیشنهاد شده است، تلاش بر آن بوده است تا با استفاده از تکنیک های مداری توان مبدل را کاهش داد و هیچگاه در این روش ها از مشخصات آماری سیگنال ورودی برای کاهش توان مدل هایSAR استفاده نشده است. در این پژوهش برای کاهش توان مصرفی مبدل هایSAR از روشی استفاده شده است که از ویژگی اصلی سیگنال های بایو مدیکال، یعنی تغییرات کم آنها، استفاده می‌کند.

3-1) ساختار پایان نامه:

در فصل دوم این پایان نامه، تعدادی از پر کاربرد ترین مشخصات و معیار های مورد استفاده برای بررسی نحوه‌ی عملکرد مبدل های آنالوگ به دیجیتال مورد بررسی قرار می‌گیرند. در فصل سوم چند مورد از ساختار مختلف

مبدل های داده که امروزه بیشتر مورد استفاده قرار می‌گیرند به طور مختصر معرفی خواهند شد و در انتهای این فصل این مبدل ها با مبدل SAR مقایسه خواهند شد. در فصل چهارم به اختصار چند نمونه از بهترین روش های کاهش توان در مبدل های SAR مورد بررسی قرار خواهد گرفت و در فصل پنجم ایده‌ی پیشنهادی برای کاهش توان در مبدل هایSAR معرفی خواهد شد و بلوک های یک مبدل SAR که با استفاده از ایده‌ی پیشنهادی پیاده سازی شده است، مورد بررسی قرار خواهد گرفت. درفصل ششم نتایج حاصل از شبیه سازی یک مبدل SAR با استفاده از ساختار پیشنهادی ارائه می‌شود و نهایتاً در فصل هفتم پس از نتیجه گیری، پیشنهاد هایی برای ادامه‌ی این پژوهش ارائه خواهد شد.

فصل دوم

بررسی مشخصات مبدل های آنالوگ به دیجیتال

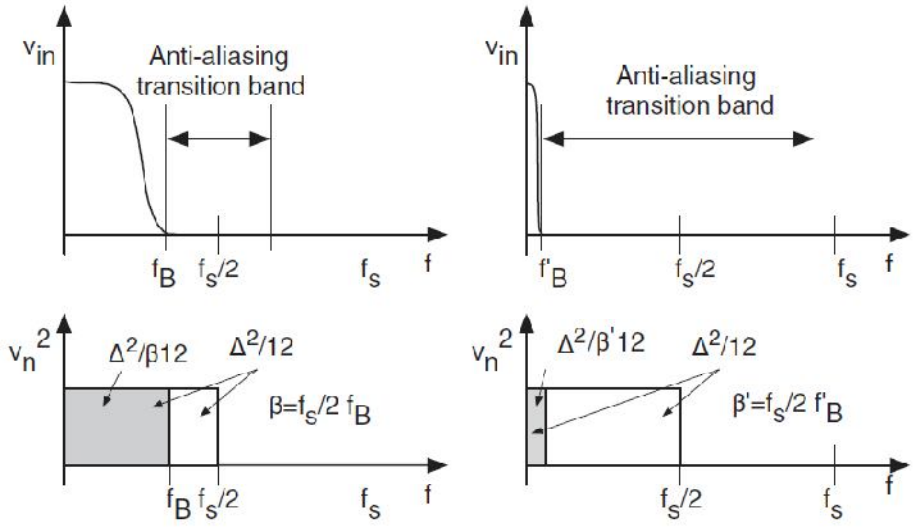
طراحی و با حتی استفاده از مبدل های داده نیاز به درک صحیح از مشخصات یک مبدل داده دارد. این مشخصات می‌توانند ارائه کننده‌ی اطلاعاتی کلی در مورد توانایی‌ها و محدودیت های استاتیک و داینامیک مبدل های داده باشند. در این بخش تلاش بر آن است تا چند معیار اصلی برای بررسی چگونگی عملکرد و مقایسه‌ی مبدل های داده، مورد بررسی قرار بگیرد. از این معیار ها می توان برای انتخاب یک مبدل داده‌ی مناسب برای یک کاربرد خاص نیز استفاده کرد [3].

2-1) نوع مبدل:

نخستین مشخصه‌ای که در بررسی مشخصات یک مبدل باید مورد بررسی قرار بگیرد، نوع یک مبدل است. معمولاً الگوریتم استفاده شده برای تولید کد های دیجیتال از نمونه‌ی ورودی، تعیین کننده‌ی نوع مبدل است. به عنوان مثال مبدل های: فلش، انتگرال‌گیر، سیگما-دلتا و یا مبدل تقاریب متوالی.

علاوه بر این، در مورد نوع مبدل های داده می‌توان آنها را به دو دسته‌ی اصلی : " نرخ نایکوئیست " و " فرانمونه-بردار " تقسیم کرد. این نوع دسته بندی در واقع با توجه به نوع نمونه برداری مبدل هـای انجـام شـده اسـت. در مبدل های نرخ نایکوئیست، نمونه برداری با توجه به نرخ نایکوئیست انجام می شود اما در مبـدل هـای فرانمونـه-بردار نرخ نمونه برداری بسیار بالاتر از نرخ نمونه برداری نایکوئیست است.

نسبت بین حداقل نرخ نمونه برداری نایکوئیست و پهنای باند سیگنال ورودی به صـورت $f_s/(2f_B)$ بیـان مـی-شود. این نسبت به " نرخ فرانمونه برداری[1]" مشهور است. با توجه به این تعریف، مبدل هایی کـه از OSR بزرگـی بهره می‌برند به مبدل های فرانمونه بردار معروف شده اند. از طرفـی معمـولاً مبـدل هـای نـرخ نایکوئیسـت دارای OSR کمی(معمولاً کمتر از 8) هستند. شکل(2-1) تفاوت بین روش های مبتنی بر نرخ نایکوئیست و فرانمونه-برداری را نشان می‌دهد.



شکل 2-1: تفاوت باند عبور فیلتر Anti Aliasing در مبدل های نرخ نایکوئیسک (سمت چپ)و فرانمونه بردار(سمت راست)[3]

همانطور که در شکل(2-1) پیدا است، در مبدل های نرخ نایکوئیست بانـد عبـور فیلتـر *Anti Aliasing* بسـیار کمتر از باند عبور این فیلتر در مبدل های فرانمونه بردار است. ایـن مشـکل بیشـتر ناشـی از مشـکلات موجـود در طراحی این فیلتر ها برای مبدل های نرخ نایکوئیست است. این تفـاوت باعـث مـی‌شـود تـا در مبـدل هـای نـرخ نایکوئیست، بخش زیادی از توان نویز حاصل از کوانتیزاسیون در پهنای باند سیگنال قرار بگیرد. این درحالی اسـت

[1] OSR

که در مورد مبدل های فرانمونه بردار تنها بخش بسیار کمتی از توان نویز حاصل از کوانتیزاسیون در پهنای باند سیگنال قرار می‌گیرد. نباید فراموش کرد که نرخ نمونه برداری در مبدل های فرانمونه بردار بسیار بیشتر از مبدل های نرخ نایکوئیست است به گونه ای که در برخی موارد نرخ فرانمونه برداری(OSR) برای این مبدل ها به چند صد می‌رسد.

معیار های مختلفی برای بررسی کیفیت و میزان کارایی مبدل های داده وجود دارد. بعضی از این معیار ها بیان کننده‌ی تواناییها و نقاط ضعف هردو دسته از مبدل های داده یعنی مبدل های آنالوگ به دیجیتال و مبدل های دیجیتال به آنالوگ هستند درحالی که دسته ای دیگر از این معیار ها به برسی چگونگی رفتار این مبدل ها می‌پردازند. این معیار ها را می‌توان به دو دسته‌ی زیر تقسیم کرد:

- ویژگی های ایستا[1]
- ویژگی های داینامیک[2]

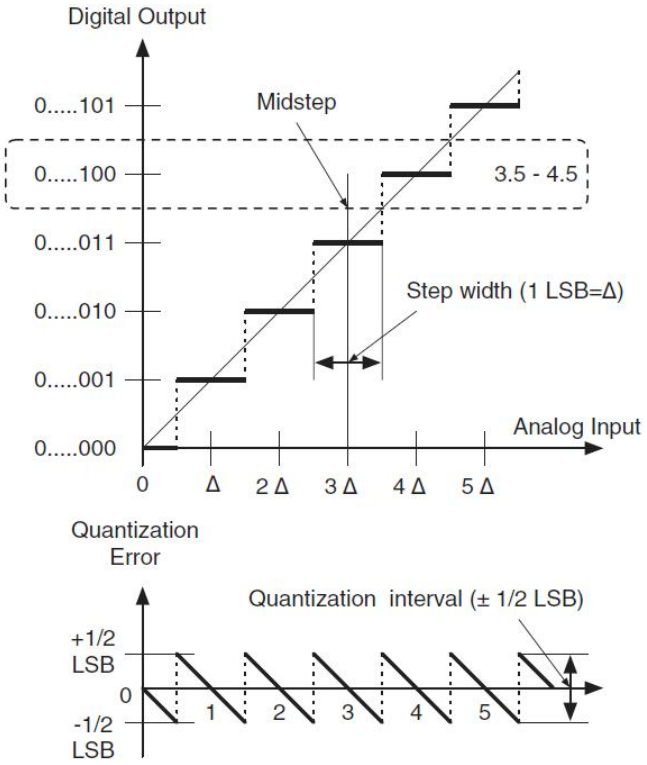
در ادامه چند مورد از مهمترین ویژگی های ایستا و داینامیک به اختصار معرفی خواهند شد.

2-2) ویژگی های ایستا:

منحنی انتقال ورودی-خروجی[3]، رفتار ایستای یک مبدل را نشان می‌دهد. در مورد یک مبدل ایده‌ال این منحنی یک نمودار پلکانی با پله های یکسان ومشابه است. شکل(2-2) بخشی از این نمودار را برای یک مبدل آنالوگ به دیجیتال ایده‌ال n بیتی نشان می‌دهد.

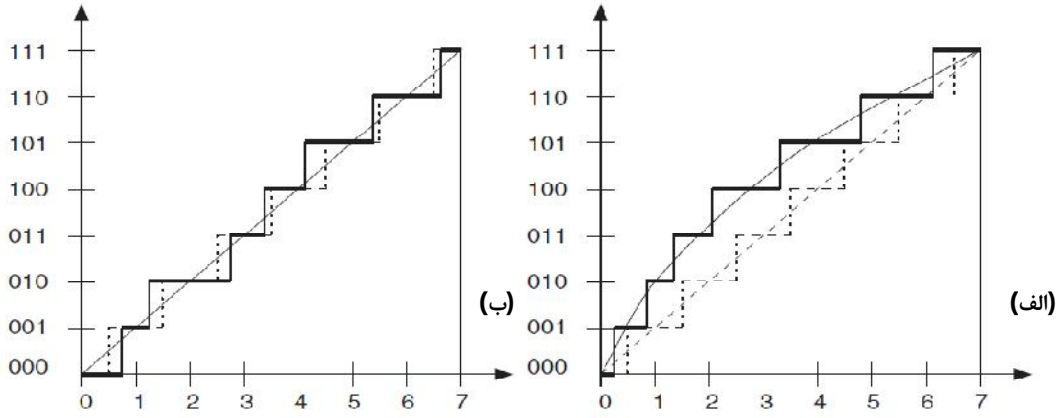
اگر ارتفاع پله های ابتدایی و انتهایی برابر با $\Delta/2$ باشد، آنگاه کل محدوده‌ی سیگنال به 2^n-1 بخش تقسیم می‌شود. همچنین در این شکل خطای ناش از کوانتیزاسیون نیز نشان داده شده است. همان گونه که انتظار می‌رود محدوده‌ی این خطا بین $\pm\Delta/2$ قرار دارد. خطای کوانتیزاسیون را می‌توان نسبت به نقطه‌ی میانی سطح یک پله و یا نسبت به یک کد دیجیتال بیان کرد.

[1] Static specification
[2] Dynamic specification
[3] Input-output transfer curve



شکل 2-2: خطای ناشی از کوانتیزاسیون و منحنی انتقال ورودی-خروجی برای یک مبدل ایده آل[3]

انحراف از این منحنی ایده‌آل منجر به منحنی انتقالی می‌شود که در شکل(2-3) نشان داده شده است. در منحنی شکل(2-3) خطاهای کوانتیزاسیون برای هر کد دارای تغییراتی تصادفی هستند و هیچ گونه همبستگی و رابطه-ای بین این خطاهای کوانتیزاسیون متوالی وجود ندارد. همانطور که در شکل(2-3.ب) نشان داده شده است منحنی انتقال که با استفاده از درون یابی نقاط بدست می‌آید به صورت یک خط مستقیم است که از مبداء تا انتحای محدوده ادامه دارد. اما منحنی انتقالی که در شکل(2-3.الف) نشان داده شده است مربوط به وقتی است که نویز کوانتیزاسیون در ابتدای منحنی مقدار کمی دارد اما در انتهای منحنی مقدار آن افزایش می‌یابد. در نتیجه منحنی انتقالی که از درون یابی نقاط بدست می‌آید به طور آشکاری از خط راست مورد نظر انحراف می-یابد و این امر باعث رفتار غیر صحیح مبدل خواهد شد. این گونه رفتار مبدل های داده توسط دو معیار INL و DNL که از ویژگی های ایستای مبدل های داده به شمار می‌روند مورد بررسی قرار می گیرند.



شکل 2-3: منحنی انتقال غیر ایده ال که با استفاده از درون یابی نقاط بدست آمده است.

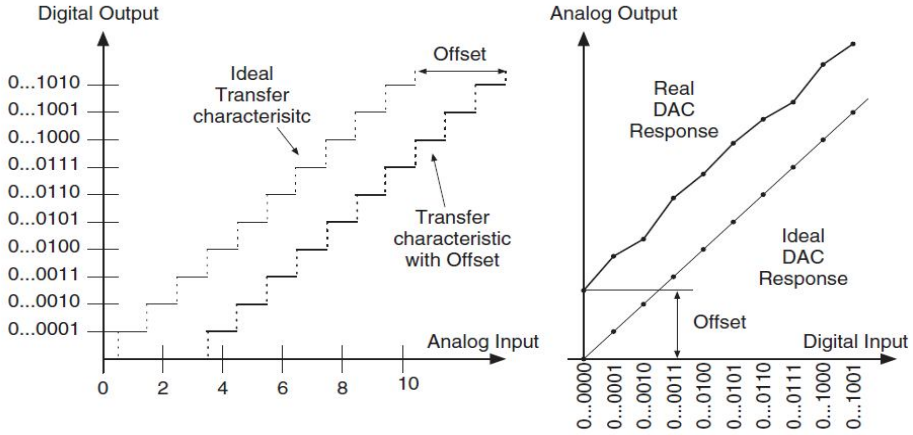
2-2-1) خطای افست[1]:

عامل دیگری که باعث جابجایی منحنی انتقال از حالت ایده‌ال آن می‌شود، افست است. افست بیان کننده‌ی جابجایی ای است که برای ورودی صفر ایجاد می‌شود. افست خطایی است هم می تواند در مبدل آنالوگ به دیجیتال و هم در مبدل دیجیتال به آنالوگ رخ دهد. در شکل(2-4.ب) منحنی انتقال یک مبدل آنالوگ به دیجیتال واقعی با نمونه‌ی ایده‌آل آن مقایسه شده است. همانطور که در این شکل مشخص است کلیه‌ی پله ها به اندازه‌ی افست مبدل آنالوگ به دیجیتال جابجا شده اند. در شکل(2-4.الف) نیز این منحنی برای یک مبدل دیجیتال به آنالوگ نشان داده شده است. در مورد این مبدل افست برابر با مقداری است که به ازای کد ورودی "00...0" تولید می شود. مقدار افست معمولاً بر حسب LSB بیان می‌شود.

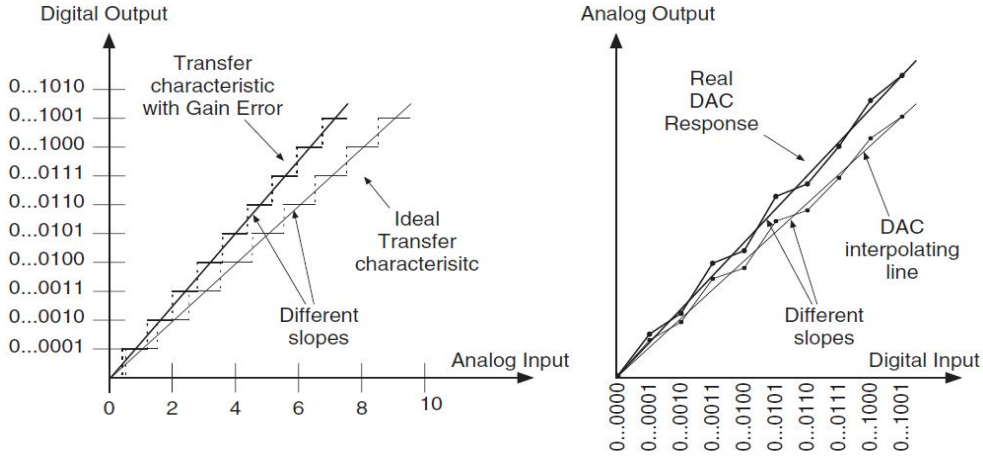
2-2-2) خطای بهره[2]:

خطای بهره در واقع خطای ایجاد شده در شیب منحنی انتقال است. در حالت ایده آل مقدار این شیب برابر با یک است. میزان جابجایی از این شیب در واقع همان خطای بهره‌ی یک مبدل است. شکل(2-5) این خطا را برای هر دو مبدل آنالوگ به دیجیتال و مبدل دیجیتال به آنالوگ نشان می‌دهد.

[1] Offset error
[2] Gain error



شکل 2-4: مقایسه ی منحنی انتقال یک مبدل آنالوگ به دیجیتال (الف)و منحنی انتقال یک مبدل دیجیتال به آنالوگ(ب)واقعی با نمونه ی ایده آل آنها[3]



شکل2-5: خطای بهره برای هر دو مبدل آنالوگ به دیجیتال (الف)و مبدل دیجیتال به آنالوگ(ب) [3]

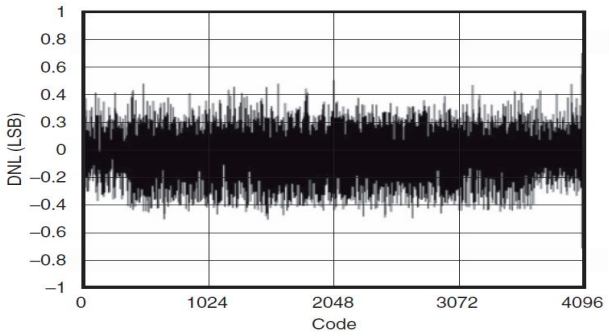
2-2-3) خطای غیر خطی بودن تفاضلی(DNI[1]):

این خطا بیان کننده‌ی میزان انحراف اندازه‌ی عرض هریک از پله ها در منحنی انتقال یک مبدل واقعی، از پهنای این پله ها در منحنی یک مبدل ایده آل است که در آن عرض پله ها برابر با Δ می‌باشد. فرض کنید X_k نقطه‌ی تغییر بین دو کد متوالی$k-1$ و k است، آنگاه عرض پله‌ی متناسب با کد k برابر است با: $\Delta_r(k)=(X_{k+1}-X_k)$؛ مقدار خطای غیر خطی بودن تفاضلی برابر است با:

[1] Differential Non-Linearity error

رابطه‌ی(2-1)
$$DNL(k) = \frac{\Delta_r(k) - \Delta}{\Delta}$$

شکل(2-6) مثالی از DNL را برای یک مبدل آنالوگ به دیجیتال 12بیتی نشان می دهد. این خطا برای هریک از کد ها قابل محاسبه اس و اغلب بیشترین مقدار این خطا را به عنوان DNL درنظر می‌گیرند.



شکل 2-6: مثالی از DNL برای یک مبدل آنالوگ به دیجیتال 12بیتی[3]

4-2-2) کد گم شده[1]:

کد گم شده بیانگر حالتی است که بعضی از کد های دیجیتال هیچگاه در خروجی یک مبدل آنالوگ به دیجیتال ظاهر نمی شوند. از آنجاییکه به ازای هیچ ورودی آنالوگی این کد در خروجی تولید نمی‌شود، لذا عرض پله‌ی متناسب با آن در خروجی برابر با صفر است. بنابراین مقدار DNL برابر با "1-"خواهد شد.

5-2-2) خطای غیر خطی بودن کل(INL[2]):

این خطا معیاری برای بررسی میزان انحراف تابع انتقال از نمودار انتقال درون یابی شده در حالت ایده آل، است. تعریف دیگری نیز برای این خطا بیان شده است که عبارت است از: میزان انحراف منحنی انتقال در حالت ایده آل با خطی که ابتدا وانتهای منحنی انتقال مبدل را در حالت واقعی به هم متصل می‌کند. استفاد از خط راستی که ابتدا و انتهای منحنی انتقال را به هم متصل می‌کند، خطای افست و خطای بهره را تصحیح می‌کند. معمولاً

[1] Missing code
[2] Integral Non-Linearity error