فصل اول

مقدمه

ترانزیستور اثر میدانی فلز نیمه هادی[1] (MESFET) برای اولین بار توسط mead در سال ۱۹۶۶ پیشنهاد شد و در نهایت بر روی یک لایه روی هم هشینی گالیم آرسناید ساخته شد. به علت غیاب اکسید گیت در MESFET ، این قطعه به طور طبیعی در برابر مشکلات مربوط به اکسید گیت همچون تشعشعات پلاسما و اثرات حامل گرم، ایمن می باشد. گذشته از این، کانال ترانزیستورهای MOSFET در اثر پدیده ی لایه معکوس[2] در مرز بین اکسید و سیلیکان بوجود می آید. بنابراین حامل ها در این ترانزیستور میدان قوی و پدیده پراکنش خیلی جدی را تحمل می کنند که این خود منجر به کاهش جدی موبیلیتی موثر حامل ها و در نتیجه کاهش هدایت انتقالی می شود. در مورد ترانزیستور MESFET باید گفت که کانال در ناحیه ای نزدیک به کف لایه فعال ساخته می شود. بنابراین موبیلیتی حامل ها کمتر تحت تاثیر وکاهش قرار می گیرد. این مورد یکی از مزایای MESFET در مقابل MOSFET می باشد. همچنین ولتاژ بوجود آمده بین کانال و سورس یا درین در یک ترانزیستور MESFET در حدود۰/۲ولت است که این مقدار کوچکتر از مقدار مشابه در MOSFET می باشد. از آنجائیکه گیت MESFET یک پیوند شاتکی بین فلز و نیمه هادی می باشد

[1] Metal semiconductor field effect transistor

[2] Inversion layer

بنابراین دامنه ولتاژ به یک مقدار کوچک محدود می شود که این مورد بستگی به ارتفاع سد شاتکی دارد. از این رو ترانزیستور MESFET یک کاندیدای خوب برای کاربردهای با توان پایین می باشد. یکی از راه های ساده برای بهبود عملکرد فرکانس بالا در ترانزیستورهای FET ، کاهش طول گیت می باشد. قطعات MESFET با طول گیت کوتاه به طور موفقیت آمیزی ساخته می شوند. اما همه این قطعات، اثرات کانال کوتاه زیان آوری را از خود نشان می دهند[۱] و[۲] . از میان اثرات کانال کوتاه مطالعه شده، فراگیرترین آنها، کاهش سدکانال توسط ولتاژ درین (DIBL) می باشد که یک اثر الکترواستاتیکی است که باعث می شود بارکانال و جریان ترانزیستور FET با کانال کوتاه تا اندازه ای به وسیله ی پتانسیل درین در عوض پتانسیل گیت، کنترل شود. مطالعه این اثر مهم است زیرا این اثر روی عملکرد قطعه بوسیله ی کاهش هدایت انتقالی و افزایش هدایت خروجی تاثیر می گذارد.

در فصل دوم این پایان نامه به معرفی دیود شاتکی و ترانزیستور مسفت پرداخته شده است. در فصل سوم به بررسی اثرات کانال کوتاه درترانزیستورهای مسفت و ساختارهای ارائه شده جهت کاهش این اثرات می پردازیم. در فصل چهارم ساختار پیشنهادی مسفت با گیت تو رفته دوبل در طرف درین جهت کاهش اثرات کانال مورد بررسی قرار گرفته است. در فصل پنجم این پایان نامه ساختار پیشنهادی مسفت با لایه بافر تو رفته در کانال در دو طرف سورس و درین می پردازد. در فصل ششم تاثیر چگالی ناخالصی کانال در زیر گیت در دو طرف سورس و درین بر روی مشخصات ترانزیستور مورد بررسی قرار می گیرد. در فصل هفتم نیز نتیجه گیری و پیشنهادات برای کار های آینده آورده شده است.

فصل دوم

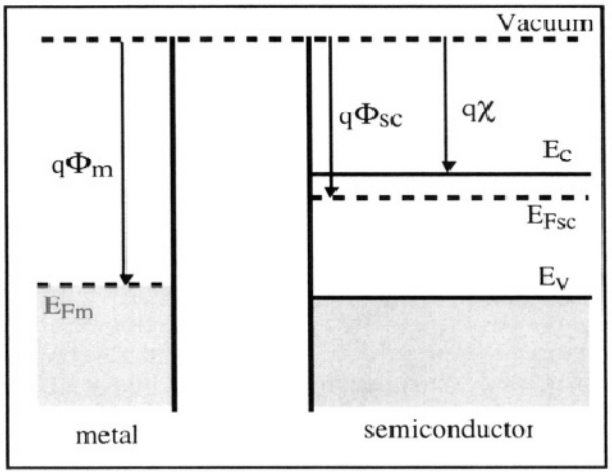
ترانزیستور اثر میدانی فلز – نیمه هادی(MESFET)

۲–۱ دیود شاتکی و خصوصیات آن

با توجه به اهمیت دیود شاتکی در ترانزیستور های MESFET ابتدا در این بخش به معرفی دیود شاتکی و خصوصیات آن می پردازیم. یک پیوند یا دیود شاتکی هنگامی که یک تماس یکسوساز بین یک فلز و یک نیمه های تشکیل می شود، بوجود می آید. مشخصات یکسو کنندگی برای تماس فلز- نیمه هادی همانند یک دیود پیوند PN می باشد. اولین قطعات نیمه هادی که به اواخر قرن نوزدهم برمی گردند شامل یکسوکننده فلز- نیمه هادی و دیودهای تماس نقطه ای می باشند. اثر یکسو کنندگی در دیودهای پیوندی فلز- نیمه هادی در سال ۱۸۷۴ بوسیله F. Braun کشف شد و بوسیله ی شاتکی و Mott در سال ۱۹۳۸ تشریح شدند.

۲–۱–۱ دیاگرام باند انرژی در پیوند فلز– نیمه هادی

یک کریستال نیمه هادی نوع N و یک فلز را در نظر بگیرد. دیاگرام باند انرژی این دو ماده قبل از پیوند در شکل ۲-۱ نشان داده شده است.



شکل۲-۱: دیاگرام باند انرژی فلز و نیمه هادی قبل از پیوند

همانطور که می دانیم به علت تأثیر فتوالکتریک، هنگامی که نور با یک طول موج خاص به یک فلز تابانده می شود الکترون می تواند از فلز جدا شود. به منظور دیدن این اثر، طول موج نور تابیده شده باید از یک مقدار بحرانی بیشتر باشد. به عبارت دیگر، فتون ها باید انرژی بیشتری نسبت به فلز به الکترون ها وارد کنند و آن ها را به سمت خلأ روانه کنند و ازسطح فلز جدا کنند. این انرژی باید در کمترین مقدار خود به اندازه تابع کار[۳] فلز ($q\Phi$) باشد. پس به عبارت دیگر تابع کار برای یک فلز برابر با مقدار انرژی سطح فرمی (E_{Fm}) برای یک فلز می باشد که الکترون لازم دارد تا بتواند خود را از فلز به سطح خلأ برساند. به همین ترتیب برای نیمه هادی نیز تابع کار برابر با انرژی مورد نیاز برای رهاسازی الکترون واقع در سطح فرمی نیمه هادی می باشد که با E_{Fsc} نشان داده می شود.

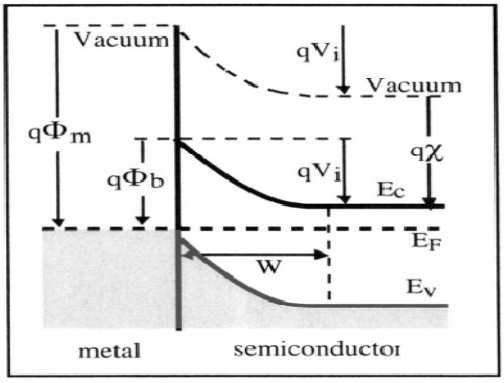
ما می دانیم که در نیمه هادی، بعضی از الکترون ها دارای انرژی بالاتر از E_{Fsc} می باشند. این الکترون ها، الکترون های باند هدایت می باشند و انرژی این الکترون ها تقریباً برابربا E_C می باشد. مقدار انرژی مورد نیاز برای یک الکترون در باند هدایت برای رسیدن به خلأ انرژی رها سازی الکترون[۴] نامیده می شود که با $q\chi_S$ نشان داده می شود. در این بخش ما به بررسی باند انرژی یک نیمه هادی نوع N و یک فلز می پردازیم که دارای $E_{Fm} < E_{Fsc}$ می باشند. هنگامی که فلز با نیمه هادی نوع N پیوند می یابند سطوح فرمی فلز و نیمه هادی هم راستا شده و تعادل ترمودینامیکی باعث عبور الکترون از باند هدایت نیمه هادی به سمت فلز می شود چون در این حالت $E_C > E_{Fm}$ می باشد. الکترون هایی که از باند هدایت نیمه هادی به سمت فلز عبور می کنند، باعث بوجود آمدن اتم های ناخالصی دونار با بار

[۳] Work Function
[۴] Electron affinity

مثبت در نیمه هادی می شوند. بنابراین یک ناحیه تخلیه در نیمه هادی در سمت فلز بوجود می آید. پهنای این ناحیه تخلیه با W نمایش داده می شود. فلز در این پیوند به عنوان یک هادی کامل در نظر گرفته می شود و یک بار الکترون به اندازه دامنه ی بار ناحیه تخلیه در فلز ظاهر می شود. برای تمام اهداف عملی، این بار می تواند به طور بینهایت نازک در نظر گرفته شود. چنان توزیع باری اغلب با عنوان صفحه بار[۵] نامیده می شود. به علت همسان شدن سطوح فرمی و حضور یک ناحیه تخلیه، انحنای باند در نیمه هادی برابر با $qV_i=q\,(\Phi_m-\Phi_{sc})$ می باشد. این انحنا وابسته به یک سد پتانسیل به نام V_i می باشد که از مهاجرت بیشتر الکترون ها به سمت فلز جلوگیری می کند. الکترون ها در فلز، یک سد پتانسیل[۶] به نام Φ_b می بینند که دارای دامنه ای مطابق رابطه (۲-۱) می باشد و در شکل۲-۲ نشان داده شده است.

$$q\Phi_b = q(\Phi_m - \chi_s) = qV_i + (E_C - E_F) \qquad (۱-۲)$$

در دمای اتاق ، این سدهای پتانسیل به طور عمده ای از KT/q بزرگتر هستند و فقط تعداد کمی از الکترون ها می توانند بر این سدها غلبه کنند. جریان بوجود آمده از عبور الکترون ها از نیمه هادی به سمت فلز بوسیله ی $I_{m\to s}$ نشان داده می شود و این امر به خاطر این است که الکترون ها حامل یک بار منفی هستند. بنابراین الکترون های مهاجرت کننده از سمت نیمه هادی به سمت فلز برابر با جریان مثبت از سمت فلز به نیمه هادی می باشند. در تعادل ترمودینامیکی و درغیاب هرگونه بایاس خارجی ، جریان $I_{m\to s}$ در واقع با جریان الکترون ها از فلز به سمت نیمه

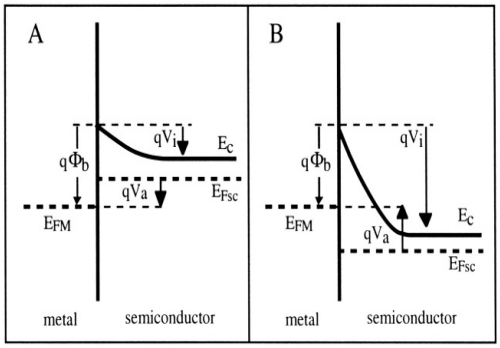


شکل ۲-۲: پیوند فلز و نیمه هادی در حالت تعادل

هادی برابر است که با $I_{s\to m}$ نشان داده می شود. بنابراین در حالت تعادل، $I_{s\to m}= - I_{m\to s}$ می باشد.

[۵] Charge sheet
[۶] Shottcky Barrier

اگر یک بایاس مستقیم $V_a>0$ به این ساختار داده شود به طوری که سمت فلز مثبت و سمت نیمه هادی منفی باشد، سد پتانسیل در سمت نیمه هادی از V_i به $V_i - V_a$ کاهش می یابد (شکل ۲-۳) و تعداد بیشتری از الکترون ها می توانند از سمت نیمه هادی به سمت فلز روانه شوند.



شکل۲-۳: پیوند فلز- نیمه هادی در بایاس مستقیم و معکوس

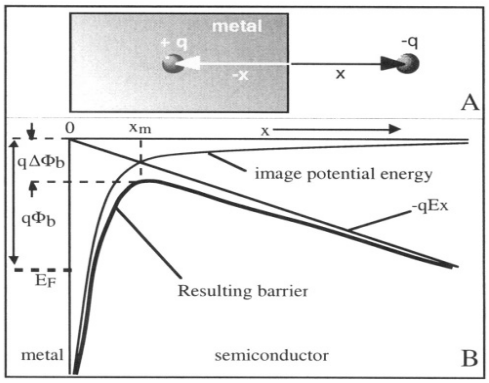
به عبارت دیگر، عبور الکترون ها از فلز به سمت نیمه هادی ($I_{m\to s}$)، ثابت باقی می ماند زیرا سد پتانسیل دیده شده از سمت فلز(Φ_b) تغییر نمی کند. در نتیجه یک شبکه از الکترون ها ازسمت نیمه هادی به فلز جریان می یابند.

اگر یک بایاس معکوس ($V_a<0$) به این ساختار داده شود به طوری که سمت فلز(−) و سمت نیمه هادی (+) باشد، سد پتانسیل در نیمه هادی از V_i به $V_i - V_a$ افزایش می یابد (شکل ۲-۳). در نتیجه جریان الکترون از سمت نیمه هادی به سمت فلز یعنی $I_{m\to s}$ کاهش می یابد در حالیکه $I_{s\to m}$ بدون تغییر باقی می ماند. عدم تقارن مکانیزم جریان مستقیم و معکوس در این پیوند باعث مشخصه ی ولتاژ- جریان غیرخطی شبیه به پیوند P-N می شود.

۲-۱-۲ اثر شاتکی[۷]

ارتفاع سد شاتکی در طرف فلز در واقع ثابت نیست و مقدار کمی به وسیله ولتاژ به کار رفته تغییر می کند و یک کاهش در سد پتانسیل دیده می شود و این مورد به علت بار آینه ای تولید شده در فلز بوسیله ی الکترون های طرف نیمه هادی می باشد. الکترواستاتیک به ما می گوید که هنگامی که یک بار نزدیک یک رسانای کامل(فلز)می باشد، یک بار آینه ای با دامنه برابر اما علامت منفی در داخل هادی بوجود می آید که در عمقی برابر با فاصله ی بین بار اولیه و سطح رسانا قرار دارد (شکل۲-۴).

[۷] Shottky effect



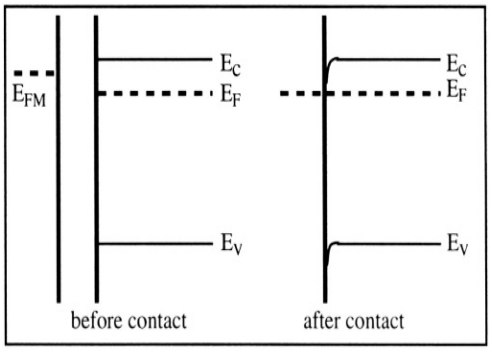
شکل۲-۴: اثر شاتکی در پیوند فلز – نیمه هادی

بار بوسیله فلز جذب می شود و در مورد پیوند فلز- نیمه هادی، سد پتانسیل کاهش می یابد. اگر دامنه کاهش سد پتانسیل را که به اثر شاتکی معروف است با $\Delta\Phi_b$ نشان دهیم، در نتیجه ارتفاع سد پتانسیل برابر است با :

$$\phi_b' = \Phi_b - \Delta\Phi_b \qquad (۲-۲)$$

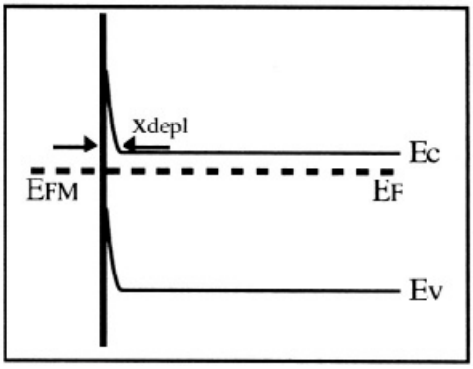
۲–۱–۳ تماس اهمی در پیوند فلز و نیمه هادی

یک تماس اهمی ، یک تماس غیر یکسو ساز است. مشخصه جریان- ولتاژ یک تماس اهمی باید از قانون اهم یعنی V=IR پیروی کند و مقاومت پیوند باید تا حد ممکن پایین باشد. تماس بین نیمه هادی و فلزی که درشکل۲-۵ نشان داده شده است را در نظر بگیرید. در این مورد ویژه $E_{Fm}>E_{Fsc}$ است. آن چنان که باند های انرژی نیمه هادی نوع N، در نزدیکی تماس به سمت پایین خمیده می شوند. دامنه خمش باند و توسعه آن به سمت نیمه هادی، خیلی کوچک می باشند. به عنوان یک نتیجه می توان گفت که در حقیقت هیچ سد پتانسیلی بین فلز و نیمه هادی وجود ندارد و الکترون ها به طور آزادانه می توانند از محل پیوند عبور کنند و چنین پیوندی، تماس اهمی نامیده می شود.



شکل۲-۵: تماس اهمی در پیوند فلز- نیمه هادی

همچنین ممکن است یک تماس اهمی بین یک فلز و یک نیمه هادی در حالتی که $E_{Fsc}<E_{Fm}$ است بر قرار شود (شکل۲-۶).



شکل۲-۶: تماس اهمی در پیوند فلز- نیمه هادی

در عمل، یک پیوند شاتکی در صورتی که چگالی ناخالصی در نیمه هادی به مقدار کافی بزرگ باشد ($N_d=10^{20}\ cm^{-3}$)، همچون یک تماس اهمی رفتار می کند. پهنای ناحیه تخلیه در نیمه هادی بوسیله عبارت زیر بدست می آید.

$$W(V_a)=\sqrt{\frac{2\varepsilon_{SC}}{qN_d}(V_i-V_a)} \qquad (۳-۲)$$

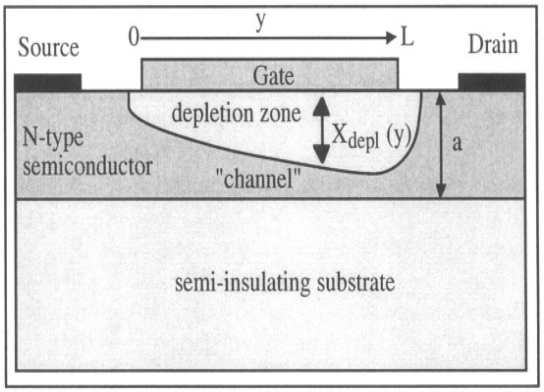
در حالی که V_i، سد پتانسیل داخلی و V_a ولتاژ بایاس اعمالی می باشد. اگر چگالی ناخالصی نیمه هادی(N_d) زیاد باشد، در این صورت ضخامت ناحیه تخلیه نازک شده و الکترون ها به آسانی می توانند از یک چنین سد پتانسیل نازکی تونل بزنند و این باعث می شود که یک مقاومت اهمی پایین بین فلز و نیمه هادی وجود داشته باشد. در تماس های فلز به سیلیکان، چون چگالی ناخالصی بزرگتر از $10^{17}\ cm^{-3}$ می باشد، شارش جریان بوسیله اثر تونل زنی بزرگتر از شارش جریان بوسیله ی عمل انتشار حامل گرم می باشد. در عمل تماس های اهمی بین یک فلز و ترمینال های قطعات نیمه هادی، همیشه در نواحی با چگالی ناخالصی سنگین بوجود می آیند.

۲-۲ ترانزیستور اثر میدانی فلز نیمه هادی

۲-۲-۱ ولتاژ آستانه در یک MESFET

یک تعریف مرسوم برای ولتاژآستانه یک ترانزیستور MESFET شامل یک تغییر حالت سریع از مد عملکرد خاموش و روشن می باشد. البته جریان درین نمی تواند به طور سریع برای بایاس گیت زیر آستانه به صفر کاهش یابد اما نسبتاً به طور نمایی با بایاس گیت در ناحیه زیر آستانه تغییر می یابد که این مورد به علت تشکیل سد پتانسیل در کانال می باشد. این ترانزیستور بیشتر از تکنولوژی

GaAs به جای سیلیسیم استفاده می کند. MESFET می تواند در فرکانس های کاری بالا عمل کند زیرا از مواد نیمه هادی با موبیلیتی بالا ساخته می شود و همچنین بر پایه دیود شاتکی با بازیافت سریع ساخته شده است.MESFET در اصل یک JFET است که به جای پیوندPN در آن از پیوند دیودشاتکی استفاده شده است. یک MESFET معمولی در شکل ۲-۷ آمده است.



شکل۲-۷: ساختار یک MESFET معمولی

این ساختار دارای پهنای کانال a و چگالی ناخالصی N_d می باشد. کانال روی یک زمینه نیمه هادی با مقاومت بالا و چگالی ناخالصی پایین می نشیند. مقاومت زیر بنا آن قدر بالاست که اغلب از یک ماده نیمه عایق استفاده می شود. زیر بنا نقش فعالی را در قطعه برعهده ندارد و به سادگی به عنوان یک زیربنای مکانیکی عمل می کند. همانند یک JFET با کانال n ، گیت دارای ولتاژ منفی نسبت به سورس می شود و ولتاژ گیت جهت تنظیم کردن پهنای ناحیه تخلیه استفاده می شود و هدایت کانال را کنترل می کند. ولتاژ درین مثبت و بزرگتر از ولتاژ سورس است. گیت فلزی تشکیل یک دیودشاتکی بایاس معکوس با نیمه هادی نوع N را می دهد. آنچنان که به جز یک جریان نشتی کوچک جریان گیت دیگری وجود ندارد. اگر ولتاژ درین کوچک باشد، پهنای ناحیه تخلیه می تواند از رابطه زیر بدست آید.

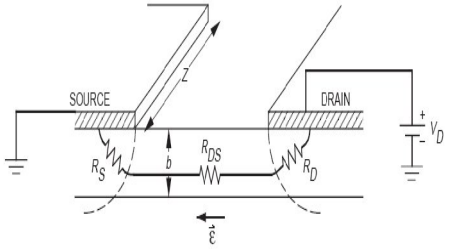
$$x_{dep} = \sqrt{\frac{2\varepsilon_{sc}}{qN_d}\left(V_i - V_G\right)} \qquad (۴-۲)$$

در حالی که V_i سد پتانسیل دیود شاتکی در طرف نیمه هادی و ε نفوذ مغناطیسی نیمه هادی است. ولتاژآستانه، ولتاژ گیت برای $x_{dep}=a$ می باشد که از رابطه زیر بدست می آید.

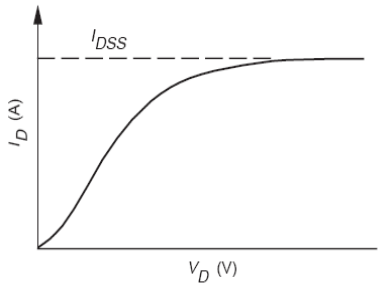
$$V_{TH} = Vi - \frac{qN_d a^2}{2\varepsilon_{sc}} \qquad (۵-۲)$$

۲-۲-۲ قطعه بدون گیت

جهت بررسی عملکرد MESFET ، ابتدا به بررسی عملکرد قطعه بدون گیت شکل۲-۸ می پردازیم که فقط شامل درین و سورس می باشد و کانال بین این دو کنترل نمی شود. مشخصه ی جریان و ولتاژ آن را مورد بررسی قرار می دهیم که در شکل ۲-۹ آمده است.



شکل۲-۸: ساختار یک قطعه بدون گیت



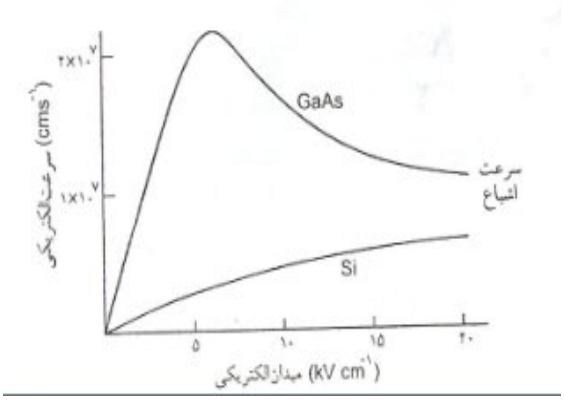
شکل۲-۹: نمودار جریان برای یک قطعه بدون گیت

در ابتدا اگر یک ولتاژ کوچک بین سورس و درین برقرار شود، جریانی بین سورس و درین برقرار می شود. با افزایش ولتاژ سورس و درین جریان نیز به صورت خطی افزایش می یابد که فرمول آن طبق رابطه ی زیر بدست می آید.

$$I_D = \frac{V_D}{R_D + R_S + R_{DS}} \qquad (۶-۲)$$

که دراین فرمول R_S وR_D به ترتیب مقاومت های درین و سورس و R_{DS} مقاومت کانال می باشد.

اگر مقدار V_{DS} افزایش یابد، جریان در ترانزیستور MESFET از حالت خطی خارج می شود که علت آن وابستگی سرعت الکترون به شدت میدان الکتریکی است که در میدان های بزرگ اتفاق می افتد. همان طور که در شکل۲-۹ می بینیم، از یک ولتاژ به بالاتر، جریان در مقدار اشباع خود باقی مانده و افزایش نمی یابد که با I_{DSS} نمایش داده شده است. برای نمونه، مشخصه ی سرعت الکتریکی بر حسب میدان الکتریکی برای GaAs و Si در شکل ۲-۱۰ آمده است.



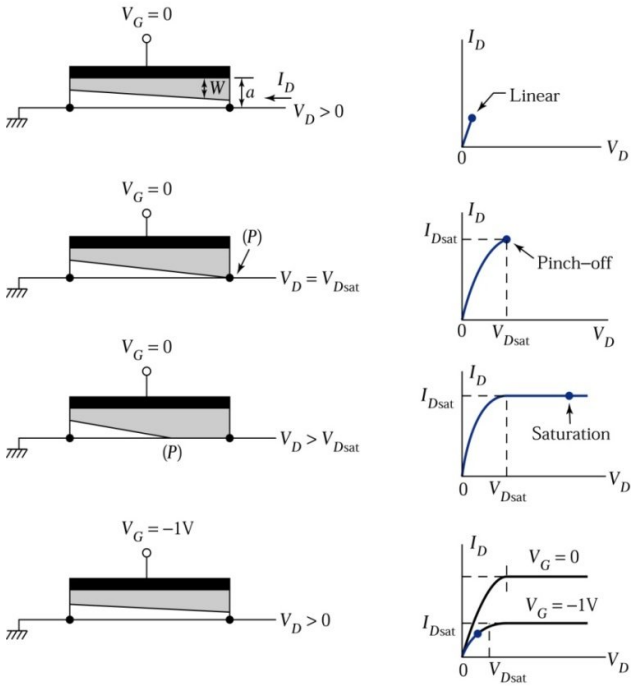
شکل۲-۱۰: نمودار سرعت بر حسب میدان الکتریکی

همان طور که در شکل ملاحظه می شود، سرعت الکترون در Si نسبت به شدت میدان به طور یکنواخت افزایش می یابد درصورتیکه در GaAs نسبت به میدان اولا" فراتر از Si افزیش می یابد و دوما در۵ KV به اوج می رسد و سپس کاهش می یابد تا به یک مقداراشباع می رسد. تاثیر این حالت این است که جریان در GaAs در میدان الکتریکی نسبتا" کم به اشباع می رسد.

۲-۲-۳ قطعه با گیت یا MESFET

اکنون فرض می کنیم که یک الکترود گیت روی کانال قرار می گیرد که دارای ولتاژ بایاس هم نمی باشد ($V_G=0$). بعد از اینکه این پیوند (پیوند فلز – نیمه هادی) بین گیت و کانال بوجود آمد، ناحیه تخلیه تشکیل شده در زیر گیت و در سمت کانال، عمق موثر کانال را کاهش می دهد. در نتیجه جریان عبوری از کانال، وابسته به ولتاژ گیت این ترانزیستور می باشد. اگر گیت نسبت به نیمه هادی زیرین خود دارای پتانسیل منفی (معکوس) باشد و یک بخش از این نیمه هادی از حاملها تخلیه شده باشد، مسیر جریان در کانال بین ناحیه تخلیه و لایه بافر با مقاومت ویژه زیاد محدود می شود. در نتیجه جریان درین و سورس (I_{DS}) نه تنها تابعی از ولتاژ درین سورس (V_{DS}) بلکه تابعی از ولتاژ گیت – سورس (V_{GS}) نیز می شود. در بایاس صفر درین – سورس، لایه تخلیه در زیر گیت قرینه می باشد که عمق آن بسته به پتانسیل گیت - سورس می باشد. در بایاس صفر گیت، عمق لایه تخلیه به اندازه ی پتانسیل داخلی سد شاتکی باقی می ماند. وقتی که V_{DS} افزایش یابد، لایه تخلیه غیر قرینه خواهد شد زیرا اختلاف پتانسیل بین گیت و لایه فعال زیر گیت در انتهای درین نسبت به گیت، بزرگتر از اختلاف پتانسیل در انتهای سورس نسبت به گیت است. بنابراین درین نسبت به گیت فشرده (منقبض) تر می شود و مقدار میدان الکتریکی در آن منطقه افزایش می یابد. هنگامی که ولتاژ درین - سورس به مقدار بیشتری افزایش یابد، میدان در انتهای درین نسبت به گیت به اندازه ای خواهد

رسید که در آنجا سرعت الکترون اشباع می شود. در فراتر از این مقدار که به ولتاژ زانو مشهور است، جریان درین – سورس افزایش محسوسی نخواهد داشت. در این حالت طول منطقه کانال که در آنجا الکترونها به حالت سرعت اشباع می رسند افزایش می یابد و در داخل کانال انباشتگی حاملها را خواهیم داشت. با افزایش ولتاژ درین – سورس، لبه لایه تخلیه شدیدا" به طرف لایه بافر نزدیک شده والکترودهای سورس و درین فقط بوسیله راه باریکی بین لایه بافر و زیر بنا با یکدیگر ارتباط پیدا می کنند. به عبارتی جریان درین - سورس با ولتاژ فراتر از ولتاژ زانو ذاتا" به V_{DS} وابسته نیست که این جریان به I_{DSS} نسبت داده می شود. شکل۲-۱۱ نمودار جریان درین برای یک MESFET کانال n می باشد.



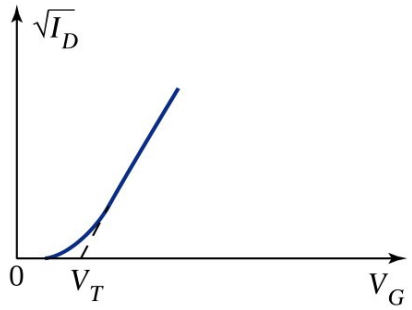
شکل۲-۱۱: نمودار جریان درین در یک ترانزیستور MESFET

۲–۲–۴ ترانزیستور های MESFET افزایشی[۸]

اگر ضخامت ناحیه آلایش شده نازکتر از لایه تخلیه بایاس صفر باشد در آن صورت کانال با بایاس صفر گیت قطع می شود و هیچ گونه جریان درین سورسی جاری نمی شود. قطعه در این حالت به صورت خاموش عمل می کند و باید بایاس مثبت به گیت اعمال شود تا بتوان عرض ناحیه تخلیه را کاهش داد و به این صورت یک کانال هدایت ایجاد شود. این حالت به مدل افزایشی و معمولا به

[۸] Enhancement mode MESFET

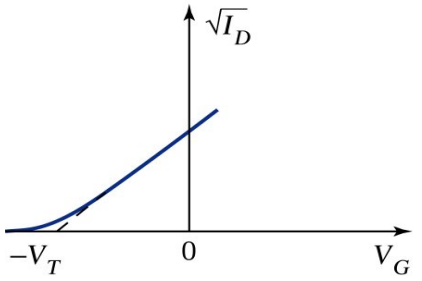
E-MESFET مشهور است. منحنی جریان بر حسب ولتاژ گیت این ترانزیستور در شکل۲-۱۲ آمده است.



شکل۲-۱۲: منحنی جریان بر حسب ولتاژ گیت ترانزیستور MESFET افزایشی

۲-۲-۵ ترانزیستور های MESFET تخلیه ای[۹]

اگر منطقه آلایش شده ضخیمتر از لایه تخلیه در بایاس صفر باشد، در آن صورت قطعه به صورت روشن عمل می کند و بایاس گیت منفی باید اعمال شود تا بتوان قطعه را خاموش کرد. این حالت به مدل تخلیه ای واکثرا به مدل D-MESFET مشهور است که منحنی جریان بر حسب ولتاژ گیت آن در شکل۲-۱۳ آمده است.



شکل۲-۱۳: منحنی جریان بر حسب ولتاژ گیت ترانزیستور MESFET تخلیه ای

در مقادیر کم V_{DS}، لایه تخلیه در زیر گیت را می توان به عنوان لایه ای با ضخامت ثابت در نظر گرفت که به بایاس گیت وابسته است. جریان کانال تقریبا از یک حالت خطی با V_{GS} تبعیت می کند به گونه ای که قطعه شبیه به یک مقاومت قابل کنترل با ولتاژ گیت عمل می کند. مقدار V_T را می توان به عنوان ولتاژ آستانه تعریف کرد که در این مقدار، لایه تخلیه و کانال ضخامت یکسانی دارند به گونه ای که اگر بایاس گیت نسبت به ولتاژ آستانه منفی تر گردد کانال قطع می گردد و جریان عبور نمی کند. مقدار V_T نشان دهنده عملکرد قطعه به صورت مد تخلیه ای یا افزایشی می باشد. ولتاژ مثبت کم برای V_T نشان می دهد که کانال قطع است مگر زمانی که یک بایاس مستقیم فراتر از V_T

[۹] Depletion mode MESFET

به گیت اعمال شود. در این صورت قطعه یک E-MESFET می باشد. بر عکس ولتاژ منفی برای V_T نشان می دهد که قطعه D-MESFET می باشد. مدار هایی که به وسیله MESFET با یک V_T منفی زیاد ساخته می شوند معمولا سریعتر از آنهایی هستند که با یک V_T کوچکتر ساخته می شوند. علت آن این است که در نوع اول به دلیل ضخیمتر بودن کانال موثر مقاومت کوچکتری خواهیم داشت و بنابر این انبارش و تخلیه خازن های مدار سریعتر انجام می شود. در مقادیر زیاد V_{DS} ولتاژ گیت-کانال تغییر می کند که این تغییر بستگی به وضعیت کانال دارد. اختلاف پتانسیل گیت-کانال در انتهای درین با افزایش V_{DS} افزایش می یابد. بنابراین عرض ناحیه تخلیه نیز با وضعیت کانال تغییر می کند.

۲-۲-۶ پارامترهای مهم در MESFET

یکی از فاکتورهای بسیار مهم GaAs MESFET که توان ماکزیم خروجی آن را محدود می کند، ولتاژ شکست گیت – درین می باشد. روشهایی که معمولا" برای افزایش ولتاژ شکست MESFET از جمله تو رفتگی گیت و یا ازدیاد فاصله گیت – درین بکار می رود، اکثرا" باعث کاهش بهره RF و جریان اشباع درین خواهد شد. در واقع روش های زیادی برای افزایش ولتاژ شکست گیت – درین انجام شده است که یکی از آنها قرار دادن یک لایه عایق بین فلز گیت و کانال موثر ترانزیستور می باشد که این کار معمولا" باعث ایجاد حالت های ناخواسته در فصل مشترک می شود. اخیرا" ترانزیستورهای MESFET با حالت های فصل مشترک ناچیزی ساخته شده است که از یک لایه گالیم آرسناید با مقاومت بالا که به روشهای رشد در دمای پایین (LTG) تشکیل می گردد و به عنوان عایق گیت استفاده می شود. بازدهی ادوات MESFET تاحد زیادی توسط زمانی که برا ی انتقال حاملها از منطقه زیر گیت نیاز است تعیین می شود. این بازدهی به وسیله سرعت متوسط الکترونها در این منطقه قابل افزایش است. همان گونه که قبلا" گفته شد، الکترونهای GaAs در مقایسه با Si دارای تحرک زیاد تری می باشند. در ضمن امکان ساخت ادوات با گیت کوچک برای سرعت زیاد الکترونها تحت شرایط حالت غیر پایدار و با استفاده از زیر بنای[۱۰] نیمه عایق درمدارهای مجتمع ازاهمیت ویژه ای برخورداراست که از دیگر مزایای GaAs می باشد. وقتی که از این مزایا همراه با دیگر تکنولوژی های موجود در صنعت میکروالکترونیک استفاده شود، ادوات GaAs MESFET به عنوان تقویت کننده درفرکانس های حدود ۷۰GHz و یا به عنوان نوسان ساز تا ۸۰GHz توانایی خود را نشان داده اند. اگر قصد داریم مدارهای با سرعت بالا داشته باشیم، باید طول گیت MESFET را تا زیر میکرون کاهش دهیم. در طول های گیت زیر میکرونی میدان بزرگ الکتریکی در کانال باعث می شود که

[۱۰] Substrate

سرعت الکترون از سرعت راس فراتر رود و در نتیجه مقاومت ویژه موثر کاهش می یابد. این افزایش سرعت اکثرا" با تغییر در مشخصه های قطعه که به اثر کانال کوتاه مشهور هستند، همراه می باشد. اساسا" این تغییر شبیه به یک شیفت منفی در ولتاژ آستانه قطعه پدیدار می شود. شیفت ولتاژ آستانه ممکن است به علت وجود جریانهای نشتی در پایه پدید آید که در میدان های الکتریکی بسیار زیاد در ادوات با گیت کوتاه اهمیت پیدا می کنند. برا ی کاهش این اثر موفقیت هایی بدست آمده است. یکی از این روش ها اضافه کردن یک لایه P مدفون در زیر کانال هدایت می باشد.

۲-۲-۷ تاثیر لایه بافر نوع p[۱۱] بر روی مشخصه جریان-ولتاژ در یک 4H-SiC MESFET

کربید سیلسیم یک ماده امید بخش در فرکانس های بالا و کاربردهای توان بالا می باشد. در مقایسه با سیلیسیم و گالیم آرسناید،کربید سیلیسیم دارای خصوصیاتی همچون گاف انرژی[۱۲] بالا، سرعت اشباع الکترون بالا و هدایت گرمایی بالا می باشد. بنابراین قطعات ساخته شده با این ماده و بخصوص SiC MESFETدارای پتانسیل بیشتری جهت کاربرد در مدارهای رادار، ارتباطات موبایل و غیره می باشد [۳] . بسیاری از تحقیقات نشان می دهد که مدل کردن 4H-SiC MESFET دارای اهمیت ویژه ای در طراحی قطعات و مدارها می باشد و همچنین مدل کردن مشخصه I-V سیگنال بزرگ آن خیلی مهم و سخت می باشد. بسیاری از مدل های سیگنال بزرگ جریان- ولتاژ برایGaAs MESFET ، برای SiC MESFET مناسب نمی باشد زیرا این دو ماده با هم تفاوت دارند. به عنوان نمونه زمینه های گالیم آرسناید با مقاومت بالا به دلیل تکنولوژی رشد آنها به طور وسیعی استفاده می شوند اما ویفرهای کربید سیلیسیم عملی روی ماده نیمه عایق یا هادی قرار می گیرند و آنها شامل نقص های زیادی در محل تماس می باشند زیرا تکنولوژی رشد آنها خیلی مشکل می باشد. به منظور بهبود عملکرد 4H-SiC MESFET، یک لایه بافر بوسیله رشد روی هم نشینی[۱۳] یا بوسیله ی بیماران یونی[۱۴] بین لایه کانال و زمینه قرار می گیرد که این لایه بافر باعث جلوگیری از جریان نشتی زمینه می شود. یک ساختار ترانزیستور قدرت 4H-SiC MESFET بر روی چندین لایه ویفر ساخته می شود که لایه بافر باعث تزریق الکترون از کانال و به تله افتادن آنها در مرز بین کانال و لایه بافر می شود و این امر باعث کاهش عملکرد قطعه می شود. تزریق الکترون با میدان الکتریکی عمودی بین لایه های بالایی رابطه دارد و نوع زمینه (هادی یا نیمه عایق) و چگالی تله ها به ساختار لایه بافر و همچنین تکنولوژی ساخت ترانزیستور حساس می باشد. بیشتر مدل های تجربی برای MESFET های سیگنال

[۱۱] P buffer layer
[۱۲] Band gap
[۱۳] Epataxial layer
[۱۴] Ion implantation

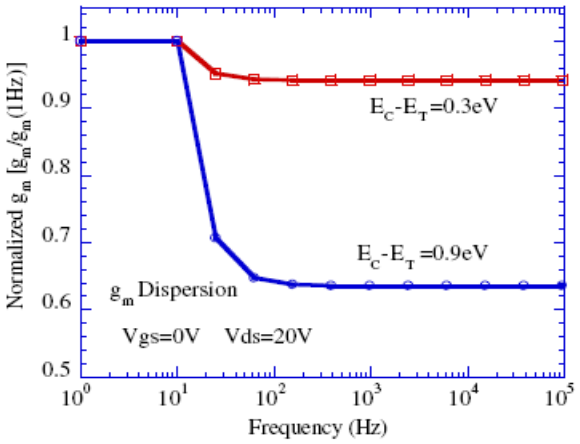
بزرگ براساس زمینه ی عایق بدون داشتن لایه بافر استوار می باشند که این امر موجب خطای آشکار در SiC MESFET می شود[۴] . تله های الکترون موجود در لایه بافر P ، بخشی از الکترون های تزریق شده از کانال را به دام می اندازند در حالی که بقیه این الکترون ها هنوز به سمت زمینه حرکت می کنند و امکان به دام افتادن آنها در زمینه وجود دارد. این پروسه به طور عمده ای به میدان الکتریکی عمودی وابسته می باشد. الکترون های به دام افتاده منجر به یک میدان الکتریکی معکوس می شوند که این امر از تزریق بیشتر الکترون جلوگیری می کند. به خوبی نشان داده می شود که چگالی تله ها به طور مؤثری حساس به پروسه ساخت قطعه و ماده مورد استفاده در آن می باشد. به عنوان مثال ، لایه بافر P تشکیل شده به وسیله عمل بمباران یونی، چگالی تله بزرگتری نسبت به روش روی هم نشینی دارد زیرا در روش بمباران یونی، نقص های شبکه بیشتری بوجود می آید.

۲-۲-۸ بررسی آثار حالت های سطحی بر روی 4H-SiC MESFET

به علت خصوصیات عالی و تکنولوژی رشد کریستالی جهت ساخت، قطعه SiC MESFET یک کاندیدای خوب برای کاربردهای توان در فرکانس های بالا در ارتباطات نظامی واقتصادی می باشد. همچنین SiC MESFET دارای خصوصیات سیگنال کوچک عالی در فرکانس های بالا می باشد[۵] . البته SiC MESFET دارای مشکلات ناشی از تله ها نیز می باشد که این تله ها در مرز بین مواد مختلف و همچین لایه زیر کانال فعال بوجود می آیند که بر روی توان عملکردی قطعه بوسیله ی تشکیل توزیع بارهای استاتیکی و گاوسی تاثیر می گذارند. این بارهای پارازیتی باعث محدود کردن جریان درین و در نتیجه کاهش توان خروجی در فرکانس های بالا می شوند. در طی چند سال گذشته زمینه SiC که با وانادیم دوپینگ می شود بیشترین توجه را به خود جلب کرده است. زیرا باعث بهبود عملکرد ترانزیستور در فرکانس های بالا می شود. اخیراً نگرانی موجود به سمت تله های سطحی متوجه می شود که این امر با استفاده از زمینه های نیمه عایق با درصد خلوص بالا باعث حذف تاثیر تله های زمینه بر روی عملکرد قطعه شده است . وجود حالت های سطحی در ناحیه ی کانال بدون گیت بین سورس و درین را می توانیم بر روی ناحیه تخلیه کانال در زیر سطح قطعه مدوله کنیم که این خود باعث پراکنش فرکانسی هدایت انتقالی می شود. این پراکنش های فرکانسی در هدایت انتقالی ، باعث بیشتر پیچیده شدن مشخصات قطعه می شود و همچنین باعث بوجود آمدن دردسرهایی در طراحی مدار می شود[۶] . اگرچه گزارش های متعددی درباره پراکنش فرکانسی در هدایت انتقالی GaAs MESFET و GaN MESFET وجود دارد ولی فقط گزارش های محدودی درباره ی پراکنش فرکانسی هدایت انتقالی در SiC MESFET وجود دارد.

شکل۲-۱۴ نتایج شبیه سازی برای هدایت انتقالی برحسب فرکانس را نشان می دهد. در این شکل پراکنش فرکانسی هدایت انتقالی برای دو سطح از تله های سطحی[۱۵] نشان داده شده است. بایاس گیت $V_{GS}=0V$ انتخاب شده است زیرا در این ولتاژ تغییر g_m برحسب فرکانس دارای ماکزیمم تغییرات خود می باشد. همانطور که در شکل دیده می شود، هدایت انتقالی یک رفتار منفی با پراکنش فرکانس دارد. همچنین هنگامی که تله های سطحی در سطح عمیق تری وجود دارند تغییرات هدایت انتقالی برحسب فرکانس، یک مقدار بزرگتری را دارا می باشد. پراکنش فرکانسی هدایت انتقالی در MESFET را می توانیم به تبادل بار بین گیت و درین یا گیت و سورس از طریق حالت های سطحی موجود در این نواحی نسبت دهیم. مدوله کردن بارهای به تله افتاده بوسیله حالت های سطحی، باعث افزایش پهنای ناحیه تخلیه سطحی شده و در نتیجه باعث می شود که عمق کانال مؤثر در نواحی بدون گیت وابسته به فرکانس شود[۶] .

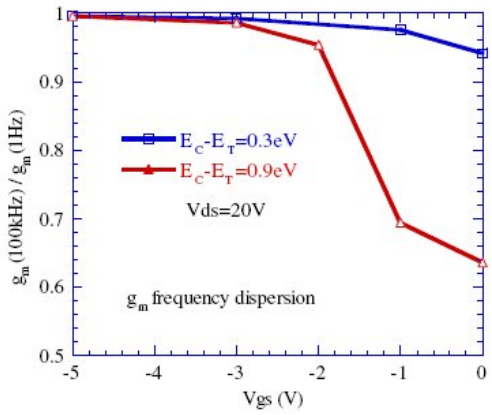
هنگامی که یک سیگنال ورودی با فرکانس پایین بکار برده می شود، تله های سطحی قادر به دنبال کردن سیگنال اعمالی به ورودی گیت هستند اما در فرکانس های بالا، تله های سطحی قادر به دنبال کردن سیگنال اعمالی به ورودی گیت نیستند. بنابراین هدایت انتقالی g_m در فرکانس های بالا کوچکتر از مقدار آن در فرکانس های پایین می باشد که این موارد باعث بوجود آمدن مشخصات موجود در شکل۲-۱۴ می شوند. برای سطح تله عمیق (۰/۹ ev)، چگالی تله های پذیرنده یونیزه شده در مقایسه با تله های موجود در سطح (۰/۳ ev) افزایش می یابد. از این رو هدایت انتقالی به طور مشخصی با فرکانس کاهش می یابد که برای $E_C - E_T$=۰/۳ ev درحدود ۶٪ و برای $E_C - E_T$=۰/۹ ev درحدود ۳۵٪ کاهش هدایت انتقالی را داریم.



شکل ۲-۱۴: تغییرات هدایت انتقالی بر حسب فرکانس در یک SiC MESFET [۶]

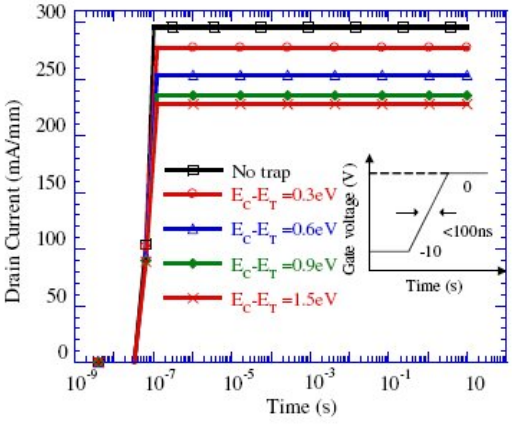
[۱۵] Surface traps

شکل ۲-۱۵ وابستگی هدایت انتقالی به ولتاژ گیت را نشان می دهد. محور عمودی نسبت هدایت در فرکانس ۱۰۰ KHZ به فرکانس ۱ HZ را نشان می دهد .همانطور که می بینیم مقدار این نسبت ، در ولتاژ گیت های کوچکتر، بزرگتر می باشد. از آنجایی که ناحیه تخلیه برای ولتاژ گیت بالاتر ، به سمت کف کانال توسعه می یابد بنابراین مدولاسیون پهنای کانال نیز در ته کانال رخ می دهد و حالت های سطحی، تاثیر مشخص کمتری دارند .



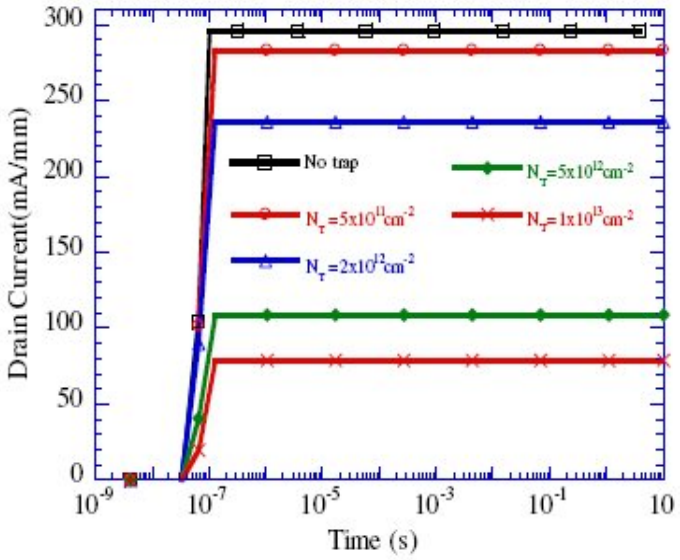
شکل۲-۱۵: وابستگی هدایت انتقالی به ولتاژ گیت در یک SiC MESFET [۶]

شکل ۲-۱۶ یک مقایسه برای جریان درین SiC MESFET را در حالتی که تله های سطحی وجود دارند و حالاتی که تله های سطحی وجود ندارند نشان می دهد. ولتاژ گیت از ۱۰ V- تا ۰V تغییر می کند در حالی که ولتاژ درین در مقدار ثابت ۱۰Vباقی می ماند. همانطور که در شکل ۲-۱۰ نشان داده شده است هر چه سطح انرژی تله ها در عمق بیشتری باشد جریان درین دارای پله کوچکتری می باشد. این مورد به وضوح نشان می د هد که کاهش جریان درین به علت افزایش چگالی تله های پذیرنده یونیزه شده می باشد.



شکل۲-۱۶: تغییرات جریان درین بر حسب زمان در حضور تله های سطحی[۶]

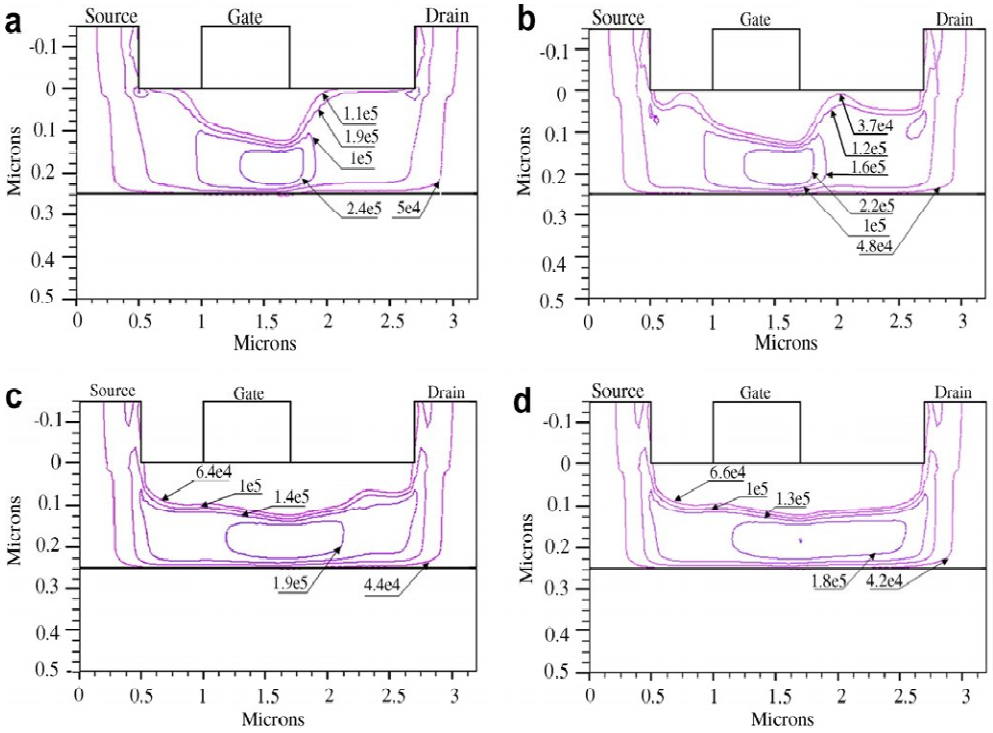
در شکل۲-۱۷ وابستگی جریان درین به چگالی تله ها نشان داده شده است. در این شکل E_C-E_T =۰/۹ می باشد و N_T از $۵\times۱۰^{۱۱}\ cm^{-۲}$ تا $۱\times۱۰^{۱۳}\ cm^{-۲}$ تغییر می کند. همانطور که می بینیم جریان درین با افزایش چگالی تله ها ، کاهش می یابد. مشخصات بدست آمده از شکل ۲-۱۷ خیلی شبیه به نتایج بدست آمده از شکل ۲-۱۶ می باشد.



شکل ۲-۱۷: وابستگی جریان درین به چگالی تله های سطحی[۶]

همانطور که در شکل ۲-۱۸ نشان داده شده است، در غیاب تله های سطحی، کانال هدایتی فقط به وسیله ولتاژ گیت مدوله و کنترل می شود و ناحیه تخلیه سطحی فقط به زیر الکترود گیت محدود می شود. برای E_T نزدیک به E_C تله های سطحی به طور منفی شارژ می شوند و بنابراین باندهای SiC به طور موثری در سطوح بین گیت، به سمت بالا خمیده می شوند. کانال هدایتی همچنین بوسیله ی بارهای به تله افتاده در حالت های سطحی در نواحی کانال بدون گیت مدوله می شود و باعث بوجود آمدن یک ناحیه تخلیه پارازیتی شده و در نتیجه پهنای کانال را کاهش می دهد. به علت ناحیه تخلیه سطحی وسیع تر در نتیجه مقاومت های پارازیتی بین گیت- سورس و گیت- درین بزرگتر شده و جریان درین کاهش می یابد.

همانطور که در شکل ۲-۱۸ می بینیم یک رابطه مشخص بین افزایش ناحیه تخلیه و سطح انرژی تله های پذیرنده وجود دارد. هر چقدر چگالی تله های سطحی یونیزه شده بیشتر باشد در نتیجه جریان درین به علت تاثیر بر روی ناحیه تخلیه،کاهش می یابد.



شکل۲-۱۸: وابستگی ناحیه تخلیه به سطح انرژی تله های پذیرنده[۶]