بسم الله الرحمن الرحیم
الحمد لله رب العالمین الرحمن الرحیم مالک یوم الدین
ایاک نعبد و ایاک نستعین اهدنا الصراط المستقیم
صراط الذین انعمت علیهم غیر المغضوب علیهم
و لا الضالین

دانشگاه صنعتی امیرکبیر

(پلی تکنیک تهران)

دانشکده مهندسی برق

پایان‌نامه کارشناسی ارشد– گرایش الکترونیک

ارائه یک معماری جدید برای پیاده‌سازی سخت‌افزاری یک کنترل‌کننده پیش‌بین مدل

نگارش:

محمدحسین منتظری

استاد راهنما:

دکتر حسن طاهری

استاد مشاور:

دکتر مهران محرمیان معلم

شهریور ۱۳۸۶

بسمه تعالي

تاريخ :
.....
شماره : .....

فرم اطلاعات پايان نامه
كارشناسي ارشد و دكترا

دانشگاه صنعتي اميركبير
(پلي تكنيک تهران)
تكميلي ۷

معاونت پژوهشي
فرم پروژه تحصيلات

مشخصات دانشجو

نام و نام خانوادگي : محمدحسين منتظری دانشجوي [■] بورس [ ] معا [ ]

شماره دانشجويي: ۸۴۱۲۳۰۱۳ دانشكده : مهندسی برق رشته تحصيلي: الكترونيک

نام و نام خانودگي استاد راهنما : دكتر حسن طاهری

عنوان به فارسي: ارايه یک معماری جدید برای پیاده‌سازی سخت‌افزاری یک کنترل‌کننده پیش‌بین مدل

عنوان به انگليسي:

A New Architecture for Hardware Implementation of a Model Predictive Controller

نوع پروژه: كارشناسي ارشد [ ] **دكترا** **كاربردي** [ ] **بنيادي** [■] **توسعه اي** [ ] **نظري**

تاريخ شروع: ۱۳۸۵/۴/۱۵ **تاريخ خاتمه :** ۱۳۸۶ /۶/۱۹ **تعداد واحد:**۶

سازمان تامين كننده اعتبار :

واژه هاي كليدي به فارسي : کنترل پیش‌بین، برنامه‌ریزی مربعی، توصیف سخت‌افزاری

واژه هاي كليدي به انگليسي :

Model Predictive Control, Quadratic Programming, Hardware Description

نظرها و پيشنهادها به منظور بهبود فعاليت هاي پژوهشي دانشگاه:

استاد راهنما:

دانشجو: ایجاد فضای مناسب برای انجام پژوهش‌های کاربردی و کاستن موانع موجود بر سر راه این پژوهش‌ها

امضاء استاد راهنما : **تاريخ:**

نسخه ۱: معاونت پژوهشي
نسخه ۲ : كتابخانه و به انضمام دو جلد پايان نامه به منظور تسويه حساب با كتابخانه و مركز اسنادومدارک علمي

تقدیم

به آنان که برای سربلندی میهن و احیای آیین

از جان مایه گذاشته و از هیچ کوششی فروگذار نمی‌کنند.

سپاسگزاری

به عنوان قدردانی و سپاسگزاری, بالاترین مراتب احترام خود را نثار استاد راهنمای محترم, آقای دکتر طاهری می‌کنم که علیرغم تمامی مشکلات موجود, زحمت راهنمایی این پروژه را پذیرفتند. سطح بالای دانش و در عین حال بردباری و تواضع ایشان, همواره برای بنده – به‌عنوان شاگردی کوچک – باعث مباهات و قابل احترام بوده و خواهد بود. همچنین لازم است تا از آقای دکتر مهران محرمیان معلم به‌خاطر کمک‌های فراوانشان برای انجام این پروژه به‌عنوان استاد مشاور قدردانی کنم که از هیچ تلاشی برای پیشبرد کار دریغ نکرده و صبح و شام نشناختند.

همچنین نهایت تشکر خود را از آقایان دکتر معتمدی و دکتر توحیدخواه که زحمت داوری این پروژه بر دوش این بزرگواران بوده و با ارایه پیشنهادات ارزنده خود مرا یاری کردند ابراز می‌دارم.

در ادامه لازم است سپاسگزاری خود را از آقایان محسن طاهری و مجید شهابی‌فر به خاطر کمک‌های فکری مفیدشان در راستای انجام این پروژه ابراز نمایم.

در پایان, لازم است تا از آقای مرتضی منتظری و خانم طاهره منتظری, پدر و مادر دلسوز و مهربانم به‌خاطر همه حمایت‌ها و کمک‌هایی که در تمام مراحل تحصیل برای اینجانب انجام دادند و همواره نقطه اتکایی برای ادامه راه بودند قدردانی کنم. همچنین کمک‌های بی‌دریغ و دلسوزانه همسرم خانم صفورا فلاح‌کریمی را هرگز از یاد نخواهم برد که با صبر و تحمل مشکلات مختلف بر سر راه به نتیجه رساندن این پژوهش, درس پشتکار و جدیت را به من آموخت.

چکیده

افزایش روز افزون تقاضا برای خدمات ارائه شده توسط شبکه‌های انتقال داده, نیاز به روش‌های نوین و به روز عرضه این خدمات را بیش از پیش نشان می‌دهد. این نکته به خصوص در زمینه خدمات مورد انتظار در شبکه اینترنت نمود بیشتری پیدا می‌کند. در این راستا, استفاده از شیوه‌هایی که کیفیت خدمات ارائه شده را تضمین کرده و در نهایت موجب جلب رضایت بیشتر کاربر شوند از اهمیت بالایی برخوردارند. در حال حاضر معماری خدمات تفکیک شده, عملی‌ترین معماری از لحاظ پیاده‌سازی است. در این معماری, گره‌های مستقل از هم از الگوریتم‌های زمانبندی برای بهبود خدمات استفاده می‌نمایند که یک راه‌حل بهینه و با مقیاس‌پذیری بالا می‌باشد.

در کار پیش رو, هدف, استفاده از یک ابزار قدرتمند کنترل مدرن به نام کنترل پیش‌بین به‌عنوان یک کنترل‌کننده محلی در هر مسیریاب شبکه است که عمل زمانبندی را انجام دهد. الگوریتم‌های اعمال پیش‌بین به زمانبند صف‌های شبکه‌های انتقال داده به نام‌های SMPCS و +AMPCS پیش از این برای تحقق عملی این هدف ارائه شده‌اند. اما سرعت عمل, مهمترین مشکل برای اعمال پیش‌بین به زمانبند صف در شبکه‌های انتقال داده با سرعت‌های بالای امروزی است. در واقع پیاده‌سازی سخت‌افزاری می‌تواند بهترین روش برای غلبه بر مشکل یاد شده باشد. همچنین, بالا بودن کارائی پیاده‌سازی مذکور, می‌تواند در اعمال کنترل پیش‌بین به زمانبند صف در شبکه‌های انتقال داده با هدف ایجاد "سیستم روی تراشه" بسیار مؤثر باشد.

در این پژوهش, ابتدا رابطه برنامه‌ریزی مربعی در الگوریتم‌های SMPCS و +AMPCS پیاده‌سازی نرم‌افزاری شد. سپس, برای تسریع در حل مسأله بهینه‌سازی تابع هدف, از بلوک‌های کارامد ریاضیات کامپیوتری استفاده شده و مسأله برنامه‌ریزی مربعی و کاربرد خاص آن در الگوریتم‌های SMPCS و +AMPCS توصیف سخت‌افزاری شده است. پس از آن با استفاده از تکنیک جمع همزمان, انجام رابطه برنامه‌ریزی مربعی به شکل توصیف سخت‌افزاری در حد بسیار مطلوبی تسریع شد. سپس معماری بهبودیافته‌ای برای مسأله برنامه‌ریزی مربعی ارائه شده است که حجم سخت‌افزار را به‌صورت قابل ملاحظه‌ای بهبود می‌دهد. کاهش پهنای بیت با استفاده از فاکتورگیری در حالت‌های خاص, روش دیگری برای کاهش تأخیر و همچنین حجم سخت‌افزار مورد استفاده است که در این پژوهش ارائه شده است. در همین مورد, بهره‌گیری از یک دسته‌بندی برای حالات مختلف با توجه به ماهیت آنها برای حل مسأله بهینه‌سازی تابع هدف و ارائه یک معماری مناسب برای انجام آن, می‌تواند حجم سخت‌افزار مورد استفاده را تا حد زیادی کاهش دهد.

نتایج به‌دست آمده از توصیف‌های سخت‌افزاری مختلف, نشان‌دهنده بهبودی مناسب در حل مسأله بهینه‌سازی تابع هدف است و این نتایج, استفاده از کنترل پیش‌بین را در زمانبند صف مسیریاب‌های شبکه‌های انتقال داده, عملی و هر چه بیشتر نزدیک به پیاده‌سازی واقعی می‌کند.

فهرست

۱ مقدمه ۱

۱-۱ بررسی تحقیقات پیشین ۱

۱-۲ معرفی اهداف و نتایج این پژوهش ۳

۲ اهمیت تضمین کیفیت سرویس در شبکه‌های انتقال داده ۵

۲-۱ کیفیت سرویس ۵

۲-۲ اهمیت تضمین کیفیت سرویس ٦

۲-۳ روش‌های تضمین کیفیت سرویس ۱۰

۲-۴ استفاده از معماری مناسب برای تضمین کیفیت سرویس ۱۲

۲-۵ معماری سرویس‌های تفکیک شده ۱۳

۲-۶ جمع‌بندی فصل ۱٦

۳ کنترل پیش‌بین ۱۸

۳-۱ تاریخچه ۱۸

۳-۲ کنترل پیش‌بین ۲۱

۳-۳ مسأله بهینه‌سازی تابع هدف ۲٤

۳-۴ محاسبات کنترل پیش‌بین ۲٦

۳-۵ جمع‌بندی فصل ۳۰

۴ اعمال کنترل پیش‌بین به زمانبند صف در شبکه‌های انتقال داده ۳۱

۴-۱ استفاده از کنترل پیش‌بین برای پیاده‌سازی مؤثر معماری سرویس‌های تفکیک‌شده ۳۱

۴-۲ تعریف ورودی – خروجی‌های مناسب برای سیستم کنترل ۳۳

۴-۳ الگوریتم‌های اعمال پیش‌بین به زمانبند صف در شبکه‌های انتقال داده ۳۳

۴-۴ مبانی الگوریتم SMPCS ۳٦

۴-۵ مبانی الگوریتم AMPCS+ ٤۱

۴-۶ جمع‌بندی فصل ٤۱

۵ تئوری مربوط به پیاده‌سازی بلوک‌های مداری ریاضیات کامپیوتری ٤٢
۵-۱ مقدمه ٤٢
۵-۲ تعریف پارامترهای کارایی و مسایل مرتبط با آنها ٤٢
۵-۳ جمع‌کننده تک‌بیتی ٤٤
۵-۴ جمع‌کننده‌های n بیتی ٤٥
۵-۴-۱ جمع‌کننده Ripple-Carry ٤٥
۵-۴-۲ جمع‌کننده Manchester ٤٦
۵-۴-۳ جمع‌کننده Carry-Skip ٤٧
۵-۴-۴ جمع‌کننده Carry and Sum Select ٤٨
۵-۴-۵ جمع‌کننده Conditional-Sum ٤٩
۵-۴-۶ جمع‌کننده Carry-lookahead ٥١
۵-۴-۷ جمع‌کننده Ling ٥٣
۵-۴-۸ جمع‌کننده Hybrid ٥٥
۵-۴-۹ انتخاب جمع‌کننده n بیتی مناسب برای پیاده‌سازی ٥٥
۵-۵ ضرب‌کننده Booth ٥٧
۵-۵-۱ کدگذاری Booth اصلاح شده و تولید ضرب‌های جزیی ٥٨
۵-۵-۲ تکنیک‌های گسترش علامت ٦٠
۵-۵-۳ جمع سریع ضرب‌های جزیی ٦٢
۵-۵-۴ انتخاب ساختار مناسب برای پیاده‌سازی ضرب‌کننده Booth ٦٥
۵-۶ جمع‌بندی فصل ٦٧
۶ پیاده‌سازی سخت‌افزاری کارامد کنترل پیش‌بین ٦٨
۶-۱ مقدمه ٦٨
۶-۲ خصوصیات کلی رابطه برنامه‌ریزی مربعی درسیستم زمانبند صف ٦٨
۶-۳ پیاده‌سازی نرم‌افزاری رابطه برنامه‌ریزی مربعی در سیستم زمانبند صف ٧٠

۶-۴ پیاده‌سازی بلوک‌های سخت‌افزاری پایه مورد نیاز در رابطه برنامه‌ریزی مربعی ۷۲
۶-۵ پیاده‌سازی سخت‌افزاری الگوریتم SMPCS ۸۰
۶-۶ پیاده‌سازی سخت‌افزاری الگوریتم +AMPCS ۸۳
۶-۷ معماری بهبود یافته رابطه برنامه‌ریزی مربعی و استفاده در SMPCS و +AMPCS ۸٤
۶-۸ کاهش تأخیر و حجم سخت‌افزار با استفاده از تکنیک فاکتورگیری و کاهش پهنای بیت ۸۷
۶-۹ استفاده از دسته‌بندی حالات برای کاهش حجم سخت‌افزار ۹۰
۶-۱۰ پیاده‌سازی سخت‌افزاری کارامد الگوریتم‌های SMPCS و +AMPCS ۹٦
۶-۱۱ پیاده‌سازی سطح ترانزیستوری زیربلوک‌های اساسی رابطه برنامه‌ریزی مربعی ۱۰۰
۶-۱۲ نکاتی در مورد پیاده‌سازی واقعی ۱۰۳
۶-۱۳ جمع‌بندی فصل ۱۰٦
۷ نتیجه‌گیری و پیشنهادها ۱۰۷
۷-۱ نتیجه‌گیری ۱۰۷
۷-۲ پیشنهادها ۱۰۹
فهرست مراجع ۱۱۱
ضمایم: ۱۲۰
ضمیمه الف: سلول تمام جمع‌کننده ۱۲۰
ضمیمه ب: جدول کلمات کوتاه شده ۱۲۳
ضمیمه ج: جدول اصطلاحات ترجمه شده ۱۲٤

چکیده

افزایش روز افزون تقاضا برای خدمات ارائه شده توسط شبکه‌های انتقال داده, نیاز به روش‌های نوین و به روز عرضه این خدمات را بیش از پیش نشان می‌دهد. این نکته به خصوص در زمینه خدمات مورد انتظار در شبکه اینترنت نمود بیشتری پیدا می‌کند. در این راستا, استفاده از شیوه‌هایی که کیفیت خدمات ارائه شده را تضمین کرده و در نهایت موجب جلب رضایت بیشتر کاربر شوند از اهمیت بالایی برخوردارند. در حال حاضر معماری خدمات تفکیک شده, عملی‌ترین معماری از لحاظ پیاده‌سازی است. در این معماری, گره‌های مستقل از هم از الگوریتم‌های زمانبندی برای بهبود خدمات استفاده می‌نمایند که یک راه‌حل بهینه و با مقیاس‌پذیری بالا می‌باشد.

در کار پیش رو, هدف, استفاده از یک ابزار قدرتمند کنترل مدرن به نام کنترل پیش‌بین به‌عنوان یک کنترل‌کننده محلی در هر مسیریاب شبکه است که عمل زمانبندی را انجام دهد. الگوریتم‌های اعمال پیش‌بین به زمانبند صف‌های شبکه‌های انتقال داده به نام‌های SMPCS و +AMPCS پیش از این برای تحقق عملی این هدف ارائه شده‌اند. اما سرعت عمل, مهمترین مشکل برای اعمال پیش‌بین به زمانبند صف در شبکه‌های انتقال داده با سرعت‌های بالای امروزی است. در واقع پیاده‌سازی سخت‌افزاری می‌تواند بهترین روش برای غلبه بر مشکل یاد شده باشد. همچنین, بالا بودن کارائی پیاده‌سازی مذکور, می‌تواند در اعمال کنترل پیش‌بین به زمانبند صف در شبکه‌های انتقال داده با هدف ایجاد "سیستم روی تراشه" بسیار مؤثر باشد.

در این پژوهش, ابتدا رابطه برنامه‌ریزی مربعی در الگوریتم‌های SMPCS و +AMPCS پیاده‌سازی نرم‌افزاری شد. سپس, برای تسریع در حل مسأله بهینه‌سازی تابع هدف, از بلوک‌های کارامد ریاضیات کامپیوتری استفاده شده و مسأله برنامه‌ریزی مربعی و کاربرد خاص آن در الگوریتم‌های SMPCS و +AMPCS توصیف سخت‌افزاری شده است. پس از آن با استفاده از تکنیک جمع همزمان, انجام رابطه برنامه‌ریزی مربعی به شکل توصیف سخت‌افزاری در حد بسیار مطلوبی تسریع شد. سپس معماری بهبودیافته‌ای برای مسأله برنامه‌ریزی مربعی ارائه شده است که حجم سخت‌افزار را به‌صورت قابل ملاحظه‌ای بهبود می‌دهد. کاهش پهنای بیت با استفاده از فاکتورگیری در حالت‌های خاص, روش دیگری برای کاهش تأخیر و همچنین حجم سخت‌افزار مورد استفاده است که در این پژوهش ارائه شده است. در همین مورد, بهره‌گیری از یک دسته‌بندی برای حالات مختلف با توجه به ماهیت آنها برای حل مسأله بهینه‌سازی تابع هدف و ارائه یک معماری مناسب برای انجام آن, می‌تواند حجم سخت‌افزار مورد استفاده را تا حد زیادی کاهش دهد.

نتایج به‌دست آمده از توصیف‌های سخت‌افزاری مختلف, نشان‌دهنده بهبودی مناسب در حل مسأله بهینه‌سازی تابع هدف است و این نتایج, استفاده از کنترل پیش‌بین را در زمانبند صف مسیریاب‌های شبکه‌های انتقال داده, عملی و هر چه بیشتر نزدیک به پیاده‌سازی واقعی می‌کند.

فهرست شکل‌ها

شکل ۲-۱: بلوک دیاگرام داخلی یک مسیریاب در معماری سرویس‌های تفکیک‌شده ۱۴
شکل ۳-۱: نحوه عملکرد کنترل پیش‌بین ۲۲
شکل ۴-۱: ساختار کلی سیستم اعمال کنترل پیش‌بین به زمانبند صف ۳۴
شکل ۴-۲: بلوک دیاگرام الگوریتم SMPCS ۳۹
شکل ۴-۳: معماری داخلی هر یک از بلوک‌های State در الگوریتم SMPCS ۴۰
شکل ۵-۱: پیاده‌سازی سلول تمام جمع‌کننده برای داشتن مشخصات بهتر تأخیر ۴۵
شکل ۵-۲: جمع‌کننده Ripple-carry ۴۵
شکل ۵-۳: جمع‌کننده Manchester با استفاده از مدارات Pull-up و Pull-down در مسیر بیت نقلی خروجی ۴۷
شکل ۵-۴: جمع‌کننده Manchester با استفاده از منطق ترانزیستور عبور در مسیر بیت نقلی خروجی ۴۷
شکل ۵-۵: مدار منطقی داخلی یک بلوک از جمع‌کننده Carry-skip ۴۸
شکل ۵-۶: جمع‌کننده Carry-skip با ساختار چند مرحله‌ای با بلوک‌های دارای طول متغیر ۴۸
شکل ۵-۷: ساختار منطقی جمع‌کننده Carry-select ۴۹
شکل ۵-۸: ساختار منطقی جمع‌کننده Conditional-sum ۵۰
شکل ۵-۹: مدار منطقی یک جمع کننده CLA برای دو عدد چهار بیتی ۵۳
شکل ۵-۱۰: بلوک‌های اصلی سازنده ضرب‌کننده Booth ۵۸
شکل ۵-۱۱: دسته‌بندی بیت‌های مضروب در الگوریتم Booth ۵۹
شکل ۵-۱۲: نحوه قرار گرفتن هر یک از ضرب‌های جزیی الگوریتم Booth بر مبنای ارزش درست هر ضرب جزیی ۶۰
شکل ۵-۱۳: ایده ایجاد فشرده‌کننده‌های ۳:۲ ۶۲
شکل ۵-۱٤: ساختار منطقی جمع کننده CSA برای چهار عدد چهار بیتی ۶۳
شکل ۵-۱۵: آرایش منطقی یک درخت کاهش Wallace ۶۴
شکل ۶-۱: واسط گرافیکی پیاده‌سازی نرم‌افزاری رابطه برنامه‌ریزی مربعی در الگوریتم SMPCS ۷۱
شکل ۶-۲: نتیجه شبیه‌سازی توصیف سخت‌افزاری رابطه برنامه‌ریزی مربعی در الگوریتم SMPCS ۷۱
شکل ۶-۳: حجم سخت‌افزار و تأخیر جمع‌کننده دوعملوندی Conditional-sum با داده‌های ۳۲ بیتی ۷۴
شکل ۶-۴: نتیجه شبیه‌سازی جمع‌کننده دوعملوندی Conditional-sum ۷۴
شکل ۶-۵: حجم سخت‌افزار و تأخیر ضرب‌کننده Booth مبنای ۴ با داده‌های ۱۶ بیتی ۷۵
شکل ۶-۶: نتیجه شبیه‌سازی بلوک ضرب‌کننده ۱۶ بیتی ۷۵
شکل ۶-۷: شماتیک سطح انتقال ثبات الگوریتم ضرب توصیف شده ۷۶
شکل ۶-۸: شماتیک سطح انتقال ثبات درخت کاهش Wallace ۷۶
شکل ۶-۹: نتیجه شبیه‌سازی درخت کاهش Wallace با ۹ عملوند ۳۲ بیتی ۷۶
شکل ۶-۱۰: حجم سخت‌افزار و تأخیر مقایسه‌کننده دوعملوندی ۳۲ بیتی با سلول‌های مقایسه تک‌بیتی ۷۷

شکل۶-۱۱: حجم سخت‌افزار و تأخیر مقایسه‌کننده دوعملوندی ۳۲ بیتی با استفاده از تفریق دو عملوند ۷۸
شکل۶-۱۲: حجم سخت‌افزار و تأخیر مربوط به توصیف مقایسه‌کننده سریع ۱۹ عملوندی ۳۲ بیتی ۷۸
شکل۶-۱۳: نتیجه شبیه‌سازی مقایسه‌کننده ۱۹ عملوندی ۳۲ بیتی ۷۹
شکل۶-۱۴: شماتیک سطح انتقال ثبات مقایسه‌کننده ۱۹ عملوندی ۳۲ بیتی ۷۹
شکل۶-۱۵: شماتیک سطح انتقال ثبات بلوک‌های مقایسه‌کننده دوعملوندی با روش تفریق دو عملوند ۸۰
شکل۶-۱۶: حجم سخت‌افزار و تأخیر مربوط به توصیف سخت‌افزاری هر یک از بلوک‌های State در معماری‌های SMPCS و +AMPCS ۸۱
شکل۶-۱۷: حجم سخت‌افزار و تأخیر مربوط به توصیف سخت‌افزاری رابطه برنامه‌ریزی مربعی در الگوریتم SMPCS در حضور ۴ حالت ۸۱
شکل۶-۱۸: حجم سخت‌افزار و تأخیر مربوط به توصیف سخت‌افزاری هر State با بهره‌گیری از درخت کاهش Wallace ۸۲
شکل۶-۱۹: حجم سخت‌افزار و تأخیر توصیف سخت‌افزاری بلوک رابطه برنامه‌ریزی مربعی الگوریتم SMPCS ۸۲
شکل۶-۲۰: شماتیک سطح انتقال ثبات بخش برنامه‌ریزی مربعی الگوریتم +AMPCS ۸۳
شکل۶-۲۱: حجم سخت‌افزار و میزان تأخیر رابطه برنامه‌ریزی مربعی در الگوریتم +AMPCS ۸۴
شکل۶-۲۲: معماری بهبود یافته رابطه برنامه‌ریزی مربعی ۸۵
شکل۶-۲۳: حجم سخت‌افزار و تأخیر بلوک جمع ۴ عملوندی CSA استفاده شده در معماری بهبود یافته ۸۵
شکل۶-۲۴: حجم سخت‌افزار و تأخیر مربوط به جمع ۴ عملوند با استفاده از جمع‌کننده‌های دوعملوندی ۸۶
شکل۶-۲۵: حجم سخت‌افزار و تأخیر ناشی از توصیف رابطه برنامه‌ریزی مربعی با معماری بهبودیافته ۸۶
شکل۶-۲۶: حجم سخت‌افزار و تأخیر توصیف حل مسأله برنامه‌ریزی مربعی بهبودیافته در معماری SMPCS درحضور ۴ حالت ۸۷
شکل۶-۲۷: حجم سخت‌افزار و تأخیر توصیف حل مسأله برنامه‌ریزی مربعی بهبودیافته در معماری AMPCS+ ۸۷
شکل۶-۲۸: بلوک انتخاب ضریب ۱ و ۰ و -۱ با استفاده از بردارهای تغییرات ورودی ۸۸
شکل۶-۲۹: حجم سخت‌افزار و تأخیر ناشی از توصیف بلوک انتخاب ۱ و ۰ و -۱ ۸۹
شکل۶-۳۰: حجم سخت‌افزار و تأخیر ناشی از توصیف هر State با استفاده از فاکتورگیری حالات ۸۹
شکل۶-۳۱: حجم سخت‌افزار و تأخیر ناشی از توصیف مسأله برنامه‌ریزی مربعی با استفاده از فاکتورگیری حالات در الگوریتم SMPCS ۹۰
شکل۶-۳۲: حجم سخت‌افزار و تأخیر ناشی از توصیف مسأله برنامه‌ریزی مربعی با استفاده از فاکتورگیری حالات در الگوریتم +AMPCS ۹۰
شکل۶-۳۳: معماری رابطه برنامه‌ریزی مربعی با استفاده از دسته‌بندی حالات در الگوریتم SMPCS ۹۴
شکل۶-۳۴: حجم سخت‌افزار و تأخیر ناشی از توصیف هر یک از بلوک‌های موجود در روش دسته‌بندی ۹۴
شکل۶-۳۵: حجم سخت‌افزار و تأخیر ناشی از توصیف بلوک رابطه برنامه‌ریزی مربعی در الگوریتم SMPCS با استفاده از دسته‌بندی حالات ۹۵
شکل۶-۳۶: معماری ساده شده الگوریتم +AMPCS با استفاده از روش دسته‌بندی ۹۵

شکل ۶-۳۷: حجم سخت‌افزار و تأخیر توصیف معماری ساده شده الگوریتم +AMPCS با استفاده از روش دسته‌بندی ۹۶
شکل ۶-۳۸: تأخیر مربوط به توصیف‌های مختلف سخت‌افزاری الگوریتم SMPCS ۹۷
شکل ۶-۳۹: حجم سخت‌افزار مربوط به توصیف‌های مختلف سخت‌افزاری الگوریتم SMPCS ۹۸
شکل ۶-۴۰: معیار ATP مربوط به توصیف‌های مختلف سخت‌افزاری الگوریتم SMPCS ۹۸
شکل ۶-۴۱: تأخیر مربوط به توصیف‌های مختلف سخت‌افزاری الگوریتم +AMPCS ۹۸
شکل ۶-۴۲: حجم سخت‌افزار مربوط به توصیف‌های مختلف سخت‌افزاری الگوریتم +AMPCS ۹۹
شکل ۶-۴۳: معیار ATP مربوط به توصیف‌های مختلف سخت‌افزاری الگوریتم +AMPCS ۹۹
شکل ۶-۴۴: معیار نظم طراحی مربوط به توصیف‌های مختلف سخت‌افزاری الگوریتم SMPCS و +AMPCS ۱۰۰
شکل ۶-۴۵: تأخیر و حجم سخت‌افزار ضرب‌کننده Booth با داده ۱۶ بیتی ۱۰۰
شکل ۶-۴۶: تأخیر و حجم سخت‌افزار جمع‌کننده دوعملوندی Conditional-sum با داده ۳۲ بیتی ۱۰۱
شکل ۶-۴۷: تأخیر و حجم سخت‌افزار مقایسه‌کننده ۱۹ عملوندی ۳۲ بیتی ۱۰۱
شکل ۶-۴۸: بدترین زمان پخش در سیگنال بیت نقلی مربوط به تمام جمع‌کننده ۱۰۲
شکل ۶-۴۹: بدترین زمان پخش در سیگنال جمع مربوط به تمام جمع‌کننده ۱۰۲

فهرست جدول‌ها

جدول ۵-۱: مقایسه جمع‌کننده‌های مختلف معرفی شده از جنبه نظری ۵۶
جدول ۵-۲: مقایسه جمع‌کننده‌های مختلف معرفی شده از لحاظ پیاده‌سازی سطح گیت ۵۷
جدول ۵-۳: الگوریتم کدگذاری Booth مبنای ۲ ۵۹
جدول ۶-۱: تأخیر و حجم سخت‌افزار مربوط به بلوک گسترش علامت ۸ به ۱۶ بیتی ۷۳
جدول ۶-۲: تأخیر و حجم سخت‌افزار مربوط به بلوک تولید ضرب‌های جزیی در الگوریتم Booth ۹۶
جدول ۶-۳: مقایسه ضرب‌کننده ۱۶ بیتی در توصیف رفتاری و توصیف ساختاری ۱۰۴

ضمیمه الف) جدول کلمات کوتاه شده

AMPCS	Adaptive Model Predictive Control Scheduling
ARX	AutoRegressive eXogenous
ASIC	Application Specific Integrated Circuit
ATM	Asynchronous Transfer Mode
ATP	Area-Time Product
CLA	Carry LookAhead
CMOS	Complementary Metal Oxide Semiconductor
CPL	Complementary Pass-transistor Logic
CSA	Carry Save Adder
FIFO	First-in first-out
FPGA	Field Programmable Gate Array
IOB	Input Output Block
IP	Internet Protocol
ITU	International Telecommunication Union
MFC	Microsoft Foundation Classes
MPC	Model Predictive Control
MPCS	Model Predictive Control Scheduling
MPLS	Multi-protocol Label Switching
NMOS	N-channel Metal Oxide Semiconductor
PFA	Partial Full Adder
PID	Proportional Integral Differential
RAM	Random Access Memory
RCA	Ripple-Carry Adder
RED	Random Early Detection
RLS	Recursive Least Square
RSVP	Resource Reservation Protocol
SMPCS	Sub-optimal Model Predictive Control Scheduling
TCP	Transport Control Protocol
TDM	Three Dimensional reduction Mode
VHDL	Very high scale integrated circuit Hardware Descriptor Language
VLSI	Very Large Scale Integrated circuit
XOR	eXclusive OR

فصل اول

مقدمه

در این فصل, سعی بر آن است تا به‌عنوان مقدمه, ساختار کلی این پژوهش توصیف شود, تحقیقات پیشین در مورد آن مورد بررسی قرار گیرد و پیشرفت‌های به‌دست آمده در این کار به‌صورت ضمنی مدنظر قرار گیرند.

در ابتدا و در فصل اول, کیفیت سرویس در شبکه‌های انتقال داده مورد بررسی قرار می‌گیرد. سپس روش‌های نیل به این هدف مقایسه اجمالی شده و معماری سرویس‌های تفکیک شده به‌عنوان یک معماری مناسب برای دسترسی به اهداف عملی کیفیت سرویس انتخاب می‌شود. پس از آن و در فصل دوم, برای بالابردن میزان کارایی پیاده‌سازی سرویس‌های تفکیک شده, از کنترل پیش‌بین به عنوان یک ابزار قوی کنترل مدرن سخن به میان می‌آید و در فصل سوم, الگوریتم‌های اعمال این ابزار قوی به سیستم زمانبند صف در ساختار مسیریاب‌های موجود در معماری سرویس‌های تفکیک شده معرفی می‌شوند. سپس با استفاده از مقدمات فوق, عملی کردن روش‌های اعمال پیش‌بین به زمانبند صف شبکه‌های انتقال داده سریع کنونی در دستور کار قرار می‌گیرد. به همین دلیل, فرایند کنترل پیش‌بین به‌عنوان زمانبرترین بخش کار باید تسریع شود. با این وصف, بخش بهینه‌سازی تابع هدف, و به‌طور خاص رابطه برنامه‌ریزی مربعی در فصل پنجم به‌صورت سخت‌افزاری توصیف می‌شود و برای این کار معماری‌های مناسبی عرضه می‌شود. سپس در فصل هفتم, نتایج کار جمع‌بندی شده و برای ادامه کار پیشنهاداتی ارایه می‌شود.

۱-۱ بررسی تحقیقات پیشین

در این بخش بررسی روی کارهای پیشین مشابه با این پژوهش انجام می‌شود. به عبارت دیگر، پیاده‌سازی‌های سخت‌افزاری از کنترل پیش‌بین در کاربردهای مختلف که تا به‌حال در مقالات گوناگون کاربردی تحقق یافته – و البته بسیار محدود نیز هستند – معرفی اجمالی می‌شوند. در [107]، ابتدا رویکرد استفاده از یک معماری برای پیاده‌سازی کنترل پیش‌بین مطرح شده است. در این مقاله از روش‌های سخت‌افزاری ساده برای بهبود سرعت پیش‌بین استفاده شده است. این روش‌ها شامل

بهره‌گیری از سیستم اعداد لگاریتمی, سیستم اعـداد اعشـاری و انجـام عمـل بهینـه‌سـازی مربـوط بـه بخش‌های صحیح و اعشاری بصورت موازی و توسط واحدهای مجزا می‌شود. در واقع, ابداً یک دیـد سخت‌افزاری مناسب برای این پیاده‌سازی‌ها وجود نداشته است. در پژوهش‌هـای دیگـر نظیـر[55] و [108]، محاسبات مربوط به جستجو در فضای حالت برای یافتن پاسخ بهینه توسـط یـک پردازشـگر خاص‌منظوره و البته به‌صورت برون خط انجام گرفته است و سعی شـده تـا بـه‌صـورت هوشـمندی، میزان فضای جستجو در هر مرحله نسبت به مرحله قبل کاهش یابد. جدیدترین و البته تخصصی‌ترین پژوهش در این مورد، [109] است که در آن، یک کنترل پیش‌بین برای کـاربرد خاصـی چـون کنتـرل هواپیما مورد استفاده قرار گرفته است. در این مقاله، ضمن بهره‌گیری از سیسـتم‌هـای اعـدادی چـون سیستم اعداد لگاریتمی و اعشاری، از روش‌های سخت‌افزاری و ایده‌های پـردازش مـوازی نیـز بهـره گرفته شده که البته به گفته خود مؤلفین در حالت بهینه‌ای قرار ندارند. در پژوهش یاد شده که بهترین کار انجام شده در این زمینه است، الگوریتم تنظیم پارامترهای مدل توسط نـرم‌افـزار Matlab انجـام و محاسبات مربوط به بهینه‌سازی تابع هدف به یک قطعه برنامـه‌پـذیر FPGA واگـذار شـده اسـت کـه توسط یک رابط RS232 ارتباط بین بخش نرم‌افزاری و سخت‌افزاری برقرار می‌شود. در هر حـال, در هیچ یک از موارد موجود ارایه پیاده‌سازی سخت‌افزاری بـرای پـیش‌بـین، بلـوک‌هـای سـخت‌افـزاری ریاضیات کامپیوتری مد نظر نبوده و مورد استفاده قرار نگرفته‌اند و یا به علت سادگی پیاده‌سازی ایـن بلوک‌ها, نامی از آنها برده نشده است. این مسأله البته می‌تواند به دلیل هدف نهایی این پژوهش‌ها کـه داشتن یک پیاده‌سازی روی قطعات برنامـه‌پـذیر اسـت، باشـد. هـدف نهـایی در ایـن پـژوهش، یـک پیاده‌سازی مؤثر از رابطه برنامه‌ریزی مربعی روی یک تراشه است که بهره‌گیری از تکنولـوژی ASIC[1] می‌تواند یک انتخاب مناسب باشد.

نکته دیگر در مورد تحقیقات پیشین, عدم استفاده از پیش‌بین به‌عنوان یـک فراینـد کنتـرل در سیسـتم زمانبند صف شبکه‌های انتقال داده بسیار سریع و ارایه یک معماری در این زمینه مـی‌باشـد. در واقـع, پژوهش‌های پیش از این نیم‌نگاهی به مسأله افزایش سرعت پیش‌بین داشـته‌انـد, امـا ایـن افـزایش بـه میزان محدود مورد نیاز کاربردهای خاص به انجام رسیده است.

[1] . Application Specific IC

۱-۲ معرفی اهداف و نتایج این پژوهش

در این پژوهش, برای دستیابی به نتایج قابل قبول برای کیفیت سرویس در شبکه‌های انتقال داده سریع, از کنترل پیش‌بین برای استفاده در سیستم زمانبند صف سخن به میان آمد. به همین دلیل الگوریتم‌های اعمال پیش‌بین به زمانبند صف مورد توجه قرار می‌گیرند. اما از بین این الگوریتم‌ها, دو الگوریتم SMPCS و +AMPCS با هدف پیاده‌سازی واقعی سرعت بالا به‌عنوان روش‌های مناسب استخراج می‌شوند. سپس این پژوهش در صدد بهبود سرعت پیاده‌سازی سخت‌افزاری رابطه برنامه‌ریزی مربعی این الگوریتم‌ها بر می‌آید. در واقع با افزایش سرعت پیاده‌سازی رابطه برنامه‌ریزی مربعی در حالت کلی و البته در حالت‌های خاص موجود در این الگوریتم‌ها, سرعت انجام فرایند کنترل پیش‌بین بالا رفته و در نتیجه, هدف استفاده از پیش‌بین در سیستم زمانبند صف هر چه بیشتر به پیاده‌سازی واقعی نزدیک می‌شود. در حقیقت, این پژوهش قصد دارد تا بستری عملی برای اعمال پیش‌بین به زمانبند صف در مسیریاب‌های شبکه‌های انتقال داده فراهم کند, اما به‌صورت کلی نیز تسریع رابطه برنامه‌ریزی مربعی را در نظر دارد. سپس, رابطه برنامه‌ریزی مربعی الگوریتم‌های یاد شده در بالا به‌عنوان مصادیق مدنظر در این پژوهش پیاده‌سازی شده و از لحاظ تأخیر و حجم سخت‌افزار مقایسه می‌شوند.

در این راستا, ابتدا رابطه برنامه‌ریزی مربعی در الگوریتم‌های SMPCS و +AMPCS پیاده‌سازی نرم‌افزاری شد. سپس, برای تسریع در حل مسأله بهینه‌سازی تابع هدف, از بلوک‌های کارامد ریاضیات کامپیوتری استفاده شده و مسأله برنامه‌ریزی مربعی و کاربرد خاص آن در الگوریتم‌های SMPCS و +AMPCS توصیف سخت‌افزاری شده است. در واقع این بلوک‌ها پس از مقایسه از لحاظ سرعت و حجم سخت‌افزاری که اشغال می‌کنند, انتخاب شده‌اند. پس از آن با استفاده از تکنیک جمع همزمان, انجام رابطه برنامه‌ریزی مربعی به شکل توصیف سخت‌افزاری در حد بسیار مطلوبی تسریع شد. سپس معماری بهبودیافته‌ای برای مسأله برنامه‌ریزی مربعی ارائه شده است که حجم سخت‌افزار را به‌صورت قابل ملاحظه‌ای بهبود می‌دهد. معماری یاد شده می‌تواند برای حل مسأله برنامه‌ریزی مربعی با شکل استاندارد آن مورد استفاده قرار گیرند. کاهش پهنای بیت با استفاده از فاکتورگیری, روش دیگری برای کاهش تأخیر و همچنین حجم سخت‌افزار مورد استفاده است که

در این پژوهش ارائه شده است. در همین مورد, بهره‌گیری از یک دسته‌بندی برای حالات مختلف با توجه به ماهیت آنها برای حل مسأله بهینه‌سازی تابع هدف و ارائه یک معماری مناسب برای انجام آن, می‌تواند حجم سخت‌افزار مورد استفاده را تا حد زیادی کاهش دهد.

فصل دوم

اهمیت تضمین کیفیت سرویس در شبکه‌های انتقال داده

۲-۱ کیفیت سرویس

رشد سریع شبکه‌های انتقال داده و به‌ویژه شبکه بسیار وسیعی چون اینترنت - که هر روز به سرویس‌ها و خدمات آن افزوده می‌شود- زمینه‌های مختلفی را برای انجام تحقیقات فراهم آورده است. در بین استانداردها و تحقیقات مختلف در شبکه‌های انتقال داده, عبارت کیفیت سرویس[۱] فراوان دیده می‌شود. در واقع این عبارت برای توصیف ارزیابی فردی از دید کاربر مورد استفاده قرار می‌گیرد و میزان رضایتی است که کاربر از یک سرویس خاص دارد.

برای کمی کردن کیفیت سرویس, پارامترهایی چون تأخیر و تعداد بسته‌های دور ریخته شده در شبکه در ارایه یک کاربرد خاص می‌توانند مورد توجه قرار گیرند. استفاده از انواع سرویس‌ها در شبکه که هر یک به تضمین پارامترهای خاصی جهت ایجاد رضایت مطلوب مشتری نیاز دارد, اهمیت هرچه بیشتر بررسی پارامترهای مختلف کیفیت سرویس را مشخص کرده و تلاش برای بهبود پارامترهای آن را برای ارایه به کاربران مختلف دارای اهمیت بالایی کرده است.

نکته‌ای که باید به آن توجه شود این است که تضمین پارامترهای کیفیت سرویس مستلزم اختصاص منابع[۲] لازم برای این منظور خواهد بود. در حقیقت, در صورت عدم اختصاص منابع لازم, سرویس مناسب نمی‌تواند در اختیار کاربر قرار گیرد. تخصیص منابع نیز نمی‌تواند به‌صورت بی‌رویه و بدون محدودیتی صورت گیرد و بهره‌وری[۳] در استفاده از اجزا و منابع امری مهم بوده و باید برای آن تدبیری اندیشیده شود. بهره‌وری می‌تواند در دو بخش هزینه و پیچیدگی اجزای مورد نیاز شبکه صورت گیرد.

آنچه هم‌اکنون و در این پژوهش مورد توجه است, فراهم کردن جنبه‌های نظری مورد نیاز یک پیاده‌سازی مناسب برای ذخیره منابع و استفاده از اجزای شبکه است تا بتوان کیفیت سرویس مطلوب را تضمین و رضایت کاربر شبکه را به‌نحو مطلوبی تأمین کرد. در حقیقت, بهبود کیفیت سرویس در شبکه‌های انتقال داده, هدف نهائی این پژوهش به شمار می‌آید.

---

[1] . Quality of Service
[2] . Resource Allocation
[3] . Utilization