بسم الله الرحمن الرحيم

دانشگاه فردوسی مشهد
دانشکده مهندسی

گروه مهندسی برق

طراحی ساختارهای تستِ فرایند ساخت یک ترانزیستور توان و فرکانس بالا

پایان‌نامه کارشناسی ارشد مهندسی برق- الکترونیک

محمد صادقی

استاد راهنما
دکتر مجتبی جودکی

استاد مشاور
دکتر علی آذربر

بهمن ۱۳۹۲

تعهد نامه

اینجانب محمد صادقی دانشجوی دوره کارشناسی ارشد، دانشکده مهندسی، دانشگاه فردوسی مشهد، نویسنده پایان نامه تحت راهنمایی آقای دکتر جودکی متعهد می شوم:

- **تحقیقات در این پایان نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است.**
- **در خصوص استفاده از نتایج پژوهشهای محققان دیگر به مرجع مورد نظر استناد شده است.**
- **مطالب مندرج در این پایان نامه را اینجانب یا فرد یگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است.**
- **کلیه حقوق معنوی این اثر به دانشگاه فردوسی مشهد تعلق دارد. مقالات مستخرج از پایان نامه، ذیل نام دانشگاه فردوسی مشهد (Ferdowsi University of Mashhad) به چاپ خواهد رسید.**
- **حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان نامه تاثیر گذار بوده اند در مقالات مستخرج از رساله رعایت خواهد شد.**
- **در خصوص استفاده از موجودات زنده یا بافتهای آنها برای انجام پایان نامه، کلیه ضوابط و اصول اخلاقی مربوطه رعایت شده است.**
- **در کلیه مراحل این پایان نامه ، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است، اصل رازداری و اصول اخلاق انسانی رعایت شده است.**

مالکیت نتایج و حق نشر

- کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج، برنامه های رایانه ای، نرم افزارها و تجهیزات ساخته شده) به دانشگاه فردوسی مشهد تعلق دارد و بدون اخذ اجازه کتبی از دانشگاه قابل واگذاری به شخص ثالث نیست.
- استفاده از اطلاعات و نتایج این پایان نامه بدون ذکر مرجع مجاز نیست.

تاریخ

نام و امضاء دانشجو

تشکر و قدردانی

سپاس خداوند بزرگ و مهربانی که بزرگ‌ترین نعمتش را به من ارزانی داشته و توفیق یـادش بـی منت نصیبم شده است.

هم‌چنین از راهنمایی و پشتیبانی استاد گرانقدر جناب آقای دکتر مجتبی جودکی کمال تشـکر و قدردانی را دارم که همیشه با صبر و بزرگواری در طول انجام این پایان نامه همراه من بودند.

هم‌چنین از پدر و مادر عزیزم که قوت قلب بزرگ زندگی‌اند قدردانی می‌کنم که بـی‌شـک جبـران زحماتشان خارج از عهده‌ی من و تلاش همیشگی‌ام جبران ذره‌ای از آن است.

چکیده

طراحی تست‌ها در فرایند ساخت ترانزیستورها، از اهمیت بسزایی برخوردار است. تست‌های جریان مستقیم، جریان متناوب و فرایند ساخت از جمله‌ی آن‌ها هستند که به‌منظور استخراج مشخصه‌های مختلف ترانزیستورها استفاده می‌شوند. تست‌های فرایند ساخت جهت استخراج مشخصه‌های فرایند ساخت ترانزیستورها استفاده می‌شوند و هدف از آن‌ها کنترل مشخصه‌های فرایند ساخت ترانزیستور و دست‌یابی به مشخصاتی مطلوب و کاهش تغییرپذیری این مشخصه‌ها در صورت تکرار ساخت و در نتیجه، افزایش بازدهی و کاهش هزینه‌ی ساخت ترانزیستور است. ساختار و جانمایی تست‌های فرایند ساخت برای انواع مختلف ترانزیستور متفاوت است، که علت آن تفاوت در ساختار و ابعاد ترانزیستورها است. به‌عنوان مثال، ساختار و جانمایی تست یک ماسفت معمولی با ساختارهای تست یک ماسفت توان و فرکانس بالا متفاوت است. بنابراین هر ترانزیستور خاص، برای تست نیاز به ارائه‌ی ساختار و طراحی جانمایی تست مخصوص خود بر اساس ابعاد و ساختار آن ترانزیستور دارد. ترانزیستورهای ماسفت توان و فرکانس بالا امروزه یکی از بهترین فناوری تجاری و رقیب سرسختی برای فناوری‌های دیگر به‌خصوص فناوری ترانزیستورهای GaN HEMT در زمینه‌ی کاربردهای تقویت‌کنندگی توان و فرکانس بالا می‌باشند. همین امر و اهمیت انجام تست فرایند ساخت به‌عنوان مرحله‌ی مهمی از ساخت ترانزیستور باعث شد تا این پژوهش بر روی طراحی ساختارهای تست و نیز جانمایی آن‌ها برای ترانزیستور VDMOS متمرکز شود. تست‌های مهم فرایند ساخت و چگونگی مشخصه‌یابی معرفی شده است. سپس تست‌های فرایند ساخت و نیز ساختارهای تست، جهت استخراج مشخصه‌های مهم فرایند ساخت برای یک ترانزیستور VDMOS فرکانس رادیویی با مشخصات 28 V، کانال n، توان بیشینه‌ی 15 W و فرکانس کاری 400 MHz طراحی و ارائه شده است. جانمایی تست‌ها، با توجه به ابعاد ترانزیستورِ ساخته شده، و هم‌چنین به‌کمک ساختار داخلی ترانزیستور که از مدل شبیه‌سازی شده به‌دست آمده، طراحی شده است. با استفاده از مدل شبیه‌سازی دوبعدی میزان دوپینگ، عمق اتصالات p-n و دیگر ابعاد داخلی که مورد نیاز برای طراحی ساختارهای تست فوق است بدست آمد.

کلمات کلیدی: ۱-مشخصه‌های فرایند ساخت ۲-ساختارهای تست فرایند ساخت ۳-جانمایی تست‌های فرایند ساخت ۴-ترانزیستور VDMOS

فهرست مطالب

عنوان **صفحه**

۱-فصل اول **۱**
۱-۱ مشخصه‌یابی و تست ترانزیستور ۲
۱-۲ ترانزیستورهای ماسفتِ توان ۳
۱-۳ چشم‌انداز ۵
۲-فصل دوم **۶**
۲-۱ مقدمه‌ای بر تست فرایند ساخت و جانمایی آن ۶
۲-۲ تست خازن ۹
۲-۳ تست مقاومت ۱۳
۲-۳-۱ مقاومت فیلم‌های نازک ۱۳
۲-۳-۲ مقاومت اتصال ۱۹
۲-۴ جانمایی و روش‌های عملی اندازه‌گیری مقاومت‌ها ۲۰
۲-۴-۱ مقاومت ویژه‌ی اتصال ۲۲
۲-۴-۲ خطای نسبی در اندازه‌گیری ρ_c به علت وجود خطا در تست ۲۹
۲-۵ تست عدم تطابق دو ماسک متوالی ۳۲
۲-۶ تست پهنای خط ۳۳
۲-۶-۱ روش‌های نوری اندازه‌گیری پهنای خط ۳۴
۲-۶-۲ اندازه‌گیری عرض خط بروش فیزیکی ۳۵
۲-۶-۳ اندازه‌گیری عرض خط بروش الکتریکی ۳۷
۲-۷ تست اندازه‌گیری توزیع ناخالصی ۳۸
۲-۷-۱ اندازه‌گیری توزیع ناخالصی بروش Spreading Resistance ۳۸
۲-۷-۲ اندازه‌گیری توزیع ناخالصی توسط طیف سنجی جرم یون ثانویه ۳۹
۲-۸ تست عمق اتصال ۴۰
۲-۹ تست ضخامت اکسید ۴۰
۳-فصل سوم **۴۱**
۳-۱ ماسفت‌های توان VDMOS ۴۱
۳-۲ مشخصه‌های VDMOS ۴۵
۳-۲-۱ ولتاژ آستانه V_T: ۴۵
۳-۲-۲ ولتاژ شکست BV_{DSS} ۴۵
۳-۲-۳ ترارسانایی g_{fs} ۴۶
۳-۲-۴ خازن‌ها و رفتار پویای ترانزیستور ۴۷
۳-۲-۵ مقاومت درین-سورس حالت روشن ۴۸
۴-فصل چهارم **۵۰**
۴-۱ ترانزیستور ماسفت توان ۵۰
۴-۲ ابعاد ترانزیستور ۵۱

۴-۳ به‌دست آوردن پارامترهای مختلف ساختار ترانزیستور ۵۶
۴-۳-۱ ولتاژ شکست ترانزیستور ۵۹
۴-۳-۲ ولتاژ آستانه‌ی ترانزیستور ۶۳
۴-۳-۳ ترارسانایی ترانزیستور ۶۴
۴-۳-۴ خازن ورودی ترانزیستور ۶۵
۴-۳-۵ مشخصه‌ی انتقالی ۶۵
۴-۴ جانمایی تست‌ها ۶۷
۴-۴-۱ جانمایی تست مقاومت صفحه‌ای ۶۷
۴-۴-۲ جانمایی تست بایاس ۷۴
۴-۴-۳ جانمایی تست عدم تطابق ۷۹
۴-۴-۴ جانمایی تست مقاومت اتصال ۸۰
۴-۴-۵ جانمایی تست CBKR ۸۳
۴-۴-۶ جانمایی تست خازن برای اندازه‌گیری ضخامت اکسید گیت ۸۵
۴-۴-۷ جانمایی تست خازن گیت-کانال و ساختار پیشنهادی ۸۶
۵-فصل پنجم ۹۰
مراجع ۹۲

فصل اول
مقدمه

تست‌های فرایند ساخت از مراحل مهم ساخت ترانزیستورها هستند که مشخصات فرایند ساخت ترانزیستور را هم‌زمان یا پس از ساخت ترانزیستور استخراج می‌کنند. این تست‌ها در سطح ویفر و پیش از بسته‌بندی انجام می‌شوند و کاربردهای مختلفی دارند، از جمله مشخصه‌یابی ترانزیستور که از اطلاعات به‌دست آمده توسط آن جهت استفاده در طراحی‌های بعدی و مدل‌ها استفاده می‌شود. هم‌چنین مشخصات ساخت ترانزیستور که مطلوب و مورد نظر طراح ترانزیستور است، ممکن است در مراحل مختلف ساخت تغییر کند و با خطاهای ناشی از دستگاه‌های ساخت ترانزیستور روبرو شود؛ یا این‌که این پارامترها در نقاط مختلف ویفر با هم تفاوت داشته باشند.

تست‌های فرایند ساخت کمک می‌کنند تا ایرادها و خطاهایی که در حین ساخت ایجاد می‌شود آشکار شوند. بدین ترتیب مراحلی که در آن‌ها خطا ایجاد می‌شود مشخص شده و می‌توان جلوی ادامه‌ی ساخت را گرفت تا از صرف هزینه‌ی اضافی جلوگیری شود و علت اشکال را تشخیص داده و آن‌را رفع کرد؛ چرا که در ساخت ترانزیستور، یافتن منشا خطا در مراحل آخر و یا پس از اتمام همه‌ی مراحل ساخت ترانزیستور دشوار و هزینه‌بر است [1].

۱-۱ مشخصه‌یابی و تست ترانزیستور

در مشخصه‌یابی ترانزیستورها مشخصه‌های مختلفی مورد بررسی قرار می‌گیرند. این مشخصه‌ها می‌توانند به تکنولوژی و فرایند ساخت ترانزیستور و یا رفتار الکتریکی ترانزیستور ارتباط داشته باشند؛ که دسته‌ی اول توسط تست‌هایی بنام تست‌های فرایند ساخت استخراج می‌شوند و دسته‌ی دوم که مرتبط با رفتار الکتریکی ترانزیستور است، توسط تست‌هایی به نام تست‌های الکتریکی ترانزیستور به‌دست می‌آیند. پس از انجام این تست‌ها، چنانچه مشخصه‌های مهم ترانزیستور، اعم از مشخصه‌های فرایند ساخت و نیز مشخصه‌های الکتریکی، در محدوده‌ی مورد نظر و مطلوب بودند، تست‌های اساسی[1] و بسته‌بندی ترانزیستور، که مراحلی هزینه‌بری نیز هستند، در پایان ساخت ترانزیستور انجام می‌گیرند [2].

مشخصه‌های الکتریکی یک ترانزیستور توسط تست‌های الکتریکی ترانزیستور استخراج می‌گردند و به مشخصه‌های جریان مستقیم[2] و جریان متناوب[3] تقسیم می‌شوند. از مشخصه‌های الکتریکی و جریان مستقیم ترانزیستور می‌توان به ولتاژ آستانه‌ی ترانزیستور، طول و عرض موثر کانال، مقاومت سری درین و سورس، قابلیت حرکت الکترون و... اشاره کرد، که می‌توان آن‌ها را به‌کمک جریان ترانزیستور در دو ناحیه‌ی خطی و اشباع به‌دست آورد. مشخصه‌های الکتریکی جریان متناوب، مربوط به المان‌های دخیل در تحلیل مداری سیگنال کوچک هستند، مانند خازن‌های پارازیتی، رسانایی و اندوکتانس سیگنال کوچک، فرکانس قطع، که به فرکانسی اتلاق می‌شود که در آن بهره جریان 0db خواهد بود و بیشینه‌ی فرکانس نوسان [3,4]. یافتن پارامترهای پراکندگی ادوات فرکانس بالا نیز توسط آنالیزر شبکه انجام می‌شود [5].

همان‌طور که گفته شد، انجام تست‌های فرایند ساخت و تست‌های الکتریکی ترانزیستور باید قبل از بسته‌بندی و پیش از انجام تست‌های اساسی انجام گیرد. این تست‌ها از مهم‌ترین مراحل ساخت ترانزیستور به حساب می‌آیند که هدف از آن‌ها کنترل فرایند ساخت، دست‌یابی به مشخصات مطلوب ترانزیستور و کاهش تغییرپذیری این مشخصات در صورت تکرار ساخت ترانزیستور و در نتیجه افزایش بازدهی و کاهش هزینه‌ی ساخت است [6].

مشخصه‌های فرایند ساخت که به‌کمک تست‌های فرایند ساخت استخراج می‌شوند عبارتند از مقاومت صفحه‌ای فیلم‌های نازک از جنس‌های مختلف، مقاومت اتصال‌های فلز به نیمه‌هادی، میزان جابجا

---

[1] Functional Tests
[2] DC (Direct Current)
[3] AC (Alternative Current)

شدن ماسک‌ها در حین مراحل لیتوگرافی، ضخامت اکسید گیت، و پهنای خطوطی که در ساخت ترانزیستور ایجاد می‌شود. تست‌های فرایند ساخت می‌تواند بروش‌های مختلفی مثل روش‌های الکتریکی، فیزیکی، نوری و ... انجام گیرد [3].

کلیت تست‌های فرایند ساخت برای ادوات نیمه‌هادی مشخص است. با در نظر گرفتن این‌که منظور از ساختار تست، روش تست و ساختار لازم برای تست کردن است؛ ساختار تست‌های فرایند ساخت ادوات نیمه‌هادی و ابعاد و جانمایی آن‌ها، برای ادوات نیمه‌هادی مختلف، متفاوت است. دلیل این تفاوت، تفاوت ساختاری و نیز تفاوت ابعادی ادوات نیمه‌هادی مختلف است. مثلا ساختار و جانمایی تست استخراج مقاومت اتصال فلز به نیمه‌هادی در یک ترانزیستور ماسفت معمولی و یک ترانزیستور ماسفت توان با ساختار عمودی متفاوت است. چرا که بسیاری از تفاوت‌های ساختاری و ابعادی بین این دو نوع ترانزیستور وجود دارد مانند تفاوت در میزان ناخالصی زیر اتصال. بنابراین به‌همین دلیل و هم‌چنین لزوم انجام تست فرایند ساخت برای هر ترانزیستور، نیاز است برای هر ترانزیستور، جانمایی و ساختارهای تست فرایند ساختی بر اساس ابعاد و ساختار ترانزیستور مربوطه طراحی شود.

۱-۲ ترانزیستورهای ماسفتِ توان

ترانزیستورهای نیمه‌هادی از بزرگ‌ترین اختراعات مهندسی قرن بیستم میلادی و عامل تحول در الکترونیک و رشته‌های مرتبط به آن است. اولین ترانزیستور نیمه‌هادی در سال ۱۹۴۷ میلادی در آزمایشگاه‌های بل[1] اختراع و سپس، ترانزیستور دو قطبی[2] در سال ۱۹۴۹ معرفی شد. این ترانزیستور در ابتدا به‌صورت مجزا و در اواخر دهه‌ی ۵۰ میلادی برای اولین بار، در قالب گیت‌های منطقی به‌صورت مجتمع استفاده و وارد بازار تجاری شد. مدارات مجتمع[3] خانواده‌ی TTL[4] از نمونه‌های موفق تجاری این ترانزیستور در زمینه‌ی مدارات مجتمع منطقی بود که از سال ۱۹۶۲ تا دهه‌ی ۹۰ میلادی تکنولوژی مورد استفاده‌ی تولیدکننده‌های ادوات نیمه‌هادی بوده است. نیاز به کوچک‌سازی ترانزیستورها برای کاهش هزینه‌ی ساخت مدارات مجتمع منطقی و نیاز به کاهش توان مصرفی باعث شد تا ترانزیستور اثر میدانی جایگزینی برای ترانزیستور پیوند دو قطبی باشد. تئوری ترانزیستور اثر میدانی در سال ۱۹۲۵ مطرح شده

---

[1] Bell Laboratories
[2] BJT (Bipolar Junction Transistor)
[3] IC (Integrated Circuit)
[4] Transistor-Transistor Logic

است، اما بدلیل برخی از مشکلات ساخت، کاربرد عملی این ترانزیستور به تاخیر افتاد. ماسفت‌ها در کاربرد مدارات منطقی ابتدا به‌صورت PMOS ساخته می‌شد و پس از آن برای رسیدن به سرعت بالاتر در پردازنده‌ها، از NMOS برای مجتمع‌سازی مدارات مجتمع منطقی بهره گرفته شد. اما دوباره همان مشکل ترانزیستورهای پیوند دوقطبی، یعنی مصرف توان باعث شد تا مدارات مجتمع منطقی برپایه‌ی NMOS جای خود را نهایتا به مدارات مجتمع بر پایه‌ی CMOS بدهند [7].

در کاربرد توان و فرکانس بالا، در اواخر دهه‌ی ۱۹۷۰، ترانزیستورهای دوقطبی سیلیکانی به‌عنوان بهترین تکنولوژی ادوات توان و فرکانس بالا شناخته شده بودند. این ترانزیستورها، نیازهای تقویت کنندگی و فرکانس بالا در زمان خود را برآورده می‌کردند. گین و بازدهی مناسبی که داشتند باعث شده بود در کاربردهای توان بالا مورد استفاده قرار بگیرند [7,8]. اما با گذشت زمان مشکلات این نوع ترانزیستورها از قبیل بهره‌ی توان و پایداری حرارتی پایین و بسته‌بندی گران باعث ظهور ترانزیستورهای ماسفت نفوذ دوگانه[1] شد و نهایتا این ترانزیستورها در کاربردهای تقویت کنندگی توان و فرکانس بالا از نظر تجاری جای ترانزیستورهای دوقطبی را گرفتند [9-11].

ترانزیستور ماسفت نفوذ دوگانه از نظر مسیر جریان از سورس به درین به دو دسته‌ی افقی[2]، و عمودی[3]، تقسیم می‌شود. ترانزیستور ماسفت نفوذ دوگانه‌ی عمودی نسبت به ترانزیستور دوقطبی از مزایای بارزی چون ولتاژ شکست بالا، مدار بایاس ساده، بهره‌ی توان بالا، کنترل ساده‌ی توان خروجی، پایداری حرارتی بهتر و مشخصه خطی بهتر برخوردار است و معایبی دارد، مانند قرارگیری الکترود درین زیر چیپ، عدم توانایی مجتمع کردن با دیگر ادوات روی یک چیپ و حساسیت گیت به بار الکتروستاتیک [12,13]. قیمت ارزان و عملکرد قابل قبول ترانزیستور ماسفت نفوذ دوگانه باعث شده است تا ترانزیستورهای اثر میدانی امروزه بهترین تکنولوژی تجاری و رقیب سرسختی برای تکنولوژی‌های دیگر به‌خصوص تکنولوژی ترانزیستورهای AlGaN/GaN-on-SiC HEMT در زمینه‌ی کاربردهای تقویت کنندگی توان و فرکانس بالا باشند [13-17].

[1] Double Diffuse Mosfet (DMOS)
[2] Lateral Double Diffuse Mosfet (LDMOS)
[3] Vertical Double Diffuse Mosfet (VDMOS)

۱-۳ چشم‌انداز

در این پژوهش، هدف ما طراحی ساختارهای تست فرایند ساخت و جانمایی آن‌ها برای یک ترانزیستور توان و فرکانس بالای ماسفت است. این تست‌ها براساس ابعاد ترانزیستور و هم‌چنین به‌کمک مدل شبیه سازی شده‌ی ترانزیستور توان مورد نظر به‌دست آمده‌اند. توسط این تست‌ها مشخصه‌های فرایند ساخت ترانزیستور قابل حصول است.

مشخصه‌های فرایند ساخت ادوات نیمه‌هادی و تست‌ها و روش‌های استخراج آن‌ها در فصل دوم بررسی شده است. در فصل سوم نیز به دلیل این‌که ساختارهای تست را برای یک ترانزیستور توان و فرکانس بالای ماسفت طراحی کرده‌ایم، به بحث در مورد ساختار ماسفت توان مورد نظر پرداخته و سپس در فصل چهارم که فصل پایانی است، ابعاد ترانزیستور مورد نظر را جهت طراحی جانمایی تست‌ها ارائه کرده و مدل شبیه‌سازی ترانزیستور به‌دست آمده است. پس از آن ساختارهای تست فرایند ساخت برای ترانزیستور توان و فرکانس بالای مورد نظر ارائه و جانمایی آن‌ها مطابق با ابعاد و جزئیات ساختاری ترانزیستور ماسفت توان مورد نظر، طراحی شده است.

فصل دوم
تست‌های فرایند ساخت

تست‌های فرایند ساخت به‌عنوان یکی از مراحل مهم ساخت ادوات نیمه‌هادی، برای استخراج مشخصه‌های فرایند ساخت استفاده می‌شوند. از این مشخصه‌ها در مدل‌ها و طراحی‌ها و هم‌چنین برای یافتن منشا خطا در حین ساخت یک قطعه‌ی نیمه‌هادی استفاده می‌شود. در این فصل مشخصه‌های مهم فرایند ساخت در ادوات نیمه‌هادی و تست‌ها، ساختارها و روش‌های لازم برای استخراج آن‌ها، بررسی شده است.

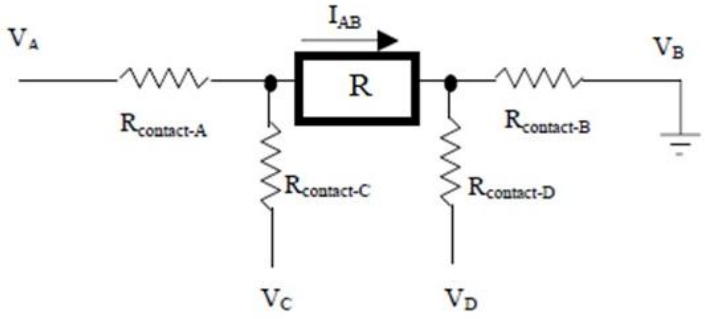
۲-۱ مقدمه‌ای بر تست فرایند ساخت و جانمایی آن

در تست فرایند ساخت ادوات نیمه‌هادی، منظور از ساختار تست این است که برای استخراج یک مشخصه از چه روشی استفاده کنیم؛ ساختاری را که می‌خواهیم به‌کمک آن مشخصه‌ی لازم را استخراج نماییم چگونه باشد و در کل، جزئیات تست را ساختار آن تست تعریف می‌کنیم.

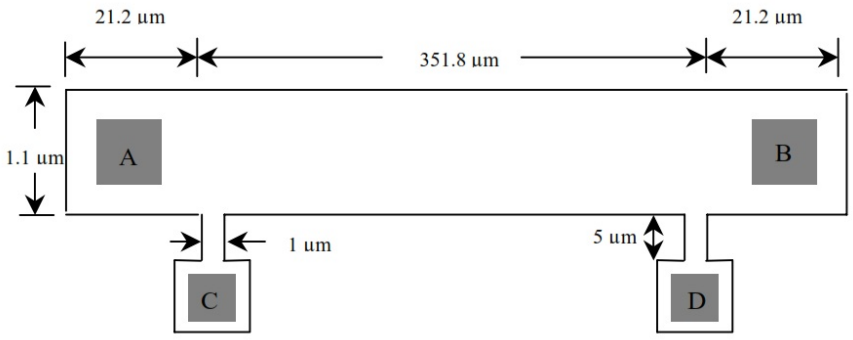
به‌عنوان مثال برای به‌دست آوردن مقاومت یک قطعه مانند یک خط از پلی سیلیکان نیاز به ساختاری مانند شکل ۲-۱ داریم. پس از این‌که ساختار مورد نظر برای استخراج یک مشخصه تعیین شد،

جانمایی تست بایستی طراحی شود. جانمایی تست، ابعاد و جزئیات دقیق تستی است که روی ویفر ایجاد می‌شود، از جمله دوپینگ‌ها، ضخامت‌ها و... . این جانمایی‌ها روی چیپ‌های تست ایجاد می‌شوند.

برای مثال جانمایی تست مربوط به شکل ۲-۱، برای یک خط از جنس لایه‌ای از نوع n در شکل ۲-۲ نشان داده شده است [18]. $R_{contact}$، مقاومت اتصال فلز به نیمه‌هادی است و مقاومت قطعه‌ی تحت تست یعنی لایه‌ی نوع n، با R نشان داده شده است که حاصل تقسیم تفاضل ولتاژهای V_C و V_D بر جریان I_{AB} است.



شکل ۲-۱) ساختار تست اندازه‌گیری مقاومت [18].



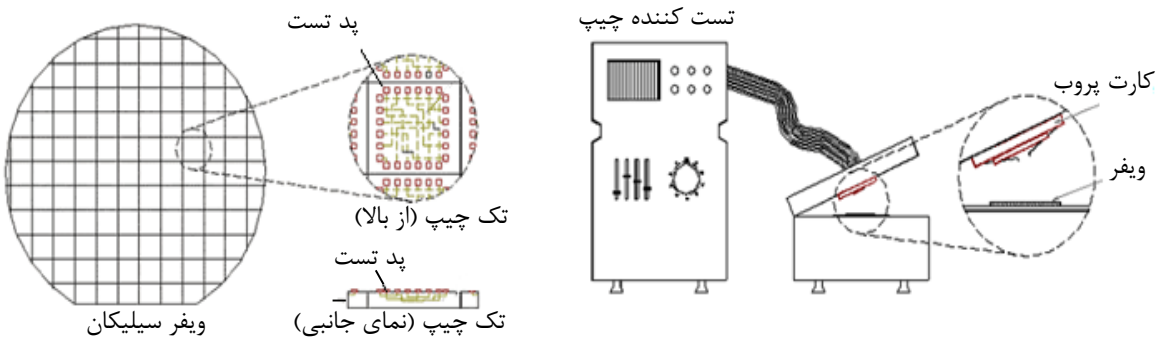
شکل ۲-۲) جانمایی تست مقاومت [18].

پس از این‌که جانمایی تمام تست‌های مورد نظر برای یک قطعه‌ی نیمه‌هادی طراحی شد، آن‌ها را روی چیپ‌های تست، و در کنار چیپ‌های محصول، روی ویفر و در نقاط مختلف ویفر ایجاد می‌کنند.

در ساخت ترانزیستور، پس از مراحل نشاندن فلز و لایه‌ای از ماده‌ی غیرفعال[1]؛ چیپ‌های تست[2] تحت تست قرار می‌گیرند. راه ارتباطی چیپ با بیرون از چیپ، جهت انجام تست، پدها هستند.

[1] Passivation Layer
[2] Test Chips

چیپ‌های تست توسط دستگاه تست چیپ[1]، مورد اندازه‌گیری قرار می‌گیرند [2]. جزئیات این دستگاه به‌صورت شماتیک در شکل ۲-۳ نشان داده شده است.



شکل ۲-۳) شماتیک دستگاه تست چیپ IC tester و پدهای تست یک تراشه روی ویفر [2].

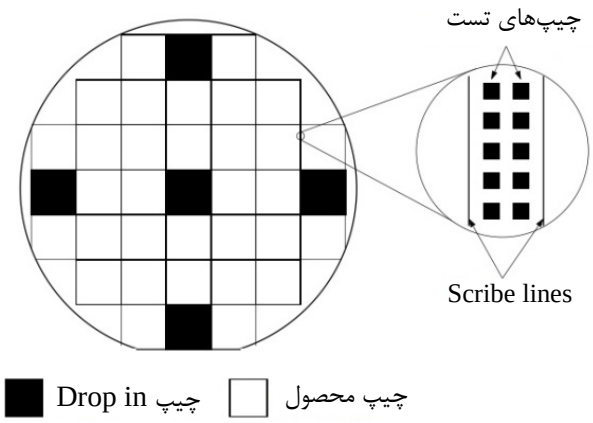
تستِ چیپ‌ها به این صورت انجام می‌شود که دستگاه تست به پدهای چیپ تست متصل می‌شود و با استفاده از سیگنال‌های الکتریکی و با کنترل یک کامپیوتر، تست را انجام می‌دهد. ارتباط پدهای تست به دستگاه تست توسط کارت پروب[2] صورت می‌گیرد که می‌تواند مربعی و یا دایره‌ای باشد و اندازه و فاصله‌ی پدهای چیپ از همدیگر باید با توجه به نوع کارت پروب تعیین شود. علاوه بر کارت پروب می‌توان از پروب‌هایی که فاصله‌ی آن‌ها به‌صورت دستی تنظیم می‌شود نیز استفاده کرد [19].

چیپ‌های تست دو نوع‌اند؛ دسته‌ی اول چیپ‌هایی که در کنار چیپ‌های محصول[3] روی ویفر قرار می‌گیرند؛ که به این نوع چیپ‌ها، چیپ‌های تست Drop in گفته می‌شوند. از مزایای این نوع چیپ، وجود فضای کافی روی یک چیپ است و برای ساختارهای تستی که می‌خواهیم روی چیپ تست قرار دهیم محدودیت ابعادی وجود ندارد. اما چون هر چیپ تست، جای یک چیپ محصول را اشغال کرده است، بازده ویفر[4] پایین می‌آید. دسته‌ی دوم از چیپ‌های تست، چیپ‌هایی هستند که در بین فاصله‌ای که بین چیپ‌های محصول[5] وجود دارد، قرار می‌گیرند. به ساختارهای تستی که روی این چیپ‌ها قرار گرفته است؛ ساختار تست Kerf یا ساختار تست Channel گفته می‌شود. عیب این نوع چیپ، محدودیت از نظر فضا است و مزیت آن این است که بازده ویفر را پایین نمی‌آورد. شکل شماتیک این دو نوع چیپ تست در شکل ۲-۴ مشاهده می‌شود [2,19,20].

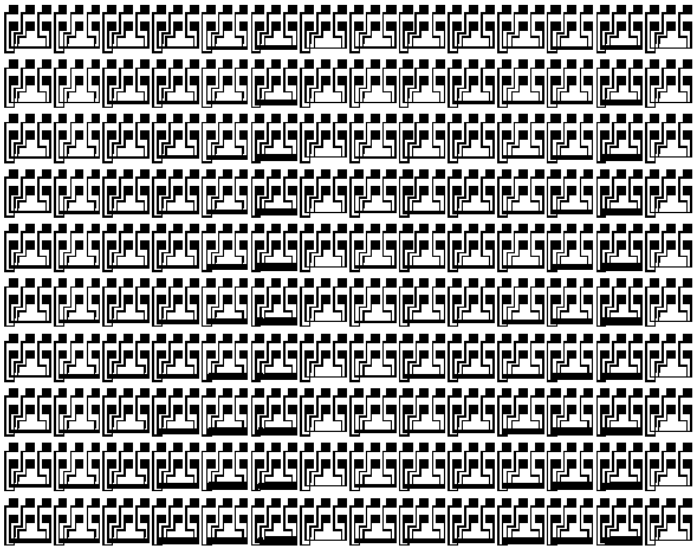
---

[1] IC Tester
[2] Probe Card
[3] Product Chips
[4] Yield
[5] Between Scribe Lines

جانمایی یک چیپ تست در شکل ۲-۵ نشان داده شده است. همان‌طور که دیـده مـی‌شـود روی یک چیپ تعداد زیادی ساختار تست قرار گرفته است. پدهای مربعی شکلی که در شکل ۲-۵ دید می‌شود راه ارتباطی با بیرون از چیپ‌ها هستند که به‌صورت منظم قرار گرفته‌اند، چرا که از یک کارت پروب خاص برای آن استفاده می‌شود.



شکل ۲-۴) دو نوع چیپ روی ویفر [2].

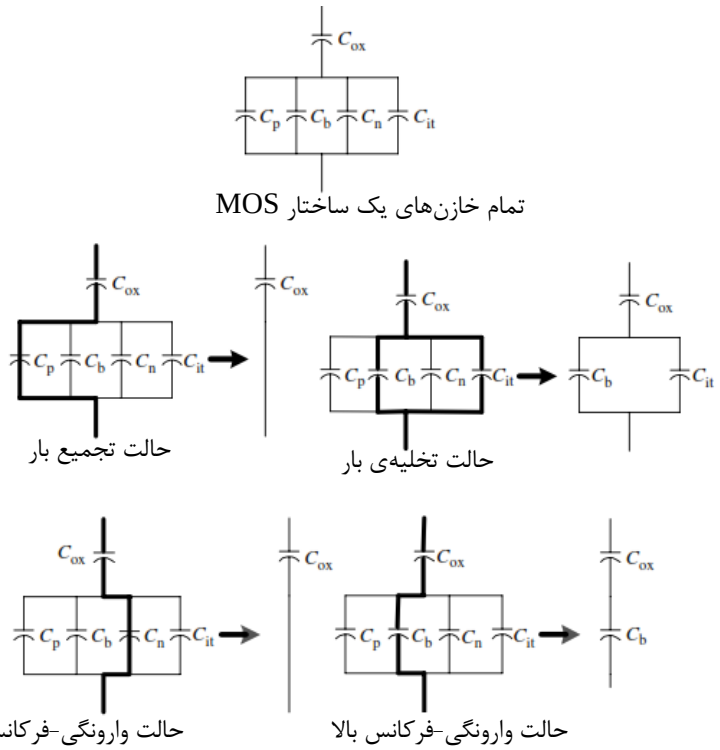


شکل ۲-۵) جانمایی یک چیپ تست [2].

۲-۲ تست خازن

وقتی‌که گیت روی اکسید تشکیل می‌شود باعث بوجود آمدن سـاختار فلـز-اکسـید-نیمـه‌هـادی، MOS، می‌شود که این ساختار، به‌صورت خازن عمل کرده و خازن اکسید یا خازن گیت نامیده می‌شـود. مقدار خازن اکسید با اعمال ولتاژهای مختلف گیت تغییر می‌کند و سه حالت در نیمه‌هادی بوجود می‌آید.

اگر فرض کنیم که بدنه از نوع P باشد، اعمال ولتاژ منفی به گیت باعث بوجود آمدن حالت تجمع بار[1] در زیر اکسید می‌شود، اگر ولتاژ مثبت به گیت اعمال کنیم و این ولتاژ از مقدار آستانه کمتر باشد ناحیه تخلیه[2] داریم و اگر ولتاژ اعمالی بیشتر از آستانه باشد یک لایه‌ی الکترونی بوجود می‌آید که به آن لایه‌ی وارونگی[3] گفته می‌شود [21]. در شکل ۲-۶، خازن‌های یک ساختار MOS در حالت‌های مختلف بار زیر اکسید نشان داده شده است.



شکل ۲-۶) خازن‌های مختلف یک ساختار MOS در حالت‌های مختلف بار زیر اکسید [3].

همان‌طور که در شکل ۲-۶ دیده می‌شود، چهار خازن روی خازن اصلی تاثیر دارد. خازن C_p، خازن مربوط به حالت تجمع، C_b خازن مربوط به حالت تخلیه، و C_n خازن مربوط به حالت وارونگی و C_{it} خازن مربوط به بارهای تله[4] است [3]. یک عامل مهم که روی این مشخصه تاثیر دارد فرکانس است. همان‌طور که در شکل ۲-۶ دیده می‌شود، در فرکانس‌های مختلف خازن MOS تغییر می‌کند.

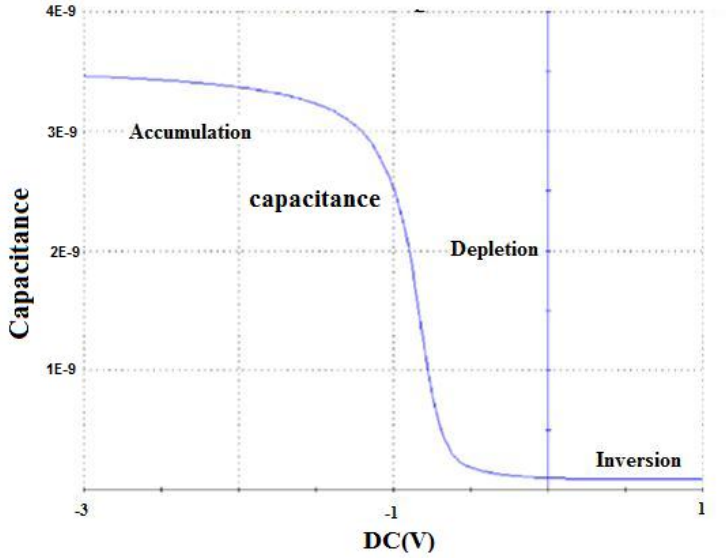
با ترسیم خازن MOS بر حسب ولتاژ اعمالی به دو سر آن، منحنی خازن - ولتاژ، C-V، به‌دست می‌آید. شکل ۲-۷ منحنی C-V یک ساختار MOS را در سه حالت مختلف بار زیر اکسید نشان می‌دهد.

---

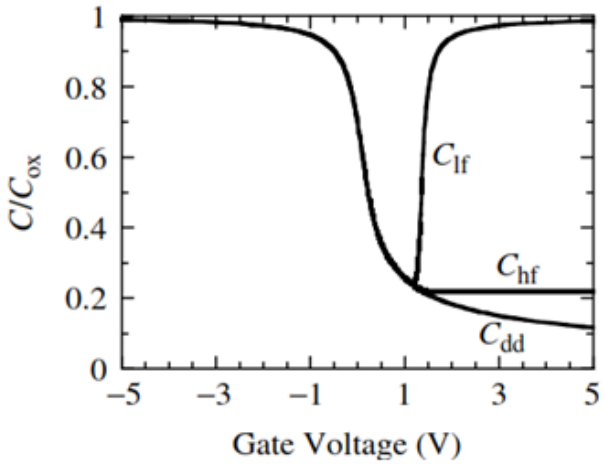
[1] Accumulation
[2] Depletion
[3] Inversion
[4] Charge Interface Trap

اگر ولتاژ گیت را با فرکانس‌های مختلف اعمال کنیم این منحنی مقداری تغییر می‌کند. در فرکانس‌های پایین لایه‌ی وارونگی‌ای که در کانال تشکیل می‌شود می‌تواند تغییرات فرکانس را دنبال کند اما در فرکانس‌های بالا این لایه نمی‌تواند تغییرات فرکانس را دنبال کند؛ به‌همین دلیل در فرکانس‌های بالا مقدار خازن همان خازن ناحیه‌ی تخلیه باقی می‌ماند.

یک نمونه منحنی C-V که در فرکانس‌های مختلف به‌دست آمده، در شکل ۲-۸ نشان داده شده است. در این شکل C_{ox}، خازن اکسید C_{lf}، خازن فرکانس پایین C_{hf}، خازن فرکانس بالا و C_{dd}، خازن تخلیه‌ی عمیق[1] است که بخاطر تغییر سریع ولتاژ DC ایجاد می‌شود [3].



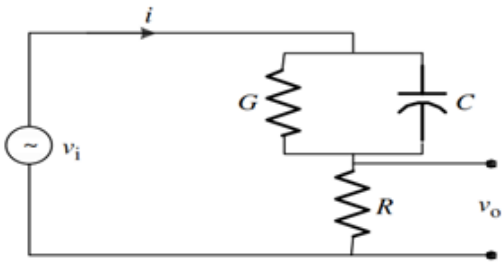
شکل ۲-۷) مقدار خازن یک ساختار MOS در سه حالت مختلف بارهای زیر اکسید [22].



شکل ۲-۸) منحنی خازن-ولتاژ در بایاس‌ها و فرکانس‌های مختلف [3].

[1] Deep Depletion

از نظر تئوری، استخراج خازن به اینصورت است که یک مقاومت با ساختار MOS سری شود؛ سپس یک ولتاژ AC فرستاده شده و ولتاژی که روی مقاومت قرار می‌گیرد، اندازه‌گیری و از روی آن، مقدار خازن مشخص می‌شود. شکل ۲-۹ طرح کلی ساختار اندازه‌گیری خازن ساختار MOS را نشان می‌دهد [3].



شکل ۲-۹) طرح کلی اندازه‌گیری خازن MOS [3].

مقدار خازنی که از این روش به‌دست می‌آید از رابطه‌ی (۲-۱) قابل حصول است [3].

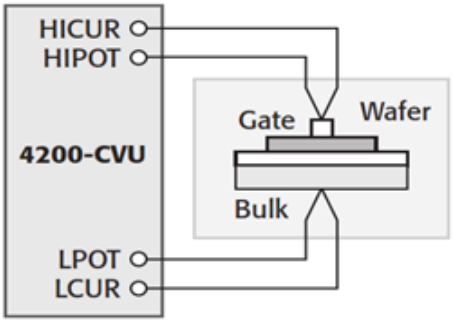
$$v_o = iR = \frac{RG(1+RG) + (\omega RC)^2 + j\omega RC}{(1+RG)^2 + (\omega RC)^2} v_i \qquad (۱-۲)$$

و اگر $RG \ll 1$ و $(\omega RC)^2 \ll RG$ داریم:

$$v_o \approx (RG + jwRC)v_i \qquad (۲-۲)$$

با دانستن مقدار مقاومت R، فرکانس اعمال شده و اندازه‌گیری دامنه و فاز v_o می‌توان مقدار خازن را به‌دست آورد.

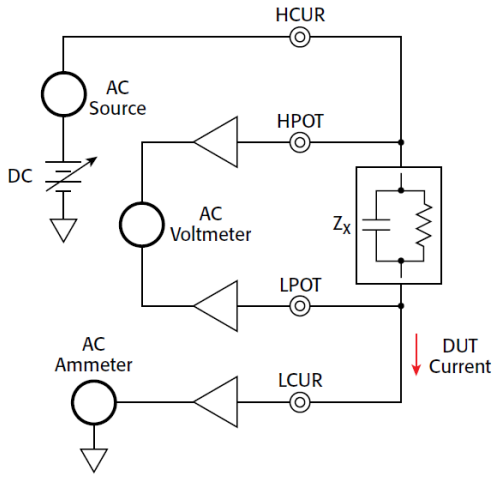
در عمل، خازن ساختار MOS توسط دستگاه اندازه‌گیری خازن[1] صورت می‌گیرد. طرح کلی یکی از این دستگاه‌ها در شکل ۲-۱۰ نشان داده شده است [22].



شکل ۲-۱۰) طرح کلی دستگاه اندازه‌گیری خازن ساختار MOS [22].

[1] C-V Meter

طرح کلی ساختار داخلی این دستگاه اندازه‌گیری مطابق کتابچه‌ی راهنمای دستگاه به‌صورت شکل ۲-۱۱ است.



شکل ۲-۱۱) طرح کلی ساختار داخلی دستگاه اندازه‌گیری منحنی C-V برای یک ساختار MOS [22].

۲-۳ تست مقاومت

در این قسمت، مقاومت اتصال‌ها، مقاومت ویژه‌ی اتصال‌ها و مقاومت صفحه‌ای مواد مختلف در یک قطعه‌ی نیمه‌هادی، به‌عنوان مشخصه‌های فرایند ساخت و روش و ساختار تست آن‌ها مورد بررسی قرار می‌گیرد.

۲-۳-۱ مقاومت فیلم‌های نازک

مقاومت لایه یا همان فیلم‌های نازک به‌صورت مقاومت صفحه‌ای بیان می‌شود. علت این امر این است که با داشتن مقاومت صفحه‌ای یک فیلم نازک به دانستن ضخامت آن فیلم نازک نیازی نیست. تعریف مقاومت ویژه، مقاومت و مقاومت صفحه‌ای بترتیب به‌صورت رابطه‌های (۲-۳)، (۲-۴) و (۲-۵) است [23].

$$\rho = 1/\sigma \ \ (ohm - cm) \qquad (۲-۳)$$

$$R = \rho\, L/A = \rho\, L/(W * t) \ \ (ohm) \qquad (۲-۴)$$

$$R_s = \rho\, L/A = \rho/t \ \ (ohms/square) \ \ (L = W) \qquad (۲-۵)$$