۱۳۷۹ /۹/ ۱۶

مرکز اطلاعات و مدارک علمی ایران
تهیه مدارک

بسم الله الرحمن الرحیم

تحلیل،طراحی وساخت پردازشگر دیجیتال رادار *MTI*
(برای یک رادار موجود)

توسط

ناصر پرهیزکار

رسالهٔ

ارائه شده به دانشکدهٔ تحصیلات تکمیلی به عنوان بخشی
از فعالیتهای تحصیلی لازم برای اخذ
گواهی فارغ تحصیلی درجه کارشناسی ارشد

در رشتهٔ
مهندسی برق-مخابرات
از
دانشگاه شیراز
شیراز، ایران

۱۸۵۰۹

ارزیابی و تصویب شده توسط کمیتهٔ پایان نامه با درجهٔ: عالی

امضاء اعضاء کمیتهٔ پایان نامه:

دکتر حبیب ا... عبیری دانشیار
بخش مهندسی برق (رئیس کمیته).

دکتر علیرضا ذوالقدر اصلی
استاد یار بخش مهندسی برق

دکتر محمد علی مسندی شیرازی
استاد یار بخش مهندسی برق

مردادماه ۱۳۷۹

۳۱۷۰

تقدیم به

شهیدان سرافراز جنگ تحمیلی

که ثمره رشادت و ایثار آنان امنیت و آرامش
کشور و شکوفایی علمی و صنعتی جمهوری
اسلامی ایران می باشد.

۳۱۷۰۱

سپاسگزاری

اینجانب خود را مرهون زحمات آقای دکتر حبیب ا... عبیری استاد محترم بخش برق و الکترونیک دانشکده مهندسی دانشگاه شیراز بخاطر توجه خاص و همکاری بی شائبه در تمامی مراحل انجام و تدوین این پایان نامه، می دانم.

همچنین مایلم مراتب امتنان خویش را از آقایان دکتر علیرضا ذوالقدراصلی ودکتر محمدعلی مسندی شیرازی اعضاء کمیته پایان نامه و نیز همکاران در شرکت صنایع الکترونیک شیراز بویژه، آقایان مهندس صادق صمدی و دکتر عباس شیخی که تجارب علمی و عملی خود را در اختیار اینجانب قرار دادند، ابراز نمایم.

در پایان لازم می دانم از خانواده خود به خصوص همسر مهربانم،به خاطر صبر و شکیبایی،در طول انجام این پایان نامه تشکر و قدردانی ویژه بنمایم.

چکیده

تحلیل، طراحی و ساخت پردازشگر دیجیتال رادار(*MTI*)

(برای یک رادار موجود)

بوسیلهٔ

ناصر پرهیزگار

پـــردازش ســـیگنال دیجیتـــال دررادارهـــای امـــروزی حـــائز نقـــش بســـیارمهمی‌می‌باشد و ایجـاد دانـش، تجربـه و بسـتر مناسـب جهـت اینگونـه پردازشها درصنعت رادارلازم می‌باشد .برد پردازشـگر دیجیتـال رادار MTI بـا استفاده از جدیدترین روشهای پردازش سیگنال (استفاده از تراشـه DSP سـری TMS320C50)طراحی وساخته شده است که در مدرن ترین رادارهای امـروزی اسـتفاده مـی گـردد.ایـن طـرح کـه بـا روش طراحـی مهندسـی وبـر اسـاس استانداردهای صنایع الکترونیک ایران،طراحی و ساخته شـده عـلاوه بـر صرفـه جویی قابل توجهی که در بخـش پـردازش سـیگنال رادار MTI ایجـاد مـی نمـاید دارای قابلیتهای زیادی در جهت بهبود عملکـرد سیسـتم و ارتقـاء آن بـه آخریـن سطوح تکنولوژی ساخت رادارهای مراقبت زمینی موجود دنیا می با شـد. درفـاز اول این پروژه سخت افزار لازم جهت پـردازش سـیگنال دیجیتـال در رادار MTI طراحـی وسـاخته شـده کـه سـخت افزارحـاصل قـابلیت پیـاده سـازی انـواع آشکارسازهای دیجیتال را دارا می‌باشد. درفاز دوم این پروژه آشکارساز رادار که در رادار MTI موجود به صورت بانک فیلتر متشکل از ٦٤ فیلتر داپلر آنـالوگ می باشد، به صورت بانک فیلترداپلردیجیتال تحقق یافته وبر روی سیستم تسـت گردیده است . در پایان این پروژه باایجادامکـان اسـتفاده‌ازپردازش دیجیتـال در رادارMTI (باطراحی وساخت سخت افزار ونرم افزارDSP) زمینه بـرای تحقیـق در جهـت بهبـود عملکـرد رادار از نظـر قـدرت آشـکار سـازی اهـداف دور

وافزودن‌امکانات اضافی دیگر ایجادشده‌و افرادمتخصص درزمینه پردازش سیگنال دیجیتال از تجربه ارزشمندی برای انجام پروژه‌های آتی صنعت برخوردار شده اند. استفاده از سیستم جدید صرفه جویی اقتصادی وکاهش حجم و وزن رادار را در پی دارد.

فهرست مطالب

عنوان صفحه

فهرست جداول ..... ی

فهرست اشکال ..... ک

فصل اول: مقدمه ۱

۱-۱: رادار ۱

۱-۲: رادار MTI ۱

۱-۳: آشکار ساز یا گیرنده MTI ۳

فصل دوم: رادار *MTI* ٤

۲-۱: اثر داپلر ٤

۲-۲: رادارهای پالس داپلر و MTI ٥

۲-۳: تشریح عملکرد رادارهای پالس داپلر وMTI ٦

۲-٤: حذف کننده های خط تأخیر ۱۲

۲-٥: حذف کننده های خط تأخیر مضاعف ۱٥

۲-٦: فیلترهای اریبی(Transversal filter) ۱٦

۲-۷: فیلترهای داپلر با دروازهای فاصله(RGDF) ۱۷

فصل سوم: آنالیز و تحلیل سیستم پردازشگر رادار*MTI* آنالوگ ۲۲

۳-۱: بردCF ۲۳

عنوان | صفحه

۳-۲: تشریح عملکرد برد CF ۲۳
۳-۳: بردCG ۳٦
۳-٤: تشریح عملکرد بردCG ۳٦
۳-٥: نمودار زمانی سیگنالهای بردCG ۳۹
۳-٦: مشخصات سیگنال ورودی Doppin وشرح عملکرد بردCG به صورت نمودار زمانی ٤۳
۳-۷: فیلترداپلر ٥۱
۳-۷-۱: آنالیز بلوک Sample and hold ٥٤
۳-۷-۲: آنالیز بلوک فیلترهای میانگذر داپلر(Doppler filter) ٥۷
۳-۷-۲-۱: فیلترمیانگذر داپلر برای اهداف با سرعت آهسته(Slow filter) ٥۷
۳-۷-۲-۲: فیلترمیانگذر داپلر برای اهداف با سرعت زیاد(Fast filter) ٥۸
۳-۷-۳: آنالیز بلوک تقویت کننده(Amplifier) ٦۰
۳-۷-٤: آنالیز بلوک یکسوساز و انتگرال گیر(Rectifier and integrator) ٦٤

فصل چهارم: ساختار سیستم های زمان گسسته و طراحی فیلترهای دیجیتالی ٦۹
٤-۱: بلوک دیاگرام معادلات تفاضلی با ضرائب ثابت خطی ۷۰
٤-۲: نمایش معادله تفاضلی با ضرائب ثابت خطی به فرم Signal flow graph ۷٦
٤-۳: ساختار اساسی برای سیستم هایIIR ۷۸
٤-۳-۱: فرم مستقیم ۷۹
٤-۳-۲: فرم سری (Cascade form) ۸۰
٤-۳-۳: فرم موازی(Parallel form) ۸۲
٤-۳-٤: فیدبک در سیستم هایIIR ۸٥
٤-٤: فرم انتقالی(Transposed forms) ۸٦

عنوان | صفحه

٤-٥: ساختار اساسی برای سیستم های FIR (Finit impulse response) ٨٨
٤-٥-١: فرم مستقیم ٨٨
٤-٥-٢: فرم سری (Cascade form) ٨٩
٤-٦: تأثیر محاسبات با دقت محدود ٩٠
٤-٧: کوانتیزاسیون در تحقق سیستم های زمان گسسته ٩٤
٤-٨: تأثیر کوانتزاسیون ضرائب در سیستم های IIR ٩٨
٤-٩: طراحی فیلترهای دیجیتالی معادل فیلترهای داپلر با نرم افزار FDAS ١٠١

فصل پنجم: طراحی و ساخت سخت افزار و نرم افزار پردازشگر سیگنال دیجیتال رادار *MTI* ١٠٥
٥-١-١: محاسبه بار محاسباتی پردازشگر DSP ١٠٩
٥-١-٢: انتخاب پردازشگر DSP مناسب ١٠٩
٥-١-٣: بررسی وضعیت Dynamic Rang ١١١
٣-١-٤: محاسبه مینیمم و ماگزیمم دامنه سیگنال Doppin ١١١
٥-١-٥: بررسی اتفاق نیفتادن Over flow در محاسبات ١١٤
٥-١-٦: انتخاب A/D و حافظه دو طرفه مناسب ١١٥
٥-١-٧: محاسبه تعداد بیت پرش و تست A/D ١١٦
٥-١-٨: بررسی مسعله همزمانی کلاک نمونه برداری و آدرس حافظه دوطرفه ١١٧
٥-١-٩: ارتباط کارت پردازشگر با کامپیوتر و نحوه چیدن نمونه ها در DP-RAM ١١٨
٥-٢: طراحی نرم افزار پردازشگر سیگنال رادار MTI ١١٩
٥-٢-١: فلوچارت نرم افزار پردازشگر سیگنال دیجیتال رادار MTI ١١٩
٥-٢-٢: نحوه پیاده سازی بلوک یکسو ساز و انتگرال گیر ١٢٤

عنوان صفحه

۵-۲-۳: پیاده سازی یک فیلتر دیجیتالی IIR درجه ۲ روی پردازشگر TMS320C50 ..... ۱۲۵

۵-۲-٤: فلوچارت تحقق یک فیلتر درجه۲روی پردازشگرTMS320C50 ..... ۱۲٦

۵-۲-۵: تشریح نرم افزار تحقق فیلتر دیجیتالیIIRدرجه۲روی پردازشگر TMS320C50 ..... ۱۲۹

فصل ششم نتیجه گیری و پیشنهادات ۱۳٤

٦-۱:نتیجه گیری ۱۳٤

٦-۲پیشنهادات جهت ادامه کار ۱۳۵

پیوست (الف): لیست نرم افزار پردازش سیگنال دیجیتال رادار *MTI* ... ۱۳۷

پیوست (ب): لیست برنامه کامپیوتری*OVER FLOW* ۱۵۲

پیوست (ج): آنالیز تأثیر نویز کوانتیزاسیون در طراحی فیلترهای دیجیتال..... ۱۵٤

مراجع ۱۸۷

صفحه چکیده و عنوان به زبان انگلیسی

فهرست جداول

جدول **صفحه**

جدول ۳-۱. ولتاژهای سطح آستانه بازای مقادیر مختلف پانل ۳۰
جدول ۳-۲. ولتاژ Receiver Noise ۳۲
جدول ۳-۳. خروجی آی سی LM111 ..... ۳۳
جدول ۳-٤. مدهای مختلف کارکرد رادار ٤۰
جدول ٤-۱. ضرائب فیلترهای دیجیتالی طراحی شده معادل فیلترهای داپلر آنالوگ ۱۰۳
جدول ج-۱ .ضرائب فیلتر پایین گذر ۱۷۱

فهرست اشکال

شکل صفحه

شکل۱-۱. بلوک دیاگرام یک رادار پالسی داپلر ساده ۲
شکل ۲-۱. رادار موج پیوسته (CW) ساده ۷
شکل ۲-۲. رادار پالس داپلر که از اطلاعات داپلر استفاده می کند ۷
شکل ۲-۳- الف. قطار پالس PRF انعکاسی از هدف ۸
شکل ۲-۳ -ب. قطار پالس ویدئو برای $f_d>1/PRF$ ۸
شکل ۲-۳ -ج. قطار پالس ویدئو برای $f_d<1/PRF$ ۸
شکل ۲-٤. گیرنده M T I همراه با حذف کننده تأخیری ۹
شکل۲-٥. بلوک دیاگرام رادار MT I با فرستنده تقویت کننده قدرت ۱۰
شکل ۲-٦. بلوک دیاگرام رادار M T I با نوسانگرفرستنده قدرت..... ۱۱
شکل ۲-۷. پاسخ فرکانسی یک حذف کننده تأخیری ۱۳
شکل ۲-۸منحنی اولین سرعت کور رادارMTI برحسب فاصله حداکثر بدون ابهام ۱٤
شکل ۲-۹. حذف کننده مضاعف ۱٥
شکل ۲-۱۰. حذف کننده سه پالسی ۱٦
شکل ۲-۱۱. فرم کلی یکNon recursive filter برای پردازش سیگنال MTI .. ۱٦
شکل ۲-۱۲. شمای بلوکی پردازشکر رادار MTI با استفاده از دروازه فاصله وفیلتر های داپلر ۲۰
شکل ۲-۱۳. مشخصه پاسخ فرکانسی رادار MTI با دروازه های فاصله و فیلترهای دوپلر ۲۱
شکل ۳-۱. شمای کلی بخش پردازش سیگنال رادار MTI آنالوگ ۲۲

شکل | صفحه

شکل ۳-۲. بلوک دیاگرام برد CF ۲۵
شکل ۳-۳. بلوک Dellay Line ۲۶
شکل ۳-٤. عملکرد فیلتر DF1 ..... ۲۷
شکل ۳-٥. بلوک دیاگرام MC1545 ..... ۲۸
شکل۳-٦. تولید ولتاژ آستانه ۲۹
شکل ۳-۷. مقایسه گر پنجره ای ۳۱
شکل ۳-۸. مقایسه کننده LM 111 ..... ۳۲
شکل ۳-۹. آی سی LM 111 ..... ۳۳
شکل ۳-۱۰. عملکرد مقایسه گر LM 111 ..... ۳٤
شکل ۳-۱۱. سیگنال Enable آی سی های 1818 برد CG ۳٥
شکل ۳-۱۲. سیگنال Doppin ناشی از سه هدف T1,T2,T3 ..... ۳۷
شکل ۳-۱۳. بلوک دیاگرام برد CG ۳۸
شکل ۳-۱٤. اتصال چهار برد CG ۳۸
شکل ۳-۱٥. زمان فعالیت چهار بردCG در مدهای ۱و۲(Non Expand) ٤۱
شکل ۳- ۱٦. زمان فعالیت چهار بردCG در مدهای ۳ الی ۲۲ (Expand) ٤۲
شکل ۳-۱۷. نمودار زمانی سیگنالهای STRB مربوط به دی مالتی پلکسر
بردهای چهارگانه CG ٤٤
شکل ۳-۱۸. نمودار زمانی سیگنالهای S/H فیلترهای داپلر ٤٦
شکل ۳-۱۹. گم شدن هدف در مد Non Expand با عرض پالس 330ns ٤۷
شکل ۳-۲۰ . سیگنال برگشتی از هدف T2 ..... ٤۸
شکل ۳-۲۱. خروجی S/H (پوش سیگنال برگشتی از هدف T2 بدون نویز) .. ٤۸
شکل ۳-۲۲.خروجیS/H(پوش سیگنال برگشتی از هدف T2در حضور نویز) ٤۸
شکل ۳-۲۳. پاسخ فرکانسی فیلترهای داپلر ٤۹

شکل | صفحه

شکل ۳-۲٤. خروجی فیلترهای داپلر قبل و بعد از یکسوسازی ٤۹
شکل ۳-۲۵. سیگنال DC TARGIN به همراه سیگنالهای آی سی 1818 ..... ۵۰
شکل ۳-۲٦. بلوک دیاگرام کلی فیلتر داپلر ۵۲
شکل ۳- ۲۷. نمای مکانیکی فیلترهای داپلر ۵۳
شکل ۳- ۲۸. نمای داخلی فیلتر داپلر شامل ٤ برد هایبرید ۵۳
شکل ۳-۲۹-الف. پاسخ فرکانسی فیلتر داپلر بدست آمده در آزمایشگاه مد Slow..... ۵۵
شکل ۳-۲۹-ب. پاسخ فرکانسی فیلتر داپلر بدست آمده در آزمایشگاه مد Fast..... ۵۵
شکل ۳-۳۰. شماتیک مداری Sample & Hold ۵٤
شکل۳-۳۱. خروجی مدار Sample & Hold ۵٦
شکل ۳-۳۲. شماتیک مداری فیلتر داپلر برای اهداف آهسته ۵۸
شکل ۳-۳۳ . پاسخ فرکانسی فیلتر داپلر برای اهداف آهسته ۵۸
شکل ۳-۳٤ . شماتیک مداری فیلتر داپلر برای اهداف سریع ۵۹
شکل ۳-۳۵ . پاسخ فرکانسی فیلتر داپلر برای اهداف سریع ۵۹
شکل ۳-۳٦ . تقویت کننده سیگنال خروجی فیلترهای داپلر ٦۰
شکل ۳-۳۷ . تقویت کننده سیگنال خروجی فیلترهای داپلر حالت Slow ٦۱
شکل ۳-۳۸-الف. شماتیک مداری فیلتر همراه با تقویت کننده حالت Slow ٦۲
شکل۳-۳۸-ب. ورودی وخروجی فیلتر همراه با تقویت کننده حالتSlow ٦۲
شکل ۳-۳۹. تقویت کننده سیگنال خروجی فیلترهای داپلر حالت Fast ٦۲
شکل ۳-٤۰-الف. شماتیک مداری فیلتر همراه با تقویت کننده حالت Fast ٦۳
شکل۳-٤۰-ب. سیگنالهای ورودی و خروجی فیلتر همراه با تقویت کننده حالت Fast ٦٤
شکل ۳-٤۱. مدار بلوک یکسو ساز و انتگرال گیر ٦٤

شکل | صفحه

شکل ۳-۴۲-الف. مدار یکسو سازحالت Vi>0 ..... ٦٥
شکل ۳-۴۲-ب. مدار یکسو سازحالت Vi<0 ..... ٦٥
شکل ۳-۴۳-الف. مشخصه تابع انتقال ٦٥
شکل ۳-۴۳-ب. سیگنال ورودی و خروجی یکسوساز ٦٦
شکل ۳- ٤٤. سیگنال ورودی و خروجی انتگرال گیر ٦٧
شکل ۳-٤٥-الف. شماتیک مداری فیلتر داپلر همراه با تقویت کننده و یکسوساز وانتگرال گیر برای اهداف با سرعت آهسته ٦٧
شکل ۳-٤٥-ب.شماتیک مداری فیلتر داپلر همراه با تقویت کننده ویکسوساز وانتگرال گیر برای اهداف با سرعت زیاد ٦٨
شکل ٤-۱-الف. سمبل های بلوک دیاگرام جمع دو دنباله(X1(n و(X2(n ٧١
شکل ٤-۱-ب. سمبل های بلوک دیاگرام ضرب یک دنباله در یک عددثابت ... ٧١
شکل ٤-۱-ج. سمبل های بلوک دیاگرام یک واحد تأخیر ٧١
شکل٤-۲. بلوک دیاگرام مربوط به معادله تفاضلی مثال٤-۱ ..... ٧٢
شکل ٤-۳. بلوک دیاگرام مربوط به حالت کلی معادله تفاضلی درجه N ٧٣
شکل ٤-٤. آرایش دیگری از بلوک دیاگرام مربوط به حالت کلی معادله تفاضلی درجه N (تغییردرترتیب بلوک دیاگرام شکل(٤-۳)) ٧٤
شکل٤-٥. تحقق معادله تفاضلی به روش Canonic Form یا حداقل سلول حافظه یا Direct Form II ٧٦
شکل ٤-٦. بلوک دیاگرام مربوط به معادله تفاضلی درجه یک ٧٧
شکل ٤-٧. Flow Graphشکل (٤-٦) ٧٧
شکل ٤-٨. فلوگراف ساختار Direct Form I درجهn ٧٩
شکل ٤-٩. فلوگراف ساختار Canonic Form درجهn ٧٩
شکل ٤-۱۰. ساختار پشت سرهم(Cascade) برای سیستم درجه٦ با تحقق۳ بخش به فرمcanonic ازدرجه۲ ..... ٨١

شکل | صفحه

شکل ٤-١١. ساختار موازی برای سیستم درجه٦ با قطبهای حقیقی و مختلط گروه های دوتایی ٨٣
شکل ٤-١٢. فرم موازی برای مثال ٤-٢ با استفاده از سیستم درجه٢ ..... ٨٤
شکل ٤-١٣. ساختار موازی با استفاده از سیستمهای درجه یک ٨٤
شکل ٤-١٤-الف. سیستم IIR با حلقه فیدبک ٨٥
شکل ٤-١٤-ب. سیستم IIR با حلقه فیدبک ٨٥
شکل ٤-١٤-ج.سیستم غیر قابل محاسبه ٨٥
شکل ٤-١٥. فلوگراف سیستم درجه یک ٨٦
شکل ٤-١٦. فرم انتقالی(Transposed Form) شکل ٤-١٥ ..... ٨٧
شکل٤-١٧. فلوگراف به فرم Transposed روی ساختارDirect ٨٧
شکل ٤ -١٨. فلوگراف به فرمTransposed روی ساختارDirect II ٨٨
شکل ٤-١٩. تحقق سیستم FIR به فرم مستقیم ٨٩
شکل ٤-٢٠. Transposed فلوگراف شکل ٤-٢٠ ..... ٨٩
شکل ٤-٢١. تحقق سیستمهای FIR به فرم پشت سرهم (cascade) ٩٠
شکل ٤-٢٢. رابطه غیرخطی ورودی و خروجی کوانتیزر حالت روندکرد..... ٩٢
شکل ٤-٢٣. رابطه غیرخطی ورودی وخروجی کوانتیزر،حالت Trancation ...٩٢
شکل ٤-٢٤. سرریز برای رند کردن اعداد مکمل٢ ..... ٩٣
شکل ٤-٢٥. اشباع سرریز ٩٤
شکل٤-٢٦. سیستم ایده آل فیلتر زمان گسسته روی یک سیگنال پیوسته ٩٤
شکل ٤-٢٧. تحقق عمل فیلتر کردن زمان گسسته یک سیگنال پیوسته مدل غیرخطی ٩٥
شکل ٤-٢٨. مدل خطی ٩٧
شکل ٤-٢٩. نمایش فاکتورهای مخرج معادله (٤-٥٠) جهت مشخص کردن حساسیت قطب Z_2 برای یک B.P.F ١٠٠