۱۱۲۶۵۹

دانشگاه گیلان

دانشکده فنی

پایان نامه کارشناسی ارشد

طراحی حسگر تصویری CMOS با ابعاد پیکسل ۵۱۲×۵۱۲

از:

محمد نظرعلیلو

استاد راهنما:

دکترغلامرضا باقرسلیمی

مرکز اطلاعات و مدارک علمی دانشگاه
تفکیک مدارک

۱۳۸۸ /۳/ ۳

بهمن ۸۷

۱۱۳۶۵۹

دانشکده فنی

گروه برق

گرایش الکترونیک

طراحی حسگر تصویری CMOS با ابعاد پیکسل ۵۱۲×۵۱۲

از:

محمد نظرعلیلو

استاد راهنما:

دکتر غلامرضا باقرسلیمی

استاد مشاور:

دکتر راهبه نیارکی

بهمن ۸۷

به پاس تعبیر عظیم و انسانی شان از کلمه ایثار و از خودگذشتگی
به پاس عاطفه سرشار و گرمای امیدبخش وجودشان که در این سردترین روزگاران بهترین پشتیبان است
به پاس قلب های بزرگشان که فریاد رس است و سرگردانی و ترس در پناهشان به شجاعت می گراید
و به پاس محبت های بی دریغشان که هرگز فروکش نمی‌کند

این مجموعه را به پدر و مادر عزیزم تقدیم می‌کنم .

تقدیر و تشکر

این فرصت را مغتنم می‌شمارم جهت تقدیری هر چند مختصر از زحمات کسانی که صمیمانه مرا در طول این دوره یاری نمودند.

در ابتدا از پدر عزیز و بزرگوارم، نوروزعلی نظرعلیلو، الگوی تلاش، حرکت، شکیبایی و متانت، که همیشه با صبر ودانایی در مشکلات راهنمای بی چشمداشت من بوده است. از مادر دلسوز و مهربانم، مهرانگیز حسین‌قلیلو، اسوه پاکی، گذشت وبردباری که در همه ناملایمات سنگ صبور روزهای تنهاییم بوده است، نهایت سپاس و تشکر را دارم. از برادرم حامد و خواهران عزیزم آمنه و نسرین که در تمام لحظات یار ومددکار من بوده‌اند، تشکر ویژه دارم.

از زحمات بی دریغ و استادانه دوست عزیزم آقای مهندس محمد سلیمانی که گره‌گشای بسیاری از مشکلات بنده بودند نهایت تشکر را دارم، به ایشان بسیار مدیونم.

و از کلیه دوستانم که در این دوره یار و یاور من بوده اند، مهندس علیرضا قهرمانی، مهندس محمدحسین فتوتی و دکتر جواد نظرعلیلو کمال تشکر و قدردانی را دارم .

هر آنچه در این پایان نامه به عنوان یک کار جاودانه و بدیع مشهود است، نتیجه زحمات بی دریغ اساتید بزرگوارم آقای دکتر باقرسلیمی و خانم دکتر نیارکی در دانشگاه گیلان و استاد درس آنالوگم آقای پروفسور خیراله حدیدی در دانشگاه ارومیه میباشد. با سپاس فراوان از این عزیزان روزهای درخشان و پربار برای ایشان آرزومندم.

محمد نظر علیلو

فهرست مطالب

فهرست شکلها..... د
فهرست جدولها..... س
چکیده فارسی..... ش
چکیده انگلیسی..... ص
مقدمه..... ۱

فصل اول: کلیات و تعاریف

۱-۱ کیفیت تصویر ۵
۱-۱-۱ روشنایی..... ۵
۱-۱-۲ کنتراست ۵
۱-۱-۳ وضوح تصویر ۶
۱-۱-۴ نسبت ظاهر ۶
۱-۲ تعاریف واصطلاحات در سنسور تصویر CMOS ۶
۱-۲-۱ ضریب پوشش..... ۷
۱-۲-۲ سنسور تصویر پیکسل..... ۷
۱-۲-۳ نویز الگوی ثابت ۱۰
۱-۳ انواع معماری‌های آدرس‌دهی پیکسل..... ۱۲
۱-۳-۱ معماری بازخوانی سریال پیکسل..... ۱۲
۱-۳-۲ معماری بازخوانی همزمان ستون..... ۱۲
۱-۳-۳ معماری بازخوانی همزمان پیکسل..... ۱۳
۱-۴ مبدلهای نوری CMOS ۱۴
۱-۵ فتودیودها..... ۱۵
۱-۵-۱ عملکرد ۱۶

۱-۵-۲ مشخصات طیفی ۱۸
۱-۵-۳ جریان تاریکی و منابع نویز ۱۹
۱-۶ فتوترانزیستورها ۲۱
۱-۶-۱ مشخصات طیفی ۲۱
۱-۶-۲ جریان تاریکی و منابع نویز ۲۲
۱-۷ ولتاژ و جریان در یک پیوند p-n در معرض نور ۲۳
۱-۸ مقایسه مبدلهای نوری ۲۵
۱-۹ خلاصه ۲۵
فصل دوم: کارهای انجام شده در زمینهٔ سنسور تصویری CMOS و بررسی ساختار پیشنهادی
۲-۱ کارهای گذشته ۳۱
۲-۲ معرفی ساختار پیشنهادی ۳۴
۲-۲-۱ عملکرد کلی سنسور تصویر با A/D تکی ونوع پیکسل APS ۳۴
۲-۲-۲ ساختارمبدل آنالوگ به دیجیتال Pipeline ۳۶
فصل سوم : طراحی پیکسل APS ، مدارات بازخوانی و آرایهٔ سنسور تصویر
۳-۱ طراحی پیکسل APS و مدارات بازخوانی ۳۹
۳-۲ عملکرد پیکسل APS و نکات مربوط به آن ۴۱
۳-۳ تابع انتقال شارژ به ولتاژ خروجی در APS ۴۲
۳-۴ سرعت بازخوانی پیکسل APS ۴۴
۳-۵ مدار بازخوانی ستون یا آمپلی‌فایر ستون ۴۶
۳-۶ طراحی دیکدر۵۱۲×۹ برای آدرس‌دهی سطر و ستون آرایهٔ سنسور تصویری ۴۷
۳-۷ نتایج شبیه سازی مربوط به مدارات آرایهٔ سنسور تصویر ۴۹
۳-۷-۱ مدار پیکسل APS سه ترانزیستوری ۴۹

۳-۷-۲ مدار دیکدر ۵۱۲×۹ مربوط به آرایهٔ سنسور تصویر ۵۰
۳-۸ Layout مربوط به مدارات آرایهٔ سنسور تصویر ۵۲

فصل چهارم: طراحی مبدل آنالوگ به دیجیتال Pipeline با دقت ۱۰بیت

۴-۱ طراحی سیستماتیک مبدل آنالوگ به دیجیتال ۵۷
۴-۱-۱ پیاده سازی مبدل آنالوگ به دیجیتال Pipeline ۵۷
۴-۱-۲ طراحی سیتماتیک مبدل آنالوگ به دیجیتالPipeline ۵۹
۴-۱-۲-۱ تعداد بیت آشکار شده در طبقه ۵۹
۴-۱-۲-۲ تصحیح خطای دیجیتال ۶۱
۴-۱-۲-۳ طراحی ساختار مبدل آنالوگ به دیجیتال ۶۸
۴-۱-۲-۴ بلوکهای تشکیل دهنده ۷۰
۴-۱-۲-۱-۱ Sub-ADC ۷۰
۴-۱-۲-۱-۲ طبقهٔ گین ۷۱
۴-۲ طراحی مدارات مبدل آنالوگ به دیجیتال ۷۲
۴-۲-۱ طراحی مدار S/H ورودی ۷۲
۴-۲-۱-۱ ساختار S/H ۷۳
۴-۲-۱-۲ مدار بافر ۷۴
۴-۲-۱-۳ کل مدار S/H ورودی ۷۴
۴-۲-۲ طراحی مدار مقایسه کننده ۷۶
۴-۲-۲-۱ تقویت کنندهٔ طبقهٔ اول ۷۷
۴-۲-۲-۲ تقویت کنندهٔ طبقهٔ دوم ولچ بازسازی ۸۰
۴-۲-۳ طراحی طبقهٔ گین ۸۳
۴-۲-۳-۱ نویز KT/C ۸۳
۴-۲-۳-۲ مشخصات مورد نیاز برای opamp ۸۴

۴-۲-۳-۲-۱ گین DC حلقه باز opamp ۸۴
۴-۲-۳-۲-۲ پهنای باند opamp ۸۶
۴-۲-۳-۳ طراحی مدار opamp ۸۷
۴-۲-۳-۴ کل طبقهٔ گین ۹۰
۴-۲-۴ طراحی قسمت‌های دیجیتالی مبدل آنالوگ به دیجیتال ۹۳
۴-۲-۴-۱ طراحی ترمومتر ۹۴
۴-۲-۴-۲ مدار دیکدر ۹۵
۴-۲-۴-۳ مدار تولید کلاک ۹۶
۴-۲-۴-۴ مدار تأخیر ۹۸
۴-۲-۵-۴ مدار جمع کننده ۹۸
۴-۳ نتایج شبیه سازی مربوط به مدارات مبدل آنالوگ به دیجیتال ۱۰۰
۴-۳-۱ مدار S/H ورودی مبدل آنالوگ به دیجیتال ۱۰۰
۴-۳-۲ مدار مقایسه کننده ۱۰۱
۴-۳-۳ مدار طبقهٔ گین ۱۰۲
۴-۳-۴ کل مبدل آنالوگ به دیجیتال ۱۰۵
۴-۴ Layout مربوط به مدارات مبدل آنالوگ به دیجیتال ۱۱۱
فصل پنجم : نتیجه گیری و پیشنهاد برای ادامه کار
فهرست منابع ۱۲۲

فهرست شکلها

شکل۱-۱ تشکیل مجدد یک تصویر با انتقال عناصر تصویر..... ۴

شکل۱-۲ ساختار پیکسلAPS سه و چهار ترانزیستوری ۸

شکل۱-۳ ساختار پیکسل نوع غیر فعال (PPS) ۹

شکل۱-۴ ساختار پیکسل نوع دیجیتال (DPS) ۱۰

شکل۱-۵ نویز الگوی ثابت آفست و بهره ۱۱

شکل۱-۶ معماری بازخوانی سریال پیکسل ۱۲

شکل۱-۷ معماری بازخوانی همزمان ستون ۱۳

شکل۱-۸ سطح مقطع فتوترانزیستور در پروسه Nwell CMOS ۱۴

شکل۱-۹ سطح مقطع فتودیود در پروسه Nwell CMOS ۱۵

شکل۱-۱۰ الف- فتودیود پیوندP+PN ، ب- فتودیود پیوندPN..... ۱۵

شکل۱-۱۱ عملکرد فتودیود در ساختار پیکسل ۱۶

شکل۱-۱۲ نمودار انرژی فتودیود..... ۱۷

شکل۱-۱۳ نمودار انرژی فتوترانزیستور pnp ۲۱

شکل۱-۱۴ تولید نوری حاملین در یک پیوند p-n ، الف- جریان حاصل از تولید زوج الکترون- حفره در فاصله یک طول نفوذ از پیوند در طرفn ، ب- جذب نور توسط قطعه ، ج- مشخصه یک پیوند در معرض نور ۲۴

شکل ۲-۱ سیستم سنسورهای تصویر دیجیتال امروز..... ۲۷

شکل ۲-۲ سیستم سنسورهای تصویر دیجیتال آینده..... ۲۸

شکل۲-۳ سطح سنسور تصویر با ADC تکی ۲۹

شکل۲-۴ سطح سنسور تصویر باADC نیمه موازی..... ۲۹

شکل۲-۵ سطح سنسور تصویر با ADC موازی ۳۰

شکل۲-۶ سطح سنسورتصویر برای تشخیص اثر انگشت..... ۳۲

شکل ۲-۷ اولین سنسور تصویر ساخته شده با مبدل A/Dموازی..... ۳۳
شکل ۲-۸ Single Slope A/D ردیف موازی..... ۳۳
شکل ۲-۹ ساختار سنسور تصویر CMOS با A/Dتکی و با آرایه ای به سایز ۵۱۲×۵۱۲ ..... ۳۵
شکل۲-۱۰ آرایه ای از یک سنسور تصویر با پیکسل های نوع APS ۳۶
شکل۲-۱۱ ساختار Pipeline ADC ۳۷
شکل۳-۱ آرایهٔ سنسور تصویر با پیکسل نوع APS ۳۹
شکل۳-۲ ساختار پیکسل APS سه ترانزیستوری با مدارات بازخوانی و کلاک‌های مربوطه..... ۴۰
شکل۳-۳ ساختار پیکسل APS با خازن‌های موجود در انتهای ستون..... ۴۲
شکل۳-۴ مدار معادل ساختار پیکسل APS در حالت پایدار ۴۳
شکل۳-۵ پیکسل APS پیاده شده در تکنولوژی ۰/۳۵μm استاندارد CMOS ۴۵
شکل۳-۶ مدار معادل پیکسل برای محاسبهٔ زمان گذر سطر..... ۴۶
شکل۳-۷ مدار بازخوانی ستون یا همان آمپلی‌فایر ستون..... ۴۶
شکل۳-۸ ساختار گیت‌های بکار رفته در طراحی دیکدر..... ۴۷
شکل۳-۹ ساختار بلوک‌های استاتیک و دینامیک بکار رفته در طراحی دیکدر..... ۴۷
شکل۳-۱۰ ساختار کلی دیکدر ۵۱۲×۹ با استفاده از بلوک‌های استاتیک و دینامیک بکار رفته در طراحی دیکدر..... ۴۸
شکل۳-۱۱ شبیه‌سازی پیکسل APS ولتاژ دو سر فتودیود به ازای جریان‌های مختلف..... ۴۹
شکل۳-۱۲ شبیه‌سازی یکی از بلوک‌های۱×۳ تشکیل‌دهندهٔ دیکدر ۵۱۲×۹..... ۵۰
شکل۳-۱۳ شبیه‌سازی خروجی کلی دیکدر ۵۱۲×۹..... ۵۱
شکل۳-۱۴ Layout پیکسل APS سه ترانزیستوری..... ۵۲
شکل۳-۱۵ Layout آرایهٔ سنسور تصویر با سایز ۵۱۲×۵۱۲..... ۵۳
شکل۳-۱۶ Layout یک سلول از دیکدر ۵۱۲×۹ ..... ۵۴
شکل۳-۱۷ Layout کلی دیکدر ۵۱۲×۹ ..... ۵۵
شکل۴-۱ ساختار کلی برای پیاده‌سازی مبدل آنالوگ به دیجیتالPipeline..... ۵۸

شکل ۴-۲ ترکیب طبقات برای مبدل آنالوگ به دیجیتال ۱۰ بیتی به ازای تعداد بیت‌های مختلف در هر طبقه..... ۶۰
شکل ۴-۳ مثال برای Over-Rang الف- حالت ایده‌آل و بدون خطای مقایسه کننده ب- حالت با خطای مقایسه کننده..... ۶۲
شکل ۴-۴ منحنی مشخصهٔ ورودی-خروجی الف- حالت ایده‌آل و بدون خطای مقایسه کننده ب- حالت با خطای مقایسه کننده..... ۶۲
شکل ۴-۵ مشخصهٔ ورودی-خروجی با کاهش گین بین طبقات الف- حالت بدون خطای مقایسه کننده ب- حالت با خطای مقایسه کننده..... ۶۳
شکل ۴- ۶ سطوح مقایسه برای دو طبقهٔ چهار بیتی..... ۶۴
شکل ۴-۷ سطوح مقایسه برای دو طبقهٔ چهار بیتی با شیفت $\frac{۱}{۱۶}V_r$ در جهت مثبت..... ۶۶
شکل ۴-۸ منحنی مشخصهٔ ورودی-خروجی برای ساختار ۳ بیت موثر در هر طبقه..... ۶۷
شکل ۴-۹ ترکیب بیت‌های طبقات و خروجی نهایی برای سه طبقه چهار بیتی با یک بیت Overlap بین طبقات..... ۶۸
شکل ۴-۱۰ بلوک دیاگرام کلی مبدل آنالوگ به دیجیتال..... ۶۹
شکل ۴-۱۱ بلوک تشکیل دهنده طبقات مبدل آنالوگ به دیجیتال..... ۷۰
شکل ۴-۱۲ بلوک sub-ADC..... ۷۰
شکل ۴-۱۳ ساختار بلوک طبقه گین..... ۷۱
شکل۴-۱۴ انواع ساختارهای مدارات S/H..... ۷۳
شکل۴-۱۵ ساختار S/H استفاده شده در ورودی مبدل آنالوگ به دیجیتال..... ۷۳
شکل۴-۱۶ مدار سورس فالور متداول و مدار سورس فالور خطی ارائه شده در..... ۷۴
شکل۴-۱۷ کل مدار S/H ورودی و کلاک‌های مربوطه..... ۷۵
شکل۴-۱۸ مدار تولید کنندهٔ کلاک S/H ورودی..... ۷۵
شکل۴-۱۹ بلوک دیاگرام و کلاک‌های مقایسه کننده..... ۷۷
شکل۴-۲۰ تقویت کننده طبقه اول..... ۷۸

شکل ۴-۲۱ تقویت کننده طبقه دوم..... ۸۰
شکل ۴-۲۲ مدار S-R latch ۸۲
شکل۴-۲۳ کل مدار مقایسه کننده و کلاک‌های مربوطه..... ۸۲
شکل۴-۲۴ مدارopamp استفاده شده در طبقهٔ گین..... ۸۸
شکل۴-۲۵ مدار بایاس opamp استفاده شده در طبقهٔ گین..... ۸۹
شکل۴-۲۶ مدار مربوط به کل طبقهٔ گین..... ۹۰
شکل ۴-۲۷ مدار مربوط به آفست طبقهٔ گین در حالت نمونه برداری..... ۹۱
شکل ۴-۲۸ مدار مربوط به آفست طبقهٔ گین در حالت تقویت کنندگی..... ۹۲
شکل۴-۲۹ ساختار پیاده شده برای مبدل آنالوگ به دیجیتال فلش چهار بیتی..... ۹۳
شکل۴-۳۰ ساختار ترمومتر بکارفته در مبدل آنالوگ به دیجیتال فلش (چهار بیتی)..... ۹۴
شکل۴-۳۱ دیکدر ۱۵ به ۴..... ۹۵
شکل۴-۳۲ مدار تولید کلاک non-overlap..... ۹۶
شکل۴-۳۳ خروجی‌های مدار تولید کننده کلاک الف- بدون اینورترهای مرکب. ب- با اینورترهای مرکب..... ۹۷
شکل۴-۳۴ مدار المان تاخیر..... ۹۸
شکل۴-۳۵ نحوه جمع کردن بیتها و تصحیح خطا..... ۹۹
شکل۴-۳۶ مدار جمع کننده لازم برای تعیین بیت D۶..... ۹۹
شکل۴-۳۷ مدار جمع کننده لازم برای تعیین بقیه بیت‌ها..... ۹۹
شکل ۴-۳۸ شبیه‌سازی S/H ورودی مبدل آنالوگ به دیجیتال ۱۰۰
شکل ۴-۳۹ شبیه‌سازی مقایسه کننده برای دو سطح مقایسهٔ ۱/۸۱ v و۱/۷۹v ۱۰۱
شکل ۴-۴۰ شبیه‌سازی گین حلقه باز مربوط به آپ امپ استفاده شده در طبقهٔ گین..... ۱۰۲
شکل ۴-۴۱ شبیه‌سازی حاشیهٔ فاز مربوط به آپ امپ استفاده شده در طبقهٔ گین..... ۱۰۳
شکل ۴-۴۲ خروجی طبقهٔ گین برای ورودی ۱۰۰mvp-p ۱۰۴
شکل ۴-۴۳ بیت‌های خروجی مبدل آنالوگ به دیجیتال برای دو ورودی Vin=۱/۳۴v و Vin=۰/۶۶v..... ۱۰۵

شکل ۴-۴۴ بیت‌های خروجی مبدل آنالوگ به دیجیتال برای ورودی شیب.....۱۰۷
شکل۴- ۴۵ fft خروجی مبدل برای فرکانس ورودی ۸/۱۲۵ MHz ۱۰۸
شکل ۴-۴۶ مشخصهٔ SNDR بر حسب فرکانس ورودی در فرکانس نمونه برداری ۸۰ مگا نمونه بر ثانیه.....۱۰۹
شکل ۴-۴۷ مشخصهٔ خطیت مبدل آنالوگ به دیجیتال ، (الف) DNL و (ب) INL ۱۱۰
شکل۴-۴۸ الف-Layout سؤیچ‌هایDAC ب-Layout کلی نردبان مقاومتی با سؤیچ‌هایDAC.....۱۱۱
شکل ۴-۴۹ الف- Layout مربوط به لچ ، شکل ب- Layout مربوط به مقایسه کننده.....۱۱۲
شکل ۴-۵۰ Layout مربوط به اُپ امپ استفاده شده در طبقهٔ گین.....۱۱۳
شکل ۴-۵۱ Layout جمع کننده بکارفته در A/D برای تصحیح خطای دیجیتال (خروجی sum).....۱۱۴
شکل ۴-۵۲ Layout جمع کننده بکارفته در A/D برای تصحیح خطای دیجیتال (خروجی carry).....۱۱۵
شکل ۴-۵۳ Layout لاجیک بکاررفته برای پیاده‌سازی ترمومتر ۱۱۶
شکل ۴-۵۴ Layout کلی A/D ۱۰ بیت.....۱۱۷
شکل ۴-۵۵ Layout کلی سنسور تصویری.....۱۱۸

فهرست جدولها

جدول ۴-۱ بلوک‌های مورد نیاز برای یک مبدل آنالوگ به دیجیتال ۱۰ بیتی به ازای تعداد مختلف در هر طبقه.....۶۰
جدول ۴-۲ مقادیر حداقل خازن نمونه برداری به ازای دقت بیتهای مختلف.....۸۴
جدول ۴-۳ زمان استقرار لازم برای دقت بیت‌های مختلف برحسب ثابت زمانی τ ۸۷
جدول ۴-۴ اندازه ترانزیستورهای بکاررفته درopamp ۸۹
جدول ۵-۱ مشخصات سنسور تصویری طراحی شده در پروسه ۰/۳۵µm ۱۲۱

چکیده

طراحی حسگر تصویری CMOS با ابعاد پیکسل ۵۱۲×۵۱۲

محمد نظرعلیلو

حسگرهای تصویر CMOS دیجیتال در این پایان‌نامه به سه دسته تقسیم می‌شوند :

۱. حسگر تصویر با مبدل آنالوگ به دیجیتال تکی ۲. حسگر تصویر با مبدل آنالوگ به دیجیتال نیمه موازی ۳. حسگر تصویر با مبدل آنالوگ به دیجیتال موازی.

در این پایان‌نامه چگونگی طراحی یک حسگر تصویری CMOS با مبدل آنالوگ به دیجیتال تکی تشریح گردیده است. این حسگر تصویر، در تکنولوژی CMOS استاندارد و پروسهٔ ۰/۳۵μm طراحی شده است. در بسیاری از کاربردها از قبیل بینایی ماشین، دوربین‌های حفاظتی، ویدئو کنفرانس و دوربین‌های دیجیتال، مجتمع‌سازی آرایهٔ سنسور تصویر با مبدل آنالوگ به دیجیتال امری مطلوب می‌باشد که باعث کاهش توان تلفاتی، بهبود ضریب اطمینان تراشه و کاهش هزینهٔ سیستم می‌شود. همچنین در این کاربردها بالابودن وضوح تصویر بدست آمده توسط سنسور تصویر و پایین بودن توان تلفاتی به‌دلیل قابل‌حمل بودن، مسئله‌ای اجتناب ناپذیر است.

در این پایان‌نامه با استفاده از مجتمع سازی آرایهٔ سنسور تصویر با یک مبدل آنالوگ به دیجیتال تکی و با افزایش سایز آرایهٔ سنسور تصویر به ۵۱۲×۵۱۲ نسبت به کارهای قبلی، وضوح سنسور تصویر افزایش یافته است. از طرفی برای مبدل آنالوگ به دیجیتال مورد نیاز از یک ساختار پرسرعت و با دقت بالا به‌نام Pipeline ADC با وضوح ۱۰ بیت استفاده شده است. ساختار Pipeline ، ساختار مناسبی است که با آن می‌توان به سرعت‌های بالا با توان مصرفی مناسب رسید. مدارات لازم برای پیاده‌سازی مبدل آنالوگ به دیجیتال طراحی شده که شامل S&H ، مقایسه کننده، طبقهٔ گین و قسمت‌های دیجیتالی است. در طراحی مدارات سعی شده است که در عین دارا بودن سرعت و دقت بالا، توان مصرفی نیز تا حد امکان کاهش یابد.

کلید واژه: حسگر تصویری CMOS ، مبدل آنالوگ به دیجیتال Pipeline ، پروسهٔ ۰/۳۵μm .

Abstract

Design of a 512 × 512 Active Pixel CMOS Image Sensor
Mohammad Nazaraliloo

Digital CMOS image sensors divided into three groups including:
Image sensor with single Analog to Digital Converter, Image sensor with semi parallel Analog to Digital Converter, and Image sensor with parallel Analog to Digital Converter.
In this thesis, design method of a CMOS image sensor with single ADC is explained, which is designed in **0.35** μm standard CMOS process. In many applications such as machine vision, security cameras, video conference and digital cameras, integrating the image sensor array with ADC is a desired case that causes enhanced chip reliability coefficient, reduced power consumption and reduced system cost. Also it is inevitable in these applications to enhance the resolution of image which is gained by image sensor and reduced power consumption because of their portability.
In this thesis by integrating the image sensor array with single ADC and by increasing the size of image sensor array to **512 × 512** in contrast to the privious works, we can have enhanced resolution of image sensor. On the other hand for the required ADC we used a high speed and high resolution structure namely Pipeline ADC with **10** bit resolution. Pipeline structure is a suitable structure which we can reach to a high speed operation with appropriate power consumption.
The necessary circuits for implementation of ADC consist of analog parts include S/H, comparator, gain stage and digital parts. In the design of circuits we have tried to consider not only high speed and high resolution but also reduced power consumption.

Key word: CMOS Image Sensor, Pipeline Analog to Digital Converter, **0.35** μm standard CMOS process.

مقدمه:

رشد روزافزون سیستم های چند رسانه‌ای[1] باعث شده است که تقاضا برای سیستم هایی که قادرند به‌طور مستقیم تصاویر ویدئویی و عکاسی را وارد کامپیوترهای شخصی کنند افزایش یابد. این چنین سیستم‌هایی معمولاً با استفاده از تکنولوژی CCD[2] ساخته می‌شوند . از سوی دیگر بین شرکت های تولید کننده این نوع دوربین‌ها، رقابت در جهت کاهش اندازه و وزن این دوربین‌ها (به‌دلیل قابل حمل[3] بودن آنها)، همچنین توان تلفاتی و قیمت آن، وجود دارد و برای رسیدن به این اهداف، لازم است که سنسور تصویر و پردازشگر تصویر در داخل یک تراشه ساخته شوند. این امر به‌دلیل عدم سازگاری تکنولوژی ساخت سنسورهای تصویر CCD با تکنولوژی ساخت CMOS امکان پذیر نیست و به‌طور کلی دوربین‌های CCD ایرادهای زیر را دارند.

۱) با وجود اینکه تلاش بسیاری شده است تا آرایه های تصویر CCD را با مدارهای پردازش سیگنال در یک تراشه مجتمع کنند ولی به‌دلیل عدم سازگاری تکنولوژیCCD با تکنولوژی ساخت CMOS ، این امر امکان پذیر نشده است و تراشه سنسور تصویر CCD نیاز به ساخت تعداد زیادی سیگنال پردازش شده در خارج تراشه دارد.

۲) به منظور تجمع سیگنال، انتقال بار الکتریکی بین پیکسل ها مورد نیاز است و با افزایش اندازه آرایه-های CCD انتقال بار مشکل تر خواهد بود.

۳) آرایه های CCD عموماً نیاز به ولتاژ بالا دارند که با تکنولوژی VLSI سازگاری نداشته و نیز باعث افزایش توان تلفاتی می‌شوند.

برای نیل به اهداف مذکور، از اوایل دهه ۹۰ ، محققین به سنسورهای تصویر CMOS روی آوردند. در ابتدا این سنسورها کیفیت تصویر دوربین های CCD را نداشتند ولی بعدها با افزایش تحقیق و تجربیات آنها در این زمینه، تصاویری با کیفیت خوب همانند تصاویر دوربین های CCD حاصل شد. محاسن عمده سنسورهای تصویر CMOS نسبت به CCD به شرح زیر است:

---

[1] Multimedia
[2] Charge Coupled Device
[3] Portable

۱) توان تلفاتی پایین

۲) سازگاری ساخت آنها با تکنولوژی CMOS استاندارد

۳) ساخت سنسور تصویر و واحد پردازشگر تصویر در یک تراشه

۴) قیمت پایین

کاربرد عمده سنسورهای تصویر دیجیتال در دوربین‌های عکاسی دیجیتال و دوربین‌های فیلم‌برداری دستی[۱] می‌باشد. همچنین کاربردهای اختصاصی دیگری از قبیل مکالمه تصویری[۲] ، دوربین های شبکه شده جهت نظارت و امنیت، دوربین های با دامنه دینامیکی بالا برای اتوماسیون و کاربردهای صنعتی و بینایی ماشین[۳] دارد .

در این پایان‌نامه چگونگی طراحی یک سنسور تصویر CMOS با آرایه‌ای به سایز۵۱۲×۵۱۲ و مبدل A/D تکی تشریح می شود.

در فصل اول، نحوه ایجاد یک تصویر در کلیه سیستم های تصویری، عوامل اصلی یک تصویر با کیفیت خوب، و تعاریف و اصطلاحات در مورد سنسورهای تصویر بیان می‌شود.

فصل دوم، مروری بر کارهای انجام شده در زمینه سنسورهای تصویر CMOS است.

در فصل سوم به طراحی مداری پیکسل APS و مدارات بازخوانی و مدارات مربوط به دیکدرهای سطر و ستون در آرایهٔ سنسور تصویر می‌پردازیم. در انتهای این فصل نتایج شبیه‌سازی مدارات طراحی شده در این فصل و layout مربوط به این مدارات آورده شده است.

در فصل چهارم ابتدا به طراحی سیستماتیک مبدل آنالوگ به دیجیتال Pipeline می‌پردازیم وسپس طراحی مدارات مورد نیاز برای پیاده‌سازی مبدل آنالوگ به دیجیتال Pipeline ارائه می‌شود. در انتهای این فصل نتایج شبیه‌سازی مدارات طراحی شده در این فصل و layout مربوط به این مدارات آورده شده است.

در فصل پنجم نتیجه گیری و پیشنهاد برای ادامه کار آورده شده است.

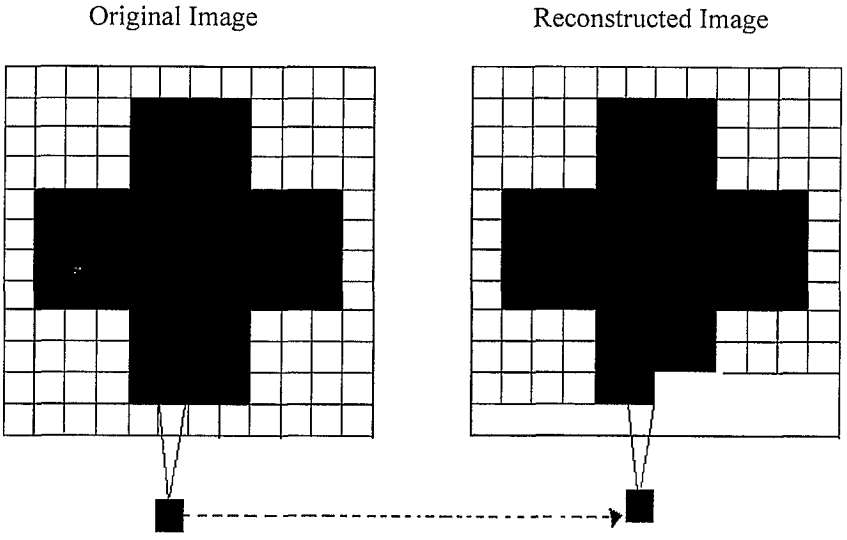
---

[۱] handycam
[۲] Video phone
[۳] Machine Vision

فصل اول

کلیات و تعاریف

یک تصویر ثابت اساساً از تعداد زیادی سطوح ریز تاریک و روشن تشکیل شده است. هر شکل ریز سایه روشن عنصر یا جزئی از تصویر است که به اختصار یک پیکسل(pixel) یا یک pel نامیده می شود. تمامی این عناصر با هم اطلاعات تصویری در صحنه مربوطه را تشکیل می‌دهند. اگر بتوان تمامی این عناصر را با همان درجه سایه روشنی و در محل اصلی‌شان انتقال داد، آنگاه می‌توان عین تصویر را مجدداً ایجاد کرد.



شکل ۱- ۱- تشکیل مجدد یک تصویر با انتقال عناصر تصویر.

به عنوان مثال، فرضاً بخواهیم تصویر یک علامت (+) مشکی بر روی یک زمینه سفید را از سمت چپ تصویر شکل (۱-۱) به سمت راست آن انتقال دهیم. همان‌گونه که ملاحظه می‌شود، تصویر مجموعه‌ای از سطوح بسیار ریز تاریک و روشن است بطوریکه عناصر تصویر در زمینه سفید و پیکسل های تشکیل دهنده علامت (+) سیاه هستند. وقتی که عناصر تصویر با همان میزان از درجه سایه روشنی و در محل متناظرشان منتقل شده و مجدداً ایجاد شوند، کل تصویر منتقل می‌شود.