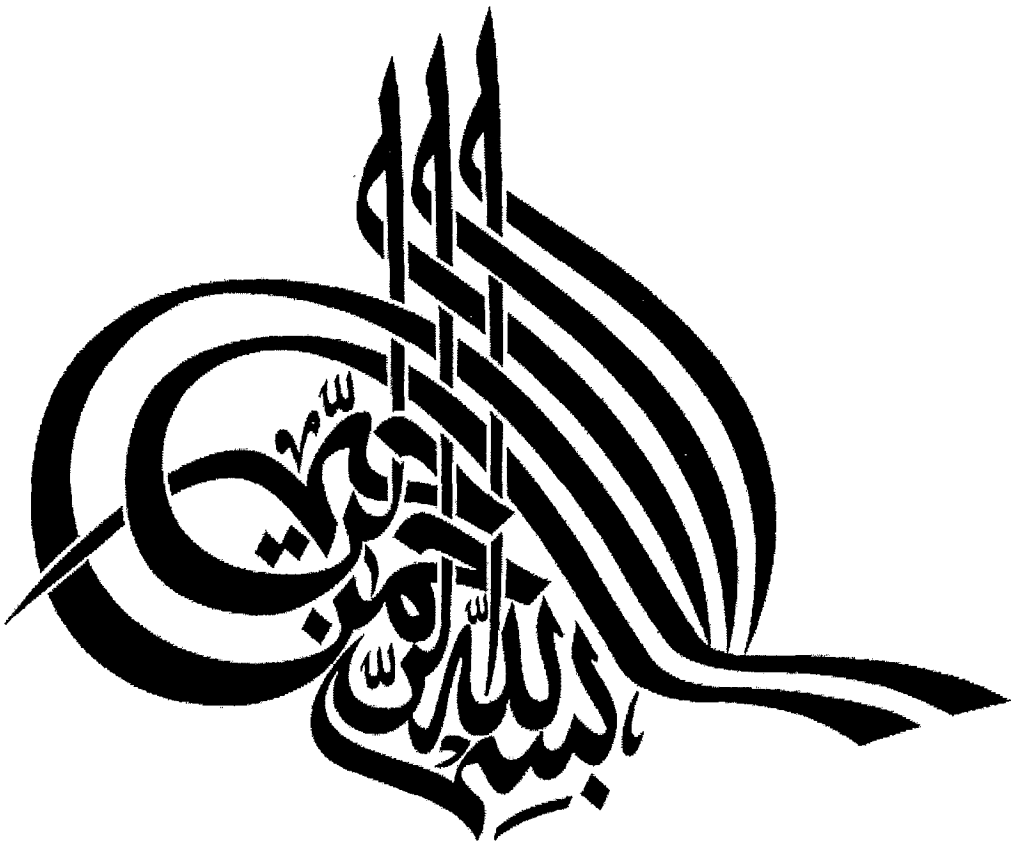

١٤٢٩٢٦

دانشگاه شهید بهشتی
دانشکده مهندسی برق و کامپیوتر

عنوان پایان نامه

طراحی یک سلول تمام جمع‌کننده با استفاده از نانو لوله‌های کربنی

کارشناسی ارشد مهندسی کامپیوتر
گرایش معماری

توسط:
فاضل شریفی رستم آبادی

استاد راهنما:
دکتر کیوان ناوی

۱۳۸۹/۷/۲۴
مرکز اطلاعات و مدارک علمی برق

تابستان ۱۳۸۹

۱۴۲۹۳۶

دانشگاه شهید بهشتی

دانشکده مهندسی برق و کامپیوتر

پایان نامه کارشناسی ارشد مهندسی کامپیوتر گرایش معماری

تحت عنوان:

طراحی یک سلول تمام‌جمع کننده با استفاده از نانو لوله‌های کربنی

در تاریخ ۱۳۸۹/۵/۲۷ پایان نامه دانشجو، (نام دانشجو)، توسط کمیته تخصصی داوران مورد بررسی و تصویب نهائی قرار گرفت.

۱- استاد راهنما اول:	نام ونام خانوادگی	دکتر کیوان ناوی	امضاء
۲-استاد داور (داخلی)	نام ونام خانوادگی	دکتر فرشاد صفایی	امضاء
۳- استاد داور (خارجی)	نام ونام خانوادگی	دکتر سعادت پورمظفری	امضاء
۴- نماینده تحصیلات تکمیلی	نام ونام خانوادگی	دکتر اسلام ناظمی	امضاء

در اینجا لازم می‌دانم از زحمات استاد گرانقدرم آقای دکتر کیوان ناوی که از راهنمایی‌های ایشان کمال بهره را بردم تشکر نمایم. همچنین از دوستان عزیز آقایان مومنی , معیری, غضنفری و قبله که مرا در امر نگارش این پایان‌نامه یاری کردن تشکر می‌نمایم.

کلیه حقوق مادی مترتب بر نتایج مطالعات،

ابتکارات و نوآوریهای ناشی از تحقیق موضوع

این پایان نامه متعلق به دانشگاه شهید بهشتی

می باشد.

به نام خدا

نام ونام خانوادگی:فاضل شریفی رستم آبادی
عنوان پایان نامه:طراحی یک سلول تمام جمع‌کننده با استفاده از نانو لوله‌های کربنی
استاد/اساتید راهنما:دکتر کیوان ناوی

اینجانب فاضل شریفی رستم آبادی تهیه کننده پایان نامه کارشناسی ارشد/دکتری حاضر خود را ملزم به حفظ امانت داری و قدردانی از زحمات سایر محققین و نویسندگان بنا بر قانون Copyright می دانم. بدین وسیله اعلام می نمایم که مسئولیت کلیه مطالب درج شده با اینجانب می باشد و در صورت استفاده از اشکال؛ جداول، و مطالب سایر منابع، بلافاصله مرجع آن ذکر شده و سایر مطالب از کار تحقیقاتی اینجانب استخراج گشته است و امانتداری را به صورت کامل رعایت نموده ام. در صورتی که خلاف این مطلب ثابت شود، مسئولیت کلیه عواقب قانونی با شخص اینجانب می باشد.

نام ونام خانوادگی دانشجو: فاضل شریفی رستم آبادی

امضاء وتاریخ: ۸۹/۶/۲۷

تقدیم به:

پدر و مادرم

فهرست مطالب

صفحه

فصل اول:مقدمه ۱

فصل دوم:مفاهیم و عناصر پایه بکار رفته در طراحی‌ها ٤

۲-۱- اهمیت سلول جمع‌کننده ٥

۲-۲-ساختار جمع کننده ٦

۲-۲ -۱-نیم جمع‌کننده ۷

۲-۲-۲-تمام جمع‌کننده ۸

۲-۳-تکنولوژی MOSFET ۱۰

۲-۳-۱-مدارات CMOS ۱۳

فصل سوم:بررسی چند طراحی سلول جمع‌کننده مهم ۱٥

۳-۱-جمع کننده مکمل ترانزیستور عبور(CPL) ۱٦

۳-۲- جمع کننده CMOS ترکیبی ۱۸

۳-۳- جمع کننده TGA ۱۹

۳-٤- جمع کننده ۲٦ ترانزیستور ۲۰

۳-٥- مدار تمام جمع‌کننده پل ۲۳

فصل چهارم:نانو لوله‌های کربنی ۲٥

٤-۱- نانو لوله کربنی ۲۷

٤-۲- ترانزیستورهای نانو لوله کربنی ۳۰

فصل پنجم:کارهای ارائه شده ۳٤

٥-۱- ارائه توابع پایه ۳٥

٥-۲- گیت انتقال ۳۸

٥-۳- بهبودیافته جمع‌کننده TGA(Modified TGA) ٤۰

٥-٤-سلول جمع‌کننده با استفاده از تابع اکثریت ٤٦

٥-٥- شبیه‌سازی طرح‌های ارائه شده ٥٦

٥-٥-۱- شبیه‌سازی مدارات پایه ٥۷

٥-٥-۲- شبیه‌سازی جمع‌کننده با بافر ٥۷

٥-٥-۳- مقایسه نتایج شبیه سازی ٥۸

۵-۵-٤- شبیه‌سازی جمع‌کننده Modified TGA ٦٦
نتیجه‌گیری و کارهای آینده ٦٨
فرهنگ لغات بکار رفته در پایان‌نامه ٦٩
منابع ٧٢

فهرست اشکال

صفحه

شکل۲-۱, سلول نیم جمع کننده..... ۸

شکل ۲-۲, سلول تمام جمع کننده..... ۱۰

شکل ۲-۳, الف)NMOS ب)PMOS..... ۱۱

شکل ۲-٤, معکوس کننده CMOS..... ۱٤

شکل۳-۱, تمام جمع کننده CPL..... ۱۷

شکل۳-۲,تمام جمع کننده CCMOS..... ۱۹

شکل۳-۳, تمام جمع کننده TGA..... ۲۰

شکل۳-٤, تمام جمع کننده ۲٦ ترانزیستور..... ۲۲

شکل۳-٥ ، تمام جمع‌کننده پل..... ۲۳

شکل٤-۱ ، تکنولوژیهای مقیاس نانو جدید[۱۹]..... ۲٥

شکل٤-۲ ، یک صفحه گرافیت لوله نشده[۱۹]..... ۲۷

شکل٤-۳ ، انواع نانولوله‌های کربنی[۲۷]..... ۲۹

شکل ٤-٤, نمودار فیزیکی ترانزیستور حصار شاتکی..... ۳۱

شکل ٤-٥ , نمودار فیزیکی ترانزیستور شبیه MOSFET..... ۳۱

شکل٥-۱, الف)AND CMOS ب)OR CMOS ج)BUFFER CMOS..... ۳٤

شکل٥-۲,الف) OR CNFET ب) AND CNFET ج) BUFFER CNFET..... ۳٦

شکل٥-۳, نماد گیت انتقال..... ۳۸

شکل٥-٤, مدار گیت انتقال..... ۳۹

شکل٥-٥, ترانزیستور عبور CNFET..... ٤۰

شکل٥-٦، سلول جمع‌کننده بهبود یافته TGA1..... ۴۲

شکل٥-۷، سلول جمع‌کننده بهبود یافته TGA2..... ۴۳

شکل٥-۸،مدار تابع XOR..... ٤٤

شکل ٥-۹، سلول جمع‌کننده بهبود یافته TGA..... ۴٥

شکل۵-۱۰, مدار تابع اکثریت با استفاده از AND و OR..... ٤٦
شکل۵-۱۱ , الف) نماد تابع اکثریت ۵ ورودی ب) نماد تابع اکثریت ۳ ورودی..... ٤٧
شکل۵-۱۲, تولید $cout$ با استفاده از معکوس تابع اکثریت..... ٤٩
شکل۵-۱۳, سلول جمع‌کننده با استفاده از تابع اکثریت..... ۵۰
شکل۵-۱٤ , معکوس تابع اکثریت برای تولید $cout$..... ۵۱
شکل۵-۱۵ , مدار سلول جمع‌کننده با استفاده از ترانزیستورهای CNFET..... ۵۳
شکل۵-۱٦, سلول جمع‌کننده با استفاده از بافر..... ۵۵

فهرست جداول

صفحه

جدول ۲-۱, نیم جمع کننده ۸
جدول ۲-۲, تمام جمع کننده..... ۹
جدول ۵-۱, جدول ارزش تابع اکثریت..... ٤٨
جدول ۵-۲, جدول ارزش تابع SUM با استفاده از تابع اکثریت ۵ ورودی..... ۵۰
جدول۵-۳, نتایج شبیه‌سازی مدارات پایه ۰.۸ ولت..... ۵۷
جدول ۵-٤, نتایج شبیه‌سازی در ولتاژ ۰.۵ ولت و خازن بار ٤.۹ فمتو با فرکانس ۵۰۰MHZ..... ۵۹
جدول ۵-۵, نتایج شبیه‌سازی در ولتاژ ۰.٦۵ ولت و خازن بار ٤.۹ فمتو با فرکانس ۵۰۰MH..... ۵۹
جدول ۵-٦, نتایج شبیه‌سازی در ولتاژ ۰.۸ ولت و خازن بار ٤.۹ فمتو با فرکانس ۵۰۰MHZ..... ٦۰
جدول۵-۷, نتایج شبیه سازی در ولتاژ ۰.۵ ولت با فرکانس‌های مختلف..... ٦٦
جدول۵-۸, نتایج شبیه سازی در ولتاژ ۰.٦۵ ولت با فرکانس‌های مختلف..... ٦۷
جدول۵-۹, نتایج شبیه سازی در ولتاژ ۰.۸ ولت با فرکانس‌های مختلف..... ٦۷

چکیده

سلول تمام جمع‌کننده جزء بسیار مهم و پایه‌ای در سیستم‌های محاسباتی است. بنابراین طراحی مناسب و بهینه این سلول باعث افزایش کارایی کل سیستم محاسباتی می شود. از اینرو ارائه ساختار های جدید این مدار مورد توجه بسیاری از طراحان قرار گرفته است. با توجه به محدودیت‌های تکنولوژی سیلیکون طراحان به استفاده از تکنولوژی‌های جدید روی آوردند. یکی از این تکنولوژی‌ها نانو لوله‌های کربنی است, که ترانزیستورهای ساخته شده با آنها(CNFET) در مدارات دیجیتال مورد استفاده قرار می‌گیرد. در این پایان‌نامه ابتدا در مورد ساختار جمع‌کننده توضیح داده می‌شود و سپس مروری برچند سلول جمع‌کننده مهم شده است و بعد از آن مختصری از کربن نانو تیوب و CNFET آورده شده است ودر فصل آخر کارهای ارائه شده را آورده‌ایم و در نهایت نتایج شبیه سازی‌ها که در نرم‌افزار hspice انجام شده است آورده شده است.

کلمات کلیدی: تمام جمع کننده, ترانزیستور عبور, گیت انتقال, تابع اکثریت , CNFET

فصل اول

مقدمه

جمع یکی از اعمال مهم و پایه‌ای در ریاضیات است و در خیلی از سیستم‌های مدارهای مجتمع بسیار فشرده[1] از آن استفاده می‌شود. همچنین جمع دو عدد باینری هسته و پایه بسیاری از عملیات پر کاربرد مثل تفریق، ضرب، تقسیم و عملیات آدرس‌دهی است. سلول تمام جمع‌کننده[2] هسته اصلی در محاسبات دیجیتالی و پردازنده‌های حسابی است که بخش مهمی از واحد محاسبه و منطق را تشکیل می‌دهد[۱] . در این سیستم‌ها سلول جمع‌کننده بسیار مهم است و می‌توان با افزایش کارایی آن، کارایی کل سیستم را افزایش داد.

همچنین امروزه با توجه به افزایش استفاده از وسایل قابل حمل با باتری محدود، به مداراتی با فضا و توان مصرفی کم و باز دهی بالا نیاز است[۲]. در این دستگاه ها اولویت اصلی افزایش طول عمر باطری و عدم نیاز به شارژ مجدد آن است. زیرا تکنولوژی ساخت باطری به اندازه تکنولوژی ساخت مدار رشد نکرده است. بنا براین طراحی مدار با سرعت بالا و به خصوص مصرف توان کم اهمیت ویژه‌ای پیدا می‌کند[۳].

با توجه به محدودیت‌های تکنولوژی MOSFET و همچنین رشد روزافزون تکنولوژی، در سال‌های اخیر تحقیقات در زمینه نانو تکنولوژی، به خصوص نانو الکترونیک افزایش قابل ملاحظه‌ای داشته است.

نانو لوله‌های کربنی[3] ، به دلیل خواص الکترونیکی و مکانیکی منحصر بفردش، در نوک پیکان تکنولوژی‌های جدید قرار گرفته است. ترانزیستور نانو لوله کربنی[4] تکنولوژی است که بیشترین احتمال را دارد که تکنولوژی سیلیکونی سنتی را گسترش دهد یا کامل کند.

---

[1] VLSI
[2] Full Adder
[3] Carbon Nano Tubes(CNT)
[4] CNFET

در فصل دوم مفاهیم و عناصر پایه‌ای که در طراحی جمع کننده ها بکار رفته معرفی شده‌اند. در فصل سوم تعدادی از جمع کننده‌های مهم بررسی می‌شوند و در فصل چهارم به معرفی نانو لوله‌های کربنی و ترانزیستورهای ساخته شده با آنها می‌پردازیم و در فصل پنجم نوآوری صورت گرفته و شبیه‌سازی مدارات را آورده‌ایم.

فصل دوم

مفاهیم و عناصر پایه بکار رفته در طراحی‌ها

۲-۱- اهمیت سلول جمع‌کننده

عمل جمع[1] یکی از عملیات اساسی حساب کامپیوتری به شمار می‌آید. بطوریکه سه عمل اساسی دیگر یعنی تفریق[2] و ضرب[3] و تقسیم[4] را بر اساس جمع پیاده‌سازی می‌کنند. سلول جمع‌کننده سریع نه تنها باعث سرعت بخشیدن به عملیات جمع و تفریق می‌شود ، همچنین عملیات ضرب و تقسیم را که شامل تعداد زیادی جمع می‌باشد تسریع می‌دهد. سلول تمام جمع‌کننده هسته اصلی پردازنده‌های حسابی است. پردازنده‌های حسابی هم بخش مهمی از واحد منطق و محاسبات را تشکیل می‌دهد. همچنین نقش مهمی در واحد تولید آدرس حافظه ایفا می‌کند. قسمت عمده‌ی محاسبات دیجیتالی مبتنی بر طراحی این سلول است. ساخت یک جمع‌کننده با ساختاری ساده که سرعت بالا و مصرف توان کم داشته باشد می‌تواند در ساده کردن الگوریتم‌های پیچیده و عملیات حسابی با تعداد اعداد زیاد بسیار موثر باشد.

از آنجایی‌که سلول جمع‌کننده اهمیت فراوانی در محاسبات دیجیتال دارد، محققین و طراحان توجه ویژه‌ای به این سلول داشته‌اند و تلاش‌های زیادی برای طراحی بهینه آن انجام شده است. این تلاش‌ها بیشتر در جهت کاهش توان مصرفی و افزایش سرعت است. برای طراحی یک سلول تمام جمع‌کننده خوب در سطح مدار، معیارهای مختلفی وجود دارد که بر روی هم اثر متقابل دارند. طراحی‌های بسیاری برای سلول جمع‌کننده ارائه گردیده است، که هر کدام از این جمع‌کننده‌ها مزایا و معایبی دارند. به طور کلی معیارهای مشخصی برای کارایی بهتر و ارزیابی یک طراحی سلول جمع کننده وجود دارد.

اولویت این معیارها با توجه به طراحی و کاربرد آن مشخص می‌شود. این معیارها به شرح زیرند:

---

[1] Addition
[2] Subtraction
[3] Multiplication
[4] Division

توان مصرفی[1]: در مدارات کم توان مهمترین برتری مدارها نسبت به یکدیگر مصرف توان آنهاست.

تأخیر[2]: هرچه سرعت مدار بیشتر گردد تأخیر آن کمتر است. اما از طرفی افزایش سرعت و مصرف توان با هم در تضادند. افزایش سرعت باعث افزایش توان مصرفی در مدار می‌شود.

حاصلضرب توان در تأخیر(PDP): از حاصلضرب توان مصرفی در بیشترین تأخیر مدار به دست می‌آید. در این معیار هم سرعت و هم توان مدار که با هم در تضادند، لحاظ شده است.

ولتاژ منبع تغذیه[3]: از آنجایی‌که توان مصرفی نسبت مستقیمی با ولتاژ منبع تغذیه دارد لذا کاهش این معیار تأثیر مستقیمی بر کاهش توان مصرفی دارد. توان راه اندازی مدار کاهش پیدا می‌کند ولی تأخیر مدار افزایش می‌یابد. حداقل ولتاژ منبع تغذیه مقداریست که در آن مدار به شکل قابل قبول کار کند.

تعداد ترانزیستورهای استفاده شده در مدار: هر چه تعداد کمتری ترانزیستور استفاده شود مساحت کاهش یافته و در تأخیر و توان مصرفی نیز تاثیر دارد.

پایداری مدار در مقابل تغییرات در منبع تغذیه و اندازه ترانزیستورها.

۲-۲-ساختار جمع کننده

عمل جمع یکی از پرکاربرد ترین اعمال حسابی در ریزپردازنده‌ها، پردازنده‌های سیگنال رقمی(DSP) و بسیاری از مدارهای دیجیتال دیگر است. جمع همچنین عمل اصلی در واحدهای محاسبه، مانند واحدهای پردازش و محاسبه است و همچنین نقش مهمی در ضرب کننده‌ها، تقسیم کننده‌ها، واحدهای ممیز شناور و واحدهای محاسبه آدرس ایفا می‌کند.

---

[1] Power Consumption
[2] Delay
[3] Supply Voltage

در کنار دروازه‌های منطقی مختلف، سلول‌های اساسی تمام جمع‌کننده و نیم‌جمع کننده[1] برای جمع تک بیتی وجود دارند. هدف این دو سلول که شمارنده نیز نامیده می‌شوند، شمارش تعداد یک‌ها در ورودی و نشان دادن نتیجه در خروجی به شکل استاندارد دودویی آن، یعنی به شکل معادله(۲-۱) است.

$$X = \sum X_i . 2^i \qquad (۲-۱)$$

۲-۲ -۱-نیم جمع کننده

یک نیم‌جمع‌کننده تک بیتی، جمع دو بیت را محاسبه می‌کند. نیم جمع‌کننده یک شمارنده (۲و۲) است. چنانچه دو بیت ورودی را a_i وb_i باشد، خروجی حاصل از جمع این دو بیت یک رقم جمع S_i و یک رقم نقلی C_{i+1} را تشکیل می‌دهد. می‌توان عبارت منطقی بیت S_i را بصورت معادله (۲-۲) و عبارت منطقی بیت C_{i+1} را بصورت معادله (۲-۳) نشان داد.

$$S_i = a_i \oplus b_i \qquad (۲-۲)$$

$$C_{i+1} = a_i . b_i \qquad (۲-۳)$$

جدول درستی برای نیم‌جمع‌کننده در جدول(۲-۱) نشان داده شده است.

---

[1] Half Adder