دانشگاه آزاد اسلامی

واحد تهران مرکز

دانشکده فنی مهندسی ، گروه برق

پایان نامه برای دریافت درجه کارشناسی ارشد (M.Sc)

گرایش: الکترونیک

عنوان :

شبکه های چند ضلعی روی تراشه

استاد راهنما:

دکتر رضا صباغی

استاد مشاور:

دکتر آرش دانا

پژوهشگر:

وحیده کامکار

تابستان ۱۳۹۱

چکیده

در دهه های گذشته با توجه به رشد روز افزون تکنولوژی، رویکرد NoC برای اداره پیچیدگی های ارتباطات روی تراشه چاره ساز بوده است. تا به حال، تحقیقات گوناگون و وسیعی در این زمینه انجام گرفته، همبندی های مختلفی پیشنهاد شده، و پیشنهاداتی مانند سه بعدی سازی مدارات مجتمع برای بهبود کارایی یک تراشه داده شده است.

از سوی دیگر، تکنولوژی نانو، یک رویکرد انقلابی در عصر حاضر بوده است، و کاربردهای فراوانی در بسیاری از زمینه های علمی و حتی زندگی روزمره دارد. در این پروژه، شبکه لانه زنبوری که از ساختار یک نانوتیوب الهام گرفته شده است، به عنوان یک همبندی در شبکه های روی تراشه مورد بررسی قرار خواهد گرفت. این همبندی مزایایی دارد، مزایایی همچون: گره های شبکه درجه کوچکتری نسبت به شبکه توری دارند، و همچنین، با اینکه درجه کم شده است، تعداد گام هایی که برای ارتباط دور ترین گره ها برداشته می شود، زیاد نمی شود. توان مصرفی شبکه به خاطر درجه کوچک آن، کم است. همچنین، در سه بعدی سازی، تعداد لینک های عمودی کمتر آن از ازدحام و مصرف توان زیاد جلوگیری می کند.

با شبیه سازی شبکه لانه زنبوری، مسیریابی آن، و مقایسه نتایج با شبکه توری، در این پروژه خواهیم دید که شبکه لانه زنبوری سه بعدی، با حفظ توان مصرفی یک شبکه توری، بهبود قابل توجهی در تأخیر و برون دهی شبکه توری ایجاد خواهد کرد. ما همچنین سه ترافیک یکنواخت، نقطه–داغ و ترانهاده را روی شبکه لانه زنبوری پیاده سازی، و نتایج شبیه سازی آنها را با یکدیگر مقایسه خواهیم کرد.

فهرست مطالب

۱- فصل اول: مقدمه ۱

۲- فصل دوم : مروری بر شبکه های روی تراشه ۶

۲-۱- مقدمه ۷

۲-۲- عوامل رشد بکارگیری NoC ۷

۲-۳- بررسی معماری های ارتباطی روی-تراشه ۸

۲-۴- مزایای شبکه بر تراشه ۱۲

I. مقیاس پذیری ۱۲

II. استفاده مجدد ۱۲

III. پیشبینی پذیری ۱۳

۲-۵- دلایل ظهور NoC سه بعدی ۱۳

۲-۶- مزایای NoC سه بعدی ۱۴

۲-۷- خلاصه فصل ۱۴

۳- فصل سوم : معرفی و مفاهیم شبکه های روی تراشه ۱۶

۳-۱- مقدمه ۱۷

۳-۲- تعاریف مرتبط با شبکه روی تراشه ۱۷

۳-۳- ساختار یک پیام ۲۰

۳-۴- انواع راه گزینی ۲۱

۳-۴-۱. راه گزینی مداری ۲۱
۳-۴-۲. راه گزینی بسته ای ۲۲
۳-۴-۳. Virtual-Cut-Through ۲۲
۳-۴-۴. Wormhole ۲۳
۳-۵- مسیریابی ۲۳
۳-۵-۱. مسیریابی قطعی ۲۳
۳-۵-۲. مسیریابی تطبیقی ۲۴
۳-۵-۳. مسیریابی نیمه تطبیقی ۲۴
۳-۶- کانال مجازی ۲۵
۳-۷- تأخیر ۲۶
۳-۷-۱. تأخیر راه اندازی ۲۶
۳-۷-۲. تأخیر شبکه ۲۶
۳-۷-۳. تأخیر انسداد ۲۶
۳-۸- اهمیت توان در طراحی NoC ۲۷
۳-۹- خلاصه فصل ۲۷
۴- فصل چهارم : شبکه های روی تراشه سه بعدی ۲۹
۴-۱- مقدمه ۳۰
۴-۲- ساختار یک شبکه روی تراشه سه بعدی ۳۰

۴-۲-۱. انواع اتصالات بین لایه ای در NoC ۳۲
۴-۲-۲. معایب انبوه سازی اتصالات عمودی ۳۳
۴-۳- خلاصه فصل ۳۵
۵- فصل پنجم : شبکه لانه زنبوری ۳۶
۵-۱- مقدمه: مزایا و کاربردهای نانوتیوب ها ۳۷
۵-۲- ساختار شبکه های لانه زنبوری ۳۹
۵-۳- ساختار شبکه های لانه زنبوری مدور ۴۵
۵-۴- کارهای مرتبط ۴۷
۶- فصل ششم : شبیه سازی شبکه لانه زنبوری و نتایج آن ۵۲
۶-۱- معرفی شبیه ساز BookSim ۵۳
۶-۱-۱. همبندی ها ۵۳
۶-۱-۲. الگوریتم های مسیریابی ۵۴
۶-۱-۳. پارامترهای شبیه سازی ۵۴
۶-۱-۴. ترافیک ۵۵
۶-۲- شبکه دو بعدی ۵۵
۶-۲-۱. آدرس دهی شبکه لانه زنبوری مدور دو بعدی ۵۵
۶-۲-۲. مسیریابی شبکه لانه زنبوری مدور دو بعدی ۵۸
۶-۲-۳. نتایج شبیه سازی ۶۰

۶-۳- شبکه سه بعدی ۶۴
۶-۳-۱. آدرس دهی شبکه لانه زنبوری مدور سه بعدی ۶۴
۶-۳-۲. مسیریابی شبکه لانه زنبوری مدور سه بعدی ۶۶
۶-۳-۳. نتایج شبیه سازی ۶۸
۷- فصل هفتم : نتیجه گیری و پیشنهادات ۷۳
۷-۱- خلاصه نتایج ۷۴
۷-۲- کارهای آینده ۷۵
منابع ۷۷
خلاصه انگلیسی ۸۰

فهرست شکل ها

شکل ۲-۱ : روند تغییرات در تکنولوژی..... ۸

شکل ۲-۲ : ساختارهای ارتباطی سیستم..... ۹

شکل ۳-۱ : یک NoC توری ۴*۴ همراه با اجزایش..... ۱۷

شکل ۳-۲ : شبکه های توری و توری مدور..... ۱۹

شکل ۳-۳ : ساختار یک فلیت..... ۲۰

شکل ۴-۱ : میزان استفاده از کانال های عمودی در معماری سه بعدی عمودی در ترافیک یکنواخت..... ۳۴

شکل ۵-۱ : ورقه های(الف) شش ضلعی کربنی، (ب) مثلثی بورونی، (ج) α بورونی..... ۳۸

شکل ۵-۲ : نانوتیوب های (الف) کربنی، (ب) مثلثی بورونی، (ج) α بورونی..... ۳۹

شکل ۵-۳ : معماری لانه زنبوری با چینش لوزی..... ۴۲

شکل ۵-۴ : معماری لانه زنبوری با چینش شش ضلعی..... ۴۳

شکل ۵-۵ : معماری لانه زنبوری ۲ بعدی با چینش مستطیلی با ۶ سطر و ۹ ستون..... ۴۴

شکل ۵-۶ : معماری لانه زنبوری ۳ بعدی با چینش مستطیلی..... ۴۵

شکل ۵-۷ : معماری لانه زنبوری مدور با چینش لوزی..... ۴۶

شکل ۵-۸ : معماری لانه زنبوری مدور با چینش شش ضلعی..... ۴۷

شکل ۶-۱ : همبندی دوبعدی توری ۸*۸..... ۵۷

شکل ۶-۲ : همبندی دوبعدی لانه زنبوری مدور ۸*۸..... ۵۷

شکل ۶-۳ : شبه کد الگوریتم مسیریابی شبکه لانه زنبوری دو بعدی..... ۵۹

شکل ۶-۴ : مسیریابی در شبکه لانه زنبوری مدور ۶۰

شکل ۶-۵ : همبندی لانه زنبوری مدور سه بعدی ۴*۴*۴ ..... ۶۵

شکل ۶-۶ : شبه کد الگوریتم مسیریابی شبکه لانه زنبوری سه بعدی ۶۷

فهرست جدول ها

جدول ۲-۱ : مقایسه ویژگی های شبکه روی تراشه و گذرگاه مشترک..... ۱۰

جدول ۵-۱ : مقایسه همبندی ها..... ۴۰

فهرست نمودار ها

نمودار ۱-۱ : رشد کارایی پردازشگر ها از سال ۱۹۸۰ تا ۲۰۰۰..... ۲

نمودار ۵-۱ : نرخ تغییرات هزینه شبکه های لانه زنبوری، لانه زنبوری مدور، توری و توری مدور به ازای تعداد گره ها..... ۴۰

نمودار ۶-۱ : مقایسه ترافیک های یکنواخت و نقطه-داغ در همبندی لانه زنبوری مدور دوبعدی ۸*۸ (الف) تأخیر میانگین ، (ب) بازده، (ج) توان مصرفی..... ۶۲

نمودار ۶-۲ : مقایسه ترافیک های یکنواخت و ترانهاده در همبندی لانه زنبوری مدور دوبعدی ۸*۸ (الف) تأخیر میانگین ، (ب) بازده، (ج) توان مصرفی..... ۶۴

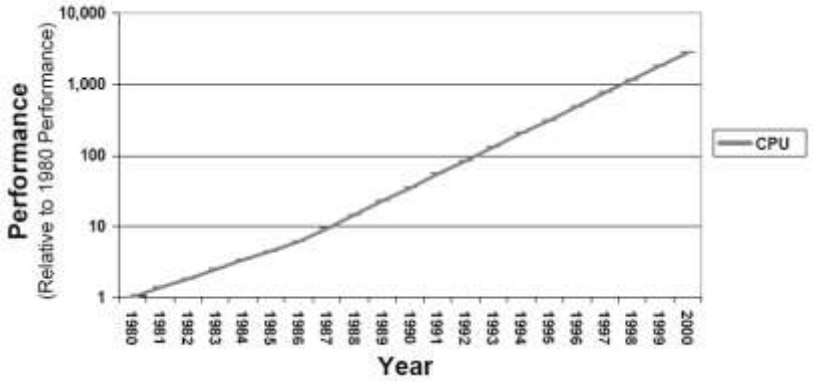
نمودار ۶-۳: مقایسه همبندی های لانه زنبوری مدور ۴*۴*۴ (سه بعدی) و ۸*۸ (دو بعدی) تحت ترافیک یکنواخت (الف) تأخیر میانگین ، (ب) برون دهی، (ج) توان مصرفی..... ۶۹

نمودار ۶-۴ : مقایسه دو همبندی لانه زنبوری مدور سه بعدی ۴*۴*۴ و توری دوبعدی ۸*۸ تحت ترافیک یکنواخت (الف) تأخیر میانگین ، (ب) بازده، (ج) توان مصرفی..... ۷۲

فصل اول

مقدمه

طبق قانون مور، تعداد ترانزیستورها در هر تراشه با گذشت هر ۱۸ ماه دوبرابر می شـود [۱]، و پیچیـدگی هـا و قابلیت های آنها بیشتر می شوند. همان طور که در نمودار ۱ مشاهده می شود، سرعت پردازشگر ها طبق قـانون مور حدود ۶۰٪ در هر سال افزایش یافته است [۲]. افزایش قدرت مجتمع سازی، امکـان سـاخت ابزارهـای بـا قابلیت های بالاتر در ابعاد کوچک تر را فراهم می سازد. با پیشرفت تکنولوژی نیمه هـادی[1]، تعـداد عظیمـی از ترانزیستورها قابل دسترسی در یک تراشه بوده و به طراح اجازه استفاده از ده ها یا صدها بلـوک IP بـه همـراه مقادیر بزرگ حافظه نهفته روی یک تراشه را می دهد. این IP ها می توانند پردازشگر ها یا هسـته DSP، I/O با پهنای باند بالا و ... باشند. سیستم روی تراشه یا به اختصار SoC به عنوان یک ساختار ارتباطی بـرای هسـته های عملیاتی در شبکه پیشنهاد شد و برای مدت طولانی ای انتخاب میان ارتباطی اصلی بود. امـا بـا توجـه بـه رشد روز افزون تکنولوژی و زیاد شدن سریع تعداد هسته های روی یک تراشه، SoC بـه خـاطر پـایین بـودن کارایی[2]، پهنای باند محدود و مقیاس پذیری ضعیف که نتیجه نوع ارتباط بین هسته ها هستند، پاسخگو نیست.



نمودار ۱-۱ : رشد کارایی پردازشگر ها از سال ۱۹۸۰ تا ۲۰۰۰

[1] Semiconductor
[2] Performance

با پیچیدگی در حال افزایش تراشه های امروزی و درخواست های ارتباطی در حال افزایش شان، پیش بینی می شود که در چند سال آینده تراشه های SoC که بیشترشان یک معماری گذرگاه[1] مشترک دارند – که ساده ترین ساختارهای میان ارتباطی است [۴]– دیگر جوابگوی کارایی مورد انتظار در این نوع سیستم ها نباشند.

شبکه های روی تراشه یا به اختصار NoC ها به عنوان امیدبخش ترین معماری ارتباطی روی–تراشه برای سبک کردن مشکلات SoC ها پیشنهاد شده اند. یک NoC، سیم بندی های بلند روی تراشه را با یک زیربنای ارتباطی که هسته ها را به یکدیگر ارتباط می دهد، جایگزین می کند و به کاهش پیچیدگی طراحی سیستم کمک می کند.

برای غلبه بر مشکلات تراشه های بزرگ، NoC ها به جای سیم های اختصاص داده شده برای مسیریابی[2] از شبکه ای که بسته[3] ها را بین واحد[4] ها مسیریابی می کند استفاده می کنند، و به این طریق به کارایی بهتری نسبت به SoC ها دست می یابند. یک NoC شامل چندین هسته تشکیل دهنده بلوک ها است که گره نامیده می شوند. هر گره نه فقط به گره های مجاور خودش، بلکه می تواند به تمامی گره های شبکه دستیابی داشته باشد [۱۸]. این گره ها می توانند پردازشگر های همه منظوره یا خاص منظوره، حافظه از انواع و اندازه های مختلف و گره های I/O باشند. گره ها با NoC به یکدیگر مرتبط می شوند. این شبکه ها قابلیت انعطاف بیشتری در استفاده مجدد از IP ها برای کاربردهای مختلف هستند، و ضمن داشتن کارایی خوب و توان مصرفی پایین، مقیاس پذیر نیز می باشد [۳]، [۴]، [۵].

[1] bus
[2] Routing
[3] Packet
[4] Module

NoC ها با آوردن مدل ارتباطی مبنی بر-بسته ها به حوزه روی-تراشه، بسیاری از مسائل طراحی بافت میان ارتباطی را بهتر از گذرگاه ها روبراه کرده اند. طراحان NoC می توانند طول سیم ها را با تطبیق دادن همبندی شبکه با محدودیت های فیزیکی کنترل کنند، و آنها می توانند پهنای باند را به آسانی با افزایش تعداد لینک[1] ها و سوئیچ ها بالا ببرند. علاوه بر آن، NoC ها می توانند از عهده مبحث پیچیدگی نیز برآیند. و از آنجا که روتر[2]ها در NoC کسر کوچکی (۶.۶٪) از فضای تراشه را اشغال می کنند [۱۸]، سربار فضا نیز زیاد نمی باشد. تا امروز، برای شبکه های روی تراشه، همبندی های متنوعی تعریف شده است، که هریک با توجه به ویژگی های خاص خود کاربردهایی دارند. از ویژگی هایی که تعیین کننده کاربرد یک شبکه هستند، می توان به هزینه سخت افزاری، توان مصرفی، میزان تأخیر، میزان از دست دادن اطلاعات در حین جابجایی و تحمل خطا اشاره کرد.

در این پروژه به بررسی شبکه لانه زنبوری[3] و مسیریابی آن خواهیم پرداخت که دارای ویژگی هایی چون هزینه سخت افزاری پایین و توان مصرفی کم می باشد.

پیش بینی می شود که با استفاده از همبندی لانه زنبوری مدور دو بعدی، که ۲۵٪ تعداد لینک کمتری نسبت به همبندی توری[1] مدور دو بعدی دارد، بتوانیم تا حد زیادی در مصرف انرژی کاهش داشته باشیم. و نیز برای همبندی لانه زنبوری مدور سه بعدی، که تعداد لینک های روی لایه ای آن و تعداد لینک های بین لایه ای اش، به ترتیب ۲۵٪ و ۵۰٪ کمتر از شبکه توری مدور[2] سه بعدی می باشد، پیش بینی می شود که در مصرف انرژی کاهش چشم گیرتری داشته باشد.

[1] Link
[2] Router
[3] Honeycomb

از طرفی با اتخاذ همبندی لانه زنبوری، سهم بزرگی از هزینه شبکه در سیستم های NoC می تواند کاهش پیدا کند، در حالی که نظم، تقارن و مقیاس پذیری را حفظ می کنیم [۱۵].

این پروژه در ۶ فصل تنظیم شده است، فصل دوم مروری است بر عوامل رشد شبکه روی تراشه، مزایای آنها و سه بعدی سازی شبکه ها. در فصل سوم معرفی دقیق مفاهیم شبکه روی تراشه گنجانده شده است. در فصل چهارم به معرفی شبکه لانه زنبوری می پردازیم. ارائه مسیریابی پیشنهادی و نیز نتایج شبیه سازی در فصل پنجم آمده است. در نهایت، فصل ششم نتیجه گیری پروژه و ارائه پیشنهادات برای کارهای آینده را در خود جای داده است.

فصل دوم

مروری بر شبکه های روی تراشه

۲-۱- مقدمه

همان طور که گفته شد، با رشد روز افزون تکنولوژی، یک تغییر جهت از طراحی براساس محاسبات به طراحی براساس ارتباطات اجباری خواهد بود. درنتیجه، معماری، نقش عمده ای در فضا، کارایی و اتلاف انرژی سرتاسر سیستم بازی می کند. در ادامه این فصل، علاوه بر بررسی علل رشد استفاده از NoC، به معرفی و مقایسه نسبتا جامعی از سه معماری رایج روی-تراشه خواهیم پرداخت. و سپس به بررسی مزایای شبکه های روی تراشه خواهیم پرداخت.

۲-۲- عوامل رشد بکارگیری NoC

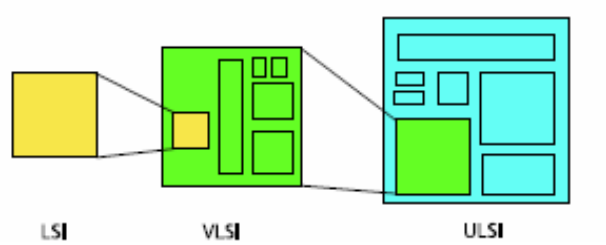
شبکه میان ارتباطی یک سیستم قابل برنامه ریزی است که داده ها را بین پایانه ها انتقال می دهد. این شبکه ها تقریبا در همه سیستم های دیجیتال – که حداقل دو جزء داشته باشند که بخواهند با یکدیگر ارتباط برقرار کنند – یافت می شوند. بیشترین کاربرد شبکه های میان ارتباطی در سیستم های محاسبه گر و سوئیچ های ارتباطی است. پردازشگر ها، دستگاه های ورودی و خروجی، حافظه ها می توانند اجزائی باشند که شبکه آنها را به هم ارتباط می دهد.

وقتی که یک تکنولوژی برای یک سبک پیاده سازی معین به تکامل می رسد، باعث یک تغییر در الگو می شود. مثالهایی از این تغییر، حرکت از سیستم های سطح اتاق به رومیزی در دهه ۱۹۷۰ (LSI[1]) و سپس به سطح بورد در دهه ۱۹۸۰ (VLSI[2]) هستند. آخرین پیشرفت تکنولوژی که به چندین میلیون ترانزیستور اجازه می دهد روی تراشه قرار بگیرند، باعث یک تغییر الگو از سطح بورد به سطح تراشه می شود، که در دهه ۱۹۹۰

[1] Large-scale integration
[2] Very large-scale integration

شکل گرفته و به بوجود آمدن طراحی ULSI[1] منجر شده است. روند این تغییرات در تراشه در شکل ۲-۱ دیده می شود.

در LSI یک تراشه جزئی از یک واحد سیستم می باشد، در VLSI تراشه می تواند یک واحد سطح سیستم مثلا یک حافظه یا یک پردازشگر باشد و در ULSI سیستم به طور کامل در داخل یک تراشه قرار می گیرد (سیستم روی تراشه یا SoC) [۵].



شکل ۲-۱ : روند تغییرات در تکنولوژی

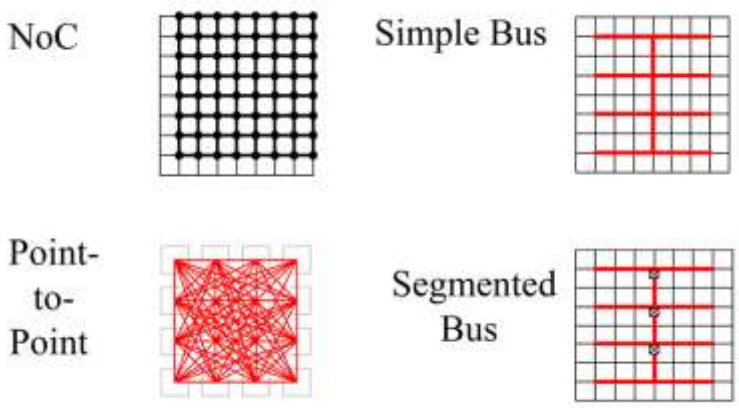
۲-۳- بررسی معماری های ارتباطی روی-تراشه

هرچند سیم های روی-تراشه نسبت به سیم های ارتباطی که روی تراشه نیستند، ارزانترند، باز هم ارتباطات روی-تراشه برحسب توان و سرعت گران هستند. با کوچک شدن مقیاس سیستم، در حالی که زمان سیکل[2] های پردازش کم می شود، زمانی که روی ارتباطات سراسری صرف می شود، به طور شدید افزایش می یابد. بنابراین اثر ارتباطات میانی مطمئنا بر کارایی حکمفرما می شود [۲۳].

شکل ۲-۲ مثال هایی از ساختارهای ارتباطی را نشان می دهد. SoC ها عموما براساس اتصالات نقطه به نقطه و یا گذرگاه بوده اند. در ارتباطات به صورت نقطه به نقطه، هر گره به تمام گره های دیگر در شبکه به طور مستقیم متصل می شود. این نوع اتصالات برای طراحی و مدل سازی، ساده می باشند، اما تعداد اتصالات به

[1] Ultra large-scale integration
[2] Cycle

طور نمایی با تعداد هسته ها افزایش می یابد. بنابراین، هزینه سخت افزاری زیاد است. سیم های سراسری دارای ظرفیت خازنی هستند و برای سیم های همسایه تداخل امواج پارازیتی ایجاد می کنند. در نتیجه، با وجود کارایی بسیار خوب و توان مصرفی پایینی که دارند، در شبکه های با ابعاد بزرگ، کمتر قابل استفاده هستند. با جایگزین کردن اتصالات نقطه به نقطه توسط گذرگاه، تعداد اتصالات به حداقل می رسید و مدلسازی آن آسان است [۱۸]، [۵].



شکل ۲-۲ : ساختارهای ارتباطی سیستم

در سیستم بر پایه گذرگاه، همه گره ها از یک گذرگاه مشترک برای انتقال اطلاعات استفاده می کنند. بنابراین، هر دو گره برای ارتباط باهم، باید برای خالی شدن گذرگاه از بسته قبلی صبر کنند. این روش، با وجود هزینه سخت افزاری کم که مزیتش می باشد، از پایین بودن کارایی رنج می برد. و با زیاد شدن بار شبکه، کاراییِ پایین تری هم خواهیم داشت.

از دیدگاه تکنولوژیکی، راه حل مشابی وجود دارد، می توان برای جلوگیری از تنزل سیگنال، سیم های طولانی را بخش بندی کرد، و برای کاهش توان و افزایش پاسخ گویی، گذرگاه ها به صورت ساختارهای تسهیم شده پیاده سازی شوند. سیستم های با دو یا چند گذرگاه که در آنها گذرگاه برای سرعت های بالا می تواند از

گذرگاه سرعت پایین جدا باشد، و گذرگاه ها از طریق پل[1] به یکدیگر متصل شوند، و این به کارایی سیستم کمک می کند.

کار با گذرگاه راحت است و سیستم ساده ای دارد، اما در سیستم چندهسته ای با تبادل ارتباطات زیاد بین هسته ها، ارتباطات سریعا مشکل ساز می شوند و هرچه بیشتر واحدها به آن اضافه شوند، مصرف توان ارتباطی افزایش و کارایی سیستم کاهش می یابد. همچنین واحدهای اضافه شده، منجر به بار خازنی بیشتری هم می شوند[۵].

با توسعه ساختار گذرگاه-بخش بندی شده به این صورت که سیم ها را با خط لوله ها[2] و پل های گذرگاه را با گره های مسیریابی جایگزین کنیم، به مفهوم شبکه روی تراشه می رسیم. جدول ۱ گذرگاه و شبکه روی تراشه را باهم مقایسه می کند [۴]، [۵].

جدول ۲-۱ : مقایسه ویژگی های شبکه روی تراشه و گذرگاه مشترک

ویژگی های شبکه روی تراشه		ویژگی های گذرگاه مشترک
+	با رشد تعداد گره ها، سرعت لینک ها بدون تغییر می ماند.	- با رشد تعداد گره ها، سرعت کم می شود.
+	داوری توزیع شده است، بنابراین تنگنای کنترل سرتاسری نداریم، و لینک های بافر با جاگذاری و مسیریابی داریم.	- داوری مرکزی.

[1] Bridge
[2] Pipeline