بسم الله الرحمن الرحيم

کلیه حقوق مادی مترتب بر نتایج مطالعات، ابتکارات و
نوآوری های ناشی از تحقیق موضوع این پایان نامه
متعلق به دانشگاه رازی است.

دانشکده فنی و مهندسی

گروه مهندسی برق

پایان نامه جهت اخذ درجه کارشناسی ارشد رشته ی مهندسی برق

گرایش الکترونیک

عنوان پایان نامه

ارائه و شبیه سازی تکنیکهای مختلف کاهش ولتاژ در تقویت کننده *RF−CMOS VLSI*

استادان راهنما:

دکتر غلامرضا کریمی

دکتر حمدی عبدی

نگارش:

احسان نظری

مهر ماه ۱۳۸۸

دانشگاه رازی

دانشکده فنی مهندسی

گروه مهندسی برق-الکترونیک

پایان‌نامه جهت اخذ درجه کارشناسی ارشد مهندسی برق گرایش الکترونیک

دانشجو: احسان نظری

تحت عنوان

ارائه و شبیه سازی تکنیکهای مختلف کاهش ولتاژ در تقویت کننده RF – CMOS VLSI

در تاریخ **1388/7/15** توسط هیأت داوران زیر بررسی و با درجه **عالی** به تصویب نهایی رسید.

1- استاد راهنمای پایان‌نامه : دکتر **غلامرضا کریمی** با مرتبه علمی استاد یار امضاء

2-استاد راهنمای پایان‌نامه : دکتر **حمدی عبدی** با مرتبه علمی استاد یار امضاء

3- استاد داور داخل گروه : دکتر **محسن حیاتی** با مرتبه علمی دانشیار امضاء

4- استاد داور خارج از گروه : دکتر **مصطفی صدیقی‌زاده** با مرتبه علمی استادیار امضاء

تقدیم به

پدر و مادرم که هر چه دارم از آنهاست

و

همسر مهربانم، همسفر غمها و شادیهایم

چکیده:

امروزه طراحی با کارایی بالای مدارات مجتمع آنالوگ همراه با کاهش ولتاژ تغذیه چالش بزرگی برای طراحان بوجود آورده است. برای رسیدن به بهره بالا، استفاده از ساختارهای چند طبقه و توپولوژیهای *cascode* با طول کانال بالا و در سطوح جریان کم پیشنهاد میشود در صورتی که برای داشتن یک فرکانس بهره واحد بالا بهتر است از یک ساختار یک طبقه با طول کانال کوچکتر و سطح جریان بیشتر استفاده شود. استفاده از ساختار *cascode* روشی برای افزایش بهره *dc* است بدون اینکه فرکانس کاری آن کاهش یابد.اما استفاده از طبقات *cascode* در مدارات *LOW-VOLTAGE* و رسیدن به یک مشخصات مناسب بسیار مشکل و گاهی غیر ممکن به نظر میرسد.در تکنولوژیهای *VLSI* نیز لازمه کاهش مینیمم ابعاد و تمایل به استفاده از ادوات کوچک و قابل حمل کاهش ولتاژ تغذیه است.

در یک مدار مجتمع برای رسیدن به سیستمهای با چگالی بالا سطح ولتاژ باید به مقدار قابل اطمینانی برسد.ولتاژ آستانه در تکنولوژیهای *CMOS* آینده نمیتواند به اندازه ولتاژهای موجود امروزی پایین آورده شود.لذا مشکلاتی را در طراحی مدارهای آنالوگ با ولتاژ تغذیه پایین ایجاد میکند. در طراحی آنالوگ ولتاژ آستانه ترانزیستور باید متناسب با ولتاژ تغذیه پایین آورده شود تا بتواند به خوبی ادوات را بایاس نماید.این مشخصه سبب ایجاد نا سازگاری در مدارات آنالوگ ولتاژ پایین در تکنولوژیهای *CMOS* میگردد.برای رفع این ناسازگاری بدون اینکه هیچ هزینه ای برای تولید ادوات با ولتاژ آستانه پایین درتکنولوژیهای *CMOS* انجام گیرد باید تکنیکهای جدید طراحی مدارات توسعه یافته تا سازگار با تکنولوژیهای *CMOS* آینده گردد. یکی از این تکنیکها استفاده از روش *THE BULK DRIVEN AMPLIFIER* است. در این روش از ترمینال بدنه ترانزیستور به عنوان ورودی سیگنال کوچک استفاده می شود که این امر نقش مهمی در پایین آوردن ولتاژ تغذیه دارد.

همچنین در بحث تطبیق امپدانس ضمن بررسی روشهای موجود از روشی استفاده شده که در آن با استفاده از دو سلف کوچک عمل تطبیق به طور کامل صورت پذیرفته است. و در نهایت تقویت کننده فرکانس بالایی در فرکانس *GHz* ۵ طراحی شده که با استفاده از یک منبع ولتاژ به مقدار ۰,۷ ولت، بهره ولتاژی برابر با ۲۰,۸ دسی بل داشته و توان مصرفی آن ۸ میلی وات است.

فهرست مطالب

عنوان **صفحه**

فصل اول: مقدمه ۱۴

۱-۱مقدمه ۱۵

۱-۲ چرا ولتاژ پایین؟ ۱۵

۱-۳ چرا فرکانس بالا؟ ۱۶

۱-۴ ضرورت انجام این پایان نامه ۱۷

۱-۵ ساختار بندی مطالب ۱۸

فصل دوم: تکنیکهای طراحی مدارات آنالوگ ولتاژ پایین ۱۹

۲-۱ مقدمه ۲۰

۲-۲ ملاحظات تکنولوژی ۲۱

۲-۳ مشکلات طراحی مدارات ولتاژ پایین ۲۴

۲-۴ ماسفت های *Bulk-Driven* ۲۷

۲-۵ تکنیک ولتاژ آستانه دینامیکی ۳۱

۲-۶ ماسفتهای گیت شناور *(Floating Gate)* ۳۳

۲-۷ ماسفتهای خود کاسکد *(Self-Cascode)* ۳۵

۲-۸ قسمتهای مختلف یک بلوک آنالوگ ولتاژ پایین ۳۶

۲-۸-۱ آینه های جریان ولتاژ پایین ۳۶

۲-۸-۲ طبقات ورودی تفاضلی ۳۸

۲-۸-۳ طبقات خروجی ولتاژ پایین ۴۴

۲-۹ نتیجه گیری ۴۸

فصل سوم: طراحی مدارات فرکانس بالا ۴۹

۳-۱مقدمه ۵۰

۳-۲ تاریخ قطعات و مدارات نیمه هادی مایکروویو ۵۰

۳-۳ کاربردهای مایکروویو ۵۱

۳-۴ معادله خط انتقال ۵۴

۳-۵ خط انتقال ختم شده ۵۷

۳-۶ نسبت ولتاژ موج ساکن ۶۰

۳-۷ نمودار اسمیت و کاربردهای آن ۶۲

۳-۸ تطبیق امپدانس ۶۴

۳-۸-۱ استفاده از شبکه استاب منفرد ۶۵

۳-۸-۲ استفاده از عناصر فشرده ۶۶

۳-۹ پارامترهای پراکندگی برای شبکه های دو دهانه ای ۶۹

۳-۱۰ محاسبه [s] از [ABCD] و بالعکس ۷۰
فصل چهارم: طراحی تقویت ولتاژ پایین فرکانس بالا ۷۲
۴-۱مقدمه ۷۳
۴-۲ نقش LNA در گیرنده های معمولی ۷۳
۴-۳ LNA در مدارات مجتمع ۷۵
۴-۴ توپولوژیهای مدار LNA ۷۶
۴-۵ توپولوژی کاسکد معمولی ۷۸
۴-۶ توپولوژی کاسکد تا شده ۷۹
۴-۷ بایاس مستقیم بدنه ۸۱
۴-۸ تطبیق امپدانس ۸۵
۴-۹ شبیه سازی ۸۶
فصل پنجم: نتیجه گیری و پیشنهادات ۹۹
۵-۱ نتیجه گیری ۱۰۰
۵-۲ پیشنهادات ۱۰۱
پیوست *A*: نواحی کاری *MOSFET* ۱۰۲
پیوست *B*: نرم افزار *Smith Chart* ۱۰۶
منابع و ماخذ ۱۲۴

فهرست شکلها

شکل **صفحه**

فصل دوم

۲-۱ نمودار نرمالیزه شده توان مصرفی و سطح تراشه بر حسب مقدار وارونگی ۲۳
۲-۲ ولتاژهای کاری در تکنولوژیهای مختلف *CMOS* ۲۴
۲-۳ ساختارهای کاسکد و غیر کاسکد ۲۵
۲-۴ آپ امپ با استفاده از ترانزیستورهای راه اندازی از بدنه ۲۹
۲-۵ ترانزیستور *Bulk-Driven MOS* ۳۰
۲-۶ نمودار جریان نشتی بر حسب ولتاژ بایاس مستقیم بدنه برای اینورتر *CMOS* ۳۲
۲-۷ اینورتر ۳۳
۲-۸ ماسفت گیت شناور ۳۴
۲-۹ ساختار خود کاسکد ۳۵
۲-۱۰ آینه جریان ۳۷
۲-۱۱ پیکربندیهای آپ امپ ۳۸
۲-۱۲ طبقه ورودی *CMOS* ۴۰
۲-۱۳ طبقات ورودی گیت شناور و راه اندازی از بدنه ۴۱
۲-۱۴ طبقه ورودی با تغییر سطح دهنده دینامیکی ۴۳
۲-۱۵ طبقه خروجی کلاس *AB* ۴۵
۲-۱۶ طبقه خروجی کلاس *AB* ۴۷
فصل سوم ۴۹
۳-۱ مدار معادل خط انتقال ۵۴
۳-۲ G,C,L,R برای یک خط هم محور ۵۵
۳-۳ خط انتقال ۵۸
۳-۴ نمایش امواج ساکن ۶۱
۳-۵ دوایر R ثابت و X ثابت در صفحه ضریب انعکاس ۶۳
۳-۶ تطبیق امپدانس ۶۴
۳-۷ شبکه تطبیق یک استابه برای تطبیق ZL به Z0 ..... ۶۵
۳-۸ شبکه تطبیق یک استابه برای تطبیق Z0 به ZL ۶۶
۳-۹ ترکیب عناصر فشرده برای انجام تطبیق امپدانس ۶۷
۳-۱۰ تطبیق امپدانس به وسیله المان سری ۶۸
۳-۱۱ تطبیق امپدانس به وسیله المان موازی ۶۸
۳-۱۲ شبکه دو دهانه و پارامترهای S آن ۶۹
۳-۱۳ شبکه دو دهانه و ولتاژها و جریان های آن ۷۱
فصل چهارم ۷۲

۴-۱ گیرنده سوپر هترودین معمولی ۶۱
۴-۲ ساختار گیرنده WIF ۷۶
۴-۳ مدار LNA به صورت بلوکی ۷۶
۴-۴ سه حالت تقویت کنندگی یک ترانزیستور $MOSFET$ ۷۷
۴-۵ تقویت کننده کاسکد معمولی ۷۸
۴-۶ توپولوژی کاسکد معمولی ۷۹
۴-۷ توپولوژی کاسکد تا شده ۸۰
۴-۸ تقویت کننده کاسکد تا شده ۸۰
۴-۹ ماسفتهای نوع N و P به صورت قطعه سه پایه (بدنه و سورس به هم اتصال کوتاه شده اند) ۸۱
۴-۱۰ اینورتر $CMOS$ ۸۲
۴-۱۱ برش عمودی از یک از یک اینورتر $CMOS$ ۸۲
۴-۱۲ مدار معادل این ترانزیستورهای پارازیتی npn و pnp ۸۳
۴-۱۳ نمودار جریان قفل شدگی نسبت به مقدار ولتاژ بایاس مستقیم بدنه سورس ۸۳
۴-۱۴ نمودار جریان بین اتصال سورس و بدنه نسبت به تغییرات ولتاژ مستقیم بدنه- سورس ۸۴
۴-۱۵ تغییرات ولتاژ آستانه نسبت به تغییرات ولتاژ با یاس مستقیم ۸۴
۴-۱۶ محاسبه امپدانس ورودی ماسفت با سلفهای موجود در گیت و سورس ۸۶
۴-۱۷ منحنی پاسخ فرکانسی کاسکد معمولی با V_{DD} برابر ۰/۷ ولت ۸۷
۴-۱۸ منحنی پاسخ فرکانسی کاسکد معمولی با V_{DD} برابر ۱/۷ ولت ۸۹
۴-۱۹ منحنی پاسخ فرکانسی کاسکد تا شده با V_{DD} برابر ۰/۷ ولت ۹۱
۴-۲۰ منحنی پاسخ فرکانسی کاسکد تا شده با V_{DD} برابر ۱/۷ ولت ۹۲
۴-۲۱ تقویت کننده طراحی شده با استفاده از تلفیق روش کاسکد تا شده و بایاس مستقیم بدنه ۹۳
۴-۲۲ منحنی پاسخ فرکانسی مدار طراحی شده ۹۵
۴-۲۳ منحنی دامنه امپدانس ورودی مدار طراحی شده ۹۶
۴-۲۴ منحنی فاز امپدانس ورودی مدار طراحی شده ۹۶
۴-۲۵ منحنی پارامتر $S11$ مدار طراحی شده ۹۷
پیوست A ۱۰۲
شکل ۱ نواحی کاری ترانزیستور $nMOS$ ۱۰۳
شکل ۲ تقویت کننده یک طبقه ۱۰۴
پیوست B ۱۰۵
شکل **۱** شبکه تطبیق ۱۰۷
شکل ۲ نمودار اسمیت ۱۰۸
شکل ۳ نمودار اسمیت ۱۱۰
شکل ۴ نمودار اسمیت ۱۱۲
شکل ۵ نمودار اسمیت ۱۱۴
شکل ۶ نمودار اسمیت ۱۱۶
شکل ۷ مدار شبکه تطبیق ۱۱۷

شکل ۸ نمودار اسمیت ۱۱۸
شکل ۹ نمودار اسمیت ۱۲۰
شکل ۱۰ نمودار اسمیت ۱۲۲
شکل ۱۱ مدار شبکه تطبیق ۱۲۳

فهرست جدولها

جدول **صفحه**

فصل دوم ۱۹
جدول (۲-۱)خصوصیات منابع جریان ساده، کاسکد و ورودی فعال ۳۸
جدول (۲-۲) سوئینگ ولتاژ مد مشترک ورودی ۳۹
فصل چهارم ۷۲
جدول (۴-۱) مشخصات مدار طراحی شده ۹۸

فصل اول

مقدمه

۱-۱ مقدمه:

با افزایش روز افزون تقاضا برای کاربرد سیستمهای ارتباطی و رسانه ای فرکانس بالای قابل حمل از قبیل تلفن همراه، دستگاههای ضبط و پخش موسیقی، دوربین های عکس برداری و فیلم برداری، کامپیوترهای قابل حمل (لپ تاپ) و غیره که تحقق آنها برای کار کردن با باطری های سبک و کم حجم مستلزم مصرف پایین توان توسط آنها است، طراحی و تولید مدارهایی که دارای چنین خصوصیاتی باشند، یعنی هم فرکانس کاری آنها بالا باشد و هم توان مصرفی کمی داشته باشند، به یکی از چالشهای اصلی صنعت الکترونیک و مخابرات تبدیل شده است. یکی از روشهای کم کردن توان مصرفی سیستم، کاهش ولتاژ تغذیه آن است و طراحی سیستمی که با وجود کم شدن ولتاژ تغذیه کارایی و عملکرد خود را به طور کامل حفظ کند یکی از مهمترین چالشهای طراحی است.

۱-۲ چرا ولتاژ پایین؟

در سالهای اخیر کاهش ولتاژ تغذیه مدارهای الکترونیکی به طور فزاینده ای مورد توجه طراحان سیستمهای الکترونیکی قرار گرفته است. محققان صنایع ارتباطات، کامپیوتر، هوا نوردی، مکاترونیک، پزشکی و .... به طور دائمی در حال تلاش برای ساخت محصولات جدیدتری هستند که برای کار کردن نیاز به ولتاژ تغذیه خیلی کمی داشته باشند. دلیل این امر کاملاً مشخص است. انواع وسایل ارتباطی قابل حمل جدید از قبیل گوشی تلفن همراه، گوشی بی سیم، hands free و ....که اخیراً در بازار مصرف دیده می شوند همگی برای کار کردن طولانی و عدم نیاز به شارژ مکرر، باید طوری طراحی شوند که توان مصرفی کمی داشته باشند. یکی از راههای کاهش توان سیستمهای الکترونیکی، کاهش ولتاژ تغذیه آنها است. همچنین کاهش ولتاژ تغذیه باعث کوچکتر شدن و سبکتر شدن باطری به کار رفته در سیستم شده و در نتیجه کل قطعه سبکتر می شود.

در علوم جدید پزشکی وسائل الکترونیکی خاصی ابداع شده که باید در بدن بیماران کار گذاشته شود. مسلماً سیستم الکترونیکی چنین وسائلی باید طوری طراحی شود که با کمترین ولتاژ تغذیه بتواند تا مدت طولانی به درستی کار کند تا موجب افزایش طول عمر باطری و عدم نیاز به شارژ مکرر آن شود.

از طرفی با پیشرفت تکنولوژی ساخت قطعات الکترونیکی، ابعاد المانهای به کار رفته در آنها از جمله ترانزیستورها کاهش می یابد. کاهش ابعاد این قطعات باعث کم شدن ولتاژ شکست آنها می شود یعنی هرچه اندازه ابعاد قطعه کمتر شود ولتاژ قابل تحمل آن قطعه کمتر می شود. به همین دلیل با پیشرفت تکنولوژی ساخت قطعات الکترونیکی برای جلوگیری از خرابی قطعه ما ملزم به کم کردن ولتاژ تغذیه آنها هستیم.

کم کردن ولتاژ تغذیه فقط برای قطعات قابل حمل و کوچک مفید نیست. حتی در قطعات و سیستمهای بزرگتر و مستقر در جای ثابت هم کم کردن ولتاژ تغذیه می تواند بسیار مفید باشد. کم کردن ولتاژ تغذیه در این سیستمها باعث کم شدن توان مصرفی کل سیستم شده و در نتیجه سیستم کمتر گرم می شود که این امر خود باعث بالاتر رفتن عمر مفید و راندمان سیستم شده و کارایی آنرا بهتر می کند.

به طور کلی پایین آوردن ولتاژ تغذیه برای تمام وسائل الکترونیکی به طوریکه کارایی آنها را با اختلال مواجه نکند و حتی کارایی آنها را نیز بهتر کند، امری مفید و مطلوب است. حتی گاهی می توان در کاربردهای نه چندان حساس در مقابل مزایای کم کردن ولتاژ تغذیه هزینه هایی را نیز از قبیل کاهش بهره و دقت سیستم پذیرفت.

روشهای کاهش ولتاژ تغذیه خیلی زیاد نیستند. یکی از روشها استفاده از تکنولوژی های ساخت خاصی است که ولتاژ آستانه ماسفتها بدون استفاده از تکنیکهای مداری و فقط با توجه به روشهای جدید ساخت مدارات مجتمع پایین آورده می شود. این روش تا به امروز بسیار گران بوده و مقرون به صرفه نمی باشد. در نتیجه باید به دنبال روشهای مداری کاهش ولتاژ تغذیه رفت که بر روی قطعات معمولی و ارزان قیمت قابل اجرا باشد. روشهای بایاس مستقیم بدنه[1]، ترانزیستورهای گیت شناور[2]، کاسکد تا شده[3] و ترانزیستورهای راه اندازی شده از بدنه[4] از جمله آنها هستند. استفاده از این روشها (بجز ترانزیستورهای گیت شناور) نیاز به استفاده از تکنولوژی پیچیده ای ندارد و با ترانزیستورهای $MOSFET$ معمولی میتوان آنها را محقق کرد.

۱-۳ چرا فرکانس بالا؟

در طی چند دهه اخیر تلاشهای بسیاری برای استفاده از فرکانسهای بالاتر در سیستمهای مختلف الکترونیکی و مخابراتی توسط مهندسان و طراحان صورت گرفته است. استفاده از فرکانسهای بالاتر مزایای بسیاری دارد از جمله کوچک شدن ابعاد آنتنهای مورد استفاده در انتقال صوت و اطلاعات و همچنین کم شدن تعداد آنتنهای مورد نیاز.

---

[1] *Forward Body Bias*
[2] *Floating Gate Transistors*
[3] *Folded Cascode*
[4] *Bulk Driven Transistors*

همانطور که می دانیم امواج صوتی در محدوده فرکانسی ۲۰ هرتز تا ۲۰ کیلو هرتز قرار دارند. با توجه به این محدوده طول موج امواج صوتی در محدوده ۱۵ کیلو متر تا ۱۵۰۰۰ کیلو متر قرار می گیرد. با توجه به روابط و قوانین حاکم بر طراحی آنتنها، اگر بخواهیم این امواج را به وسیله آنتن و بدون مدولاسیون ارسال کنیم، طول آنتنهای مورد نیاز به طور بسیار بسیار زیادی افزایش می یابد و محقق کردن چنین آنتنهایی عملاً غیر ممکن خواهد بود. همچنین اگر به فرض محال تحقق چنین آنتنهایی را بپذیریم، با توجه به اینکه صوت، ترکیبی از فرکانسهای مختلف است، برای ارسال کامل آن نیاز به آنتنهای فراوان و با طولهای متعدد داریم که این امر هم ابداً مقرون به صرفه نیست. در صورتیکه استفاده از آنتنهای فراوان را نیز بپذیریم، در هر منطقه بیش از یک ایستگاه رادیویی نمی توانیم داشته باشیم. زیرا به علت تشابه طیف فرکانسی اصوات مختلف با یکدیگر، تداخل به وجود آمده و پیام از بین می رود.

حال تأثیر استفاده از سیگنال فرکانس رادیویی[1] را بر مشکلات گفته شده بررسی می کنیم. در صنعت مخابرات از امواج فرکانس بالا به عنوان موج حامل برای مدولاسیون پیام استفاده می شود. یعنی امواج پیام که دارای فرکانس کم و در نتیجه طول موج زیاد هستند را به وسیلهٔ یکی از انواع روشهای مدولاسیون، مدوله کرده و آن را بر موج حامل که دارای فرکانس زیاد و در نتیجه طول موج کم است سوار می کنیم. با توجه به کم بودن طول موج امواج فرکانس بالا (امواج حامل) طول آنتن مورد نیاز به مقدار بسیار زیادی کاهش می یابد. با توجه به وسعت پهنای باند مورد استفاده، برای جلوگیری از تداخل امواج، فرکانس موج حامل هر ایستگاه رادیویی را، با در نظر گرفتن یک ضریب اطمینان، متفاوت از فرکانس موج حامل ایستگاههای رادیویی مجاور انتخاب می کنیم. و پهنای باند هر ایستگاه رادیویی را نیز به اندازه کافی در نظر می گیریم تا نیاز به آنتنهای فراوان هم مرتفع گردد.

استفاده از سیگنالهای فرکانس بالا مزایای دیگری هم دارد از جمله: شلوغی کمتر طیف، قدرت تفکیک پذیری بهتر در کاربردهای راداری و غیره. با توجه به اشغال شدن طیفهای فرکانسی پایین، تنها انتخاب برای بسیاری از کاربردها استفاده از امواج فرکانس بالا است.

۱-٤ ضرورت انجام این پایان نامه

با توجه به مطالب گفته شده در قسمتهای پیشین، ضرورت تحقیق در مورد پیدا کردن روشهای جدید طراحی مدارات ولتاژ پایین فرکانس بالا و یا بهبود بخشیدن و بهینه کردن روشهای موجود، ضروری به نظر می رسد. امروزه استفاده از انواع وسایل و تجهیزات جدید الکترونیکی و مخابراتی چنان گسترش یافته و همچنان در حال افزودن سرعت خود است که عملاً بدون استفاده از آنها ادامه زندگی، اگر نگوییم غیر

[1] *Radio Frequency*

ممکن می شود، به جرأت می توان گفت که با مشکلات جدی روبرو می شود. در نتیجه باید به دنبال راههایی بود که به وسیله آنها بتوان این نیاز ضروری و نسبتاً جدید را به بهترین نحو مرتفع ساخت. در این پایان نامه سعی کرده ایم به معرفی روشهای موجود و پیشنهاد شده بپردازیم.

۱-۵ ساختار بندی مطالب

این پایان نامه در پنج فصل نگارش شده. در فصل اول مطالبی راجع به دلایل ضرورت تحقیق پیرامون طراحی مدارات ولتاژ پایین فرکانس بالا آورده شده است. در فصل دوم در مورد تکنیکهای طراحی مدارات آنالوگ ولتاژ پایین بحث شده و قسمتهای مختلف یک بلوک آنالوگ ولتاژ پایین آورده شده است. موضوع فصل سوم در مورد طراحی مدارات فرکانس بالا است و در فصل چهارم طراحی تقویت ولتاژ پایین فرکانس بالا مورد بررسی و تحقیق قرار گرفته است و کار انجام شده توسط ما در این فصل ارایه شده است. در فصل پنجم یا فصل آخر نتیجه گیری و پیشنهادات بیان شده است.

فصل دوم

تکنیکهای طراحی مدارات آنالوگ ولتاژ پایین

۲-۱ مقدمه :

تقاضا برای توسعه وسایل الکترونیکی کار آمدتر و موثرتر، موجب شده است صنعت الکترونیک به سمت طراحی و تولید تجهیزات با ولتاژ تغذیه پایین[۱] و در نتیجه توان مصرفی پایینتر[۲] سوق پیدا کند. همچنین وسایل الکترونیکی پزشکی نیز که در بدن انسان استفاده می شوند نیازمند تغذیه پایین هستند. مطلوب ایسنت که هم مدارهای آنالوگ و هم مدارهای دیجیتال بتوانند با این ولتاژ تغذیه پایین کار کنند. چالش اصلی این است که تولیدات جدید نه تنها باید با ولتاژ تغذیه پایین کار کنند، بلکه باید کارایی بالاتر و قیمت پایینتری هم در مقایسه با وسایل موجود داشته باشند.

در این نوشته، ما در باره نکات کلیدی طراحی مدارات آنالوگ ولتاژ پایین صحبت می کنیم. تکنولوژیها جدید تولید مدارات مجتمع *(IC)* که در آن ها ابعاد قطعات بسیار کوچکتر شده، امکان تولید قطعات با فرکانس کاری بالاتر و توان مصرفی کمتر را فراهم می کند. برای مدارات آنالوگ باید به این نکته دقت کرد که برای حفظ کردن کارایی مدار هنگام کاهش ولتاژ تغذیه مقداری جریان اضافی مورد نیاز خواهد بود. به علاوه باید به این نکته توجه کرد که در تکنولوژی زیر میکرون، به دلیل کم شدن ولتاژ شکست، نمی توان از ولتاژهایی مانند ولتاژهای مورد استفاده در تکنولوژیهای قدیمی استفاده کرد.

نکته مهم دیگر در طراحی، ناحیه کاری ترانزیستور است. برای مثال، برای ترانزیستورهای که در ناحیه وارونگی شدید کار می کنند، کار کردن مطلوب و درست مدار، مستلزم مصرف توان بیشتری است. در ضمیمه A راجع به نواحی کاری ترانزیستور توضیحات بیشتری داده شده است. طراحی بهینه شامل مصرف توان مینیمم و همچنین کمتر بودن سطح تراشه اشغال شده است. طراحان باید روشی پیدا کنند که به وسیله این روش ترانزیستور بتواند در ناحیه کاری غیر معمول[۳] کار کند. نواحی کاری وارنگی ضعیف و وارونگی شدید معمولاً مصالحه[۴] خوبی بین پاسخ فرکانسی، توان مصرفی و سطح تراشه اشغال شده ندارند. بنابراین ما باید یک مدل ترانزیستور جدید مطرح کنیم که به طراحان اجازه دهد که مداراتی با کارایی بهینه و با کمترین هزینه طراحی کنند.

---

[1] *Low Voltage*
[2] *Low Power*
[3] *non-conventional*
[4] *Trade off*