دانشکده مهندسی برق و کامپیوتر

گروه الکترونیک

پایان‌نامه

برای دریافت درجه کارشناسی ارشد در رشته برق الکترونیک

عنوان:

طراحی بلوک MDAC مناسب برای طبقه اول مبدل خط لوله ای ۱۰ بیتی با نرخ نمونه‌برداری *300MS/s* در تکنولوژی *CMOS 180nm*

استاد راهنما :

دکترضیاالدین دایی کوزه کنانی

استاد مشاور:

دکتر جعفر صبحی

پژوهشگر:

اسلام قربانی

بهمن ۹۱

نام خانوادگی دانشجو: **قربانی** نام: **اسلام**

عنوان پایان نامه:

طراحی بلوک *MDAC* مناسب برای طبقه اول مبدل خط لوله ای ۱۰ بیتی با نرخ نمونه‌برداری *300MS/s* در تکنولوژی *CMOS 180nm*

استاد راهنما: **دکتر ضیاءالدین دایی کوزه کنانی**

استاد مشاور: **دکتر جعفر صبحی**

مقطع تحصیلی: **کارشناسی ارشد** رشته: **برق** گرایش: **الکترونیک طراحی مدار** دانشگاه:**تبریز**

دانشکده: **برق و کامپیوتر** تاریخ فارغ التحصیلی: بهمن ۱۳۹۱ تعداد صفحات: ۸۶

کلید واژه ها: مبدل آنالوگ به دیجیتال، Pipeline 10-Bit، 300Ms/s، CMOS 0.18µm، MDAC ، تصحیح خطای دیجیتالی ، خطای بهره محدود

چکیده:

در این پایان نامه سیستم MDAC ای را که خطینگی لازم برای کار در طبقه اول یک مبدل آنالوگ به دیجیتال خط لوله ای را داشته باشد، طراحی شده است. ماکزیمم سرعت نمونه برداری در آن سیصد میلیون نمونه در ثانیه است و رزولوشن مبدل خط لوله ای این MDAC ده بیت می باشد. طبقه اول این مبدل دو بیت تولید خواهد کرد که نیم بیت از آن برای تصحیح خطای دیجیتالی استفاده می شود. پس MDAC مورد نظر با ساختار 1.5 بیتی طراحی شده است. همچنین خطای دیجیتالی بهره محدود تقویت کننده را با استفاده از تنظیم نسبت خازنهای فیدبک اصلاح کرده ایم. در این روش خطای بهره حلقه باز باید تغییرات محدودی داشته باشد تا خطینگی بلوک MDAC کم نشود. بنابراین طراحی تقویت کننده با خطای بهره محدود حلقه باز یکی از چالش های مورد نظر در این پایان نامه است. برای طراحی از تکنولوژی 180nm CMOS استفاده شده است که شبیه سازیهای مدار در محیط HSpice صورت گرفته است.

به نام خدا

تقدیرو تشکر

با یاد و نام خدا که هر چه داریم از اوست. خدای را شاکرم که به من توانایی تحصیل علم را داده و در این راه یارای من است. از اساتید بزرگوارو ارجمندم جناب آقای دکتر ضیا الدین کوزه کنانی و جناب آقای دکتر جعفر صبحی که با راهنمایی های ارزنده ی خود مرا در پیشبرد این پایان نامه یاری رسانده اند کمال تشکر و قدردانی را دارم و از دوستانی که با من در طی مراحل تحصیل و انجام پروژه همکاری کرده اند نهایت تشکر را دارم.

همچنین از همسر مهربان و فداکارم که همیشه مشوق اصلی من در تحصیل بوده و با صبوری تمامی سختی ها را در این مدت متحمل شده نهایت قدردانی را داشته و این پایان نامه را هر چند ناچیز تقدیم او می کنم.

فهرست مطالب

مقدمه..... ۱

فصل اول مبدل های آنالوگ به دیجیتال و پیشینه تحقیق

۱ – مبدلهای آنالوگ به دیجیتال..... ۴

۱.۱ –نمونه برداری..... ۴

۱.۱.۱ – مبدل با نرخ نمونه برداری بالا..... ۶

۲.۱.۱ – مبدل های نایکوئیستی ۶

۳.۱.۱ –کوانتیزاسیون..... ۶

۴.۱.۱ – مبدل با سرعت پایین ،دقت بالا..... ۸

۵.۱.۱ – مبدل با دقت و سرعت متوسط..... ۹

۱.۵.۱.۱ – مبدل ثبات تقریب متوالی (SAR)..... ۹

۲.۵.۱.۱ –مبدل الگوریتمی..... ۱۰

۶.۱.۱ – مبدل با سرعت بالا..... ۱۱

۱.۶.۱.۱ – مبدل flash ۱۱

۲.۱ –مشخصات استاتیکی مبدل های آنالوگ به دیجیتال..... ۱۲

۱.۲.۱ –غیر خطینگی انتگرالی (INL)..... ۱۲

۲.۲.۱ –غیر خطینگی دیفرانسیلی(DNL)..... ۱۳

۳.۱ –مشخصات دینامیکی مبدل های آنالوگ به دیجیتال..... ۱۵

فصل دوم مواد و روش ها

۲ – مبدل خط لوله ای..... ۱۹

۱.۲ –طراحی بلوک های یک مبدل خط لوله ای..... ۲۱

۱.۱.۲ –مدار نمونه گیر و نگه دارنده ورودی..... ۲۲

۲.۱.۲–مدار مبدل دیجیتال به آنالوگ چند منظوره (MDAC)..... ۲۴
۳.۱.۲–بلوک sub-ADC..... ۳۰
۲.۲–مقایسه کننده ها..... ۳۲
۱.۲.۲–مقایسه کننده های حلقه باز..... ۳۴
۲.۲.۲–مقایسه کننده با طبقه پیش تقویت کننده..... ۳۵
۳.۲.۲–مقایسه کننده های دینامیکی latch شونده..... ۳۶
۳.۲–تکنیک سوئیچ خازنی برای مدارات آنالوگ..... ۳۸
۴.۲ –نکات کلیدی برای طراحی مدارات سوئیچ خازنی با عملکرد بالا..... ۳۸
۵.۲–تقویت کننده ها در مدارات سوئیچ خازنی..... ۴۰
۱.۵.۲–ملاحظات طراحی تقویت کننده عملیاتی..... ۴۰
۲.۵.۲–تقویت کننده های عملیاتی..... ۴۰
۱.۲.۵.۲–تقویت کننده های آینه جریان..... ۴۱
۲.۲.۵.۲–تقویت کننده میلری دو طبقه..... ۴۳
۳.۲.۵.۲– تقویت کننده تلسکوپی..... ۴۴
۴.۲.۵.۲ –تقویت کننده فولدد کسکود..... ۴۶
۶.۲–پیاده سازی بلوک MDAC..... ۴۷
۷.۲– متااستابیلیتی..... ۵۴
۸.۲–سوئیچها در مدارات سوئیچ خازنی..... ۵۵
۹.۲– بررسی منابع..... ۵۷
۱.۹.۲–مرجع [28]..... ۵۷
۲.۹.۲–مرجع [29]..... ۵۹
۳.۹.۲–مرجع [30]..... ۶۱
۴.۹.۲–مرجع [31]..... ۶۳

فصل سوم نتایج و شبیه سازی

1.3-ساختار MDAC استفاده شده در طبقه اول مبدل خط لوله ای..... ۶۶

۲.۳-ایجاد سیگنال های کنترلی مدار..... ۶۷

۳.۳-طراحی تقویت کننده های عملیاتی..... ۷۱

۴.۳-تست مدارMDAC در داخل طبقه اول مبدل..... ۷۶

۵.۳-نتایج FFT خروجی مدار..... ۷۸

۳.۶-مقایسه نتایج ۸۱

فصل چهارم مراجع

مراجع..... ۸۳

فهرست شکل ها

شکل ۱.۱- مبدل آنالوگ به دیجیتال..... ۴

شکل ۲.۱ –نمونه برداری از یک سیگنال آنالوگ..... ۵

شکل 3.1 – خطای کوانتیزاسیون..... ۷

شکل 4.1- کلاسه بندی مبدلهای آنالوگ به دیجیتال..... ۷

شکل 5.1–مقایسه انواع معماری مبدلها..... ۸

شکل 6.1 –توپولوژی مبدل SAR..... ۱۰

شکل 7.1–بلوک دیاگرام مبدل cyclic..... ۱۰

شکل 8.1 –مقایسه خط کش و مبدل flash..... ۱۱

شکل 9.1–خطای آفست و خطای بهره در یک مبدل..... ۱۲

شکل 10.1–مثالی از INL وDNL..... ۱۳

شکل 1.2 –مبدل خط لوله ای..... ۱۹

شکل۲.۲ –اثرات غیرایده آل بودن در یک طبقه مبدل خط لوله ای..... ۲۱

شکل3.2–کلاک ساعت های بکاررفته در مدارات سوئیچ خازنی..... ۲۲

شکل4.2–طرح non-flipped over..... ۲۳

شکل5.2–طرح flipped over..... ۲۳

شکل 6.2- بلوک اساسی یک مبدل آنالوگ به دیجیتال خط لوله ای..... ۲۴

شکل 7.2- مدار نمونه گیر و نگه دارنده با یک خازن (a) و با دو خازن (b) ترکیب ساختار مدارات بالا(c)..... ۲۵
شکل 8.2 a- مدار سوئیچ خازنی MDAC در فاز نمونه برداری و شکل 8.2 b- فاز تقویت..... ۲۷
شکل ۹.۲- تابع انتقال یک MDAC با دقت ۱.۵ بیت در هر طبقه..... ۲۸
شکل ۱۰.۲- مدار سوئیچ خازنی MDAC با دقت ۱.۵ بیت در هر طبقه..... ۲۹
شکل ۱۱.۲-ساختار یک sub-ADC نمونه..... ۳۰
شکل ۱۲.۲- اتصال خازنی یک مقایسه کننده نمونه..... ۳۱
شکل ۱۳.۲-(a) شماتیک مدار(b) تابع انتقال ایده آل (c) تابع انتقال عملی با بهره محدود،ولتاژ آفست و نویز RMS..... ۳۳
شکل ۱۴.۲-(a) مقایسه کننده حلقه باز دو طبقه (b) مقایسه کننده حلقه باز با خروجی پوش-پول..... ۳۵
شکل ۱۵.۲-مقایسه کننده های latch شونده..... ۳۵
شکل ۱۶.۲-(a) مقایسه کننده Lewis-Gray یا مقسم مقاومتی (b) ساده شده طرح مقایسه کننده مقسم مقاومتی..... ۳۷
شکل ۱۷.۲-تقویت کننده آینه جریان..... ۴۲
شکل ۱۸.۲-تقویت کننده میلری دو طبقه..... ۴۴
شکل ۱۹.۲-تقویت کننده تلسکوپی..... ۴۵
شکل ۲۰.۲-تقویت کننده فولدد کسکود..... ۴۷
شکل ۲۱.۲-زمان نشست و نگه داشتن در یک فلیپ-فلاپ..... ۵۵
شکل ۲۲.۲-سوئیچ های ترانزیستوری MOS..... ۵۵
شکل ۲۳.۲-مفهوم کلی ساختار سوئیچ Bootstrap..... ۵۶
شکل ۲۴.۲-ساختار بلوک MDAC بکار رفته در مرجع [28]..... ۵۸
شکل ۲۵.۲-تقویت کننده بکار رفته در ساختار MDAC [28]..... ۵۹
شکل ۲۶.۲-ساختار بلوک MDAC استفاده شده در مرجع [29]..... ۶۰
شکل ۲۷.۲-تقویت کننده دو طبقه استفاده شده در MDAC [29]..... ۶۱
شکل ۲۸.۲- ساختار MDAC استفاده شده [30]..... ۶۲
شکل ۲۹.۲- تقویت کننده استفاده شده [30]..... ۶۳
شکل ۳۰.۲- ساختار MDAC بکار رفته در مبدل[31]..... ۶۴

شکل۲.۳۱- تقویت کننده استفاده شده در MDAC [31] ۶۴
شکل۱.۳- ساختار MDAC استفاده شده در مدار..... ۶۶
شکل۲.۳- سوئیچ bootstrap در ورودی مدار..... ۶۷
شکل۳.۳- مقسم ولتاژ..... ۶۸
شکل۴.۳- تابع انتقال MDAC یک و نیم بیتی..... ۶۸
شکل۵.۳- مقایسه کننده..... ۶۹
شکل۶.۳- مدار منطقی برای ایجاد کدهای کنترلی..... ۷۰
شکل۷.۳- خروجی مقایسه کننده و مدار منطقی..... ۷۰
شکل۸.۳-تقویت کننده طراحی شده شماره ۱..... ۷۲
شکل۹.۳- پاسخ فرکانسی تقویت کننده شماره ۱..... ۷۲
شکل ۱۰.۳- تقویت کننده طراحی شده شماره ۲..... ۷۳
شکل ۱۱.۳- پاسخ فرکانسی تقویت کننده شماره ۲..... ۷۳
شکل۱۲.۳- تقویت کننده طراحی شده شماره ۳..... ۷۴
شکل ۱۳.۳-پاسخ فرکانسی تقویت کننده شماره ۳..... ۷۴
شکل ۱۴.۳-ورودی سینوسی با دامنه کمتر از ولتاژ رفرنس..... ۷۶
شکل۱۵.۳-ورودی سینوسی با دامنه بیشتر از ولتاژ رفرنس..... ۷۶
شکل۱۶.۳-ورودی شیب..... ۷۷
شکل ۱۷.۳-FFT سیگنال خروجی با فرکانس ورودی ۷۳.۵۳ مگا هرتز..... ۷۸
شکل ۱۸.۳- FFTسیگنال خروجی در گوشه FF با فرکانس ورودی ۷۳.۵۳ مگا هرتز..... ۷۸
شکل۱۹.۳- FFT سیگنال خروجی در گوشه FS با فرکانس ورودی ۷۳.۵۳ مگا هرتز..... ۷۹
شکل ۲۰.۳-FFT سیگنال خروجی با فرکانس ورودی ۱۴۶.۷۷مگا هرتز..... ۷۹
شکل ۲۱.۳-FFT سیگنال خروجی در گوشه FS با فرکانس ورودی ۱۴۶.۷۷مگا هرتز..... ۸۰
شکل ۲۲.۳-FFT سیگنال خروجی در گوشه FF با فرکانس ورودی ۱۴۶.۷۷ مگا هرتز..... ۸۰

فهرست جداول

جدول ۱.۱ –کلاسه بندی مبدلها.....۸

نمودار ۱.۲– نمودار نویز حرارتی خازن در یک مبدل ۱۰ بیتی.....۴۸

جدول ۱.۳ –مقایسه تغییرات بهره تقویت کننده.....۷۵

مقدمه

انقلاب سریع تکنولوژیکی در زمینه ساخت ادوات *CMOS* با سایز کوچک ،به ما این اجازه را می دهد تا سیستم های پیچیده الکترونیکی بیشتری را در یک مدار مجتمع ایجاد کنیم .حال در این مسیر گرایش به سمت پردازش سیگنال در حوزه دیجیتالی وجود دارد. ولی اکثر سیگنالهای مورد پردازش معمولا بصورت آنالوگ در دنیای واقعی وجود دارند. اگر بخواهیم این سیگنالها را در حوزه دیجیتالی پردازش کنیم نیاز به بلوکی داریم که در بین این دو سیگنال رابط باشند. مبدلهای آنالوگ به دیجیتال[۱] (ADCs) یک سیگنال آنالوگ را به دیجیتال تبدیل می کنند. چنین سیستم هایی در رنج وسیعی کاربرد دارند که از کاربردهای مخابراتی تا تجهیزات پزشکی را شامل می شود. مبدلها در معماریها ، سایزها و سرعت های مختلفی ساخته می شوند. تقاضا برای کوچک بودن و مصرف توان کمتر این مبدلها زمینه تحقیق در تکنیک های طراحی مبدلهای آنالوگ به دیجیتال را فراهم می سازد. برای کاربردهای گفته شده مبدلهای آنالوگ به دیجیتال مختلفی با معماریهای متفاوتی ایجاد شده تا نیازمندیهای مورد نظر را برآورده سازند.از جمله آنها می توان به مبدلهایی نظیر Flash ADC، Pipeline، Two- Step ADC ، Folding Successive Approximation Register (SAR)، Delta-Sigma ADC، and Interpolating ADC Integrating ADC، اشاره کرد. در بین معماریهای مختلف ، مبدل آنالوگ به دیجیتال خط لوله ای[۲] به خاطر دقت و سرعت نسبتاً بالا و مصرف توان مناسب مورد توجه طراحان می باشد. مبدل خط لوله ای در مواردی نظیر سیستم های ویدیوئی با کیفیت بالا ،سیستم های تبادل دیتا با سرعت های بالا ،سیستم های مخابراتی دیجیتالی کاربرد دارد که هر دو فاکتور سرعت و دقت در این سیستم ها مسئله اساسی می باشد.[۱۰]

یکی از مهمترین بلوکهای مبدل خط لوله ای، بلوک MDAC [۳] است که بصورت یک مدار سوئیچ خازنی پیاده سازی می شود. در داخل این بلوک از یک تقویت کننده نمونه بردار و نگهدارنده[۴]،یک مدار sub-DAC (که سیگنال دیجیتال را به آنالوگ تبدیل می کند.) و تفریق کننده که همراه با یک تقویت کننده در داخل هر طبقه مبدل ایجاد شده است. به کل بلوک پیاده

[۱] Analog to Digital Convertor

[۲] Pipeline

[۳] Multiplying Digital to Analog Convertor

[۴] Sample and Hold Amplifier

سازی شده توسط مدارات سوئیچ خازنی مبدل آنالوگ به دیجیتال چندگانه(MDAC) گفته می شود. بنابراین برای ساخت هر طبقه از مبدل خط لوله ای تنها به دو بلوک MDAC وsub-ADC نیاز داریم.

در این پروژه سعی بر آن داشتیم که یک بلوک MDAC مناسب برای طبقه اول مبدل خط لوله ای با نرخ نمونه برداری ۳۰۰ MS/s طراحی کنیم که شامل طراحی یک تقویت کننده مناسب با تغییرات بهره ی کم ،طراحی مدار سوئیچ خازنی مناسب با توان تلفاتی و اعوجاج کم ،طراحی سوئیچ های مناسب و.. میشود.

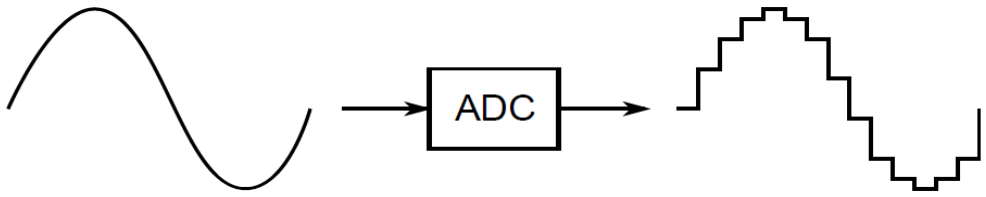
برای پیاده سازی و تست بلوک MDAC ، بطوریکه قابل استفاده در داخل یک طبقه مبدل خط لوله ای باشد و ازحالت ایده آل به سمت جواب واقعی پیش بریم ما مجبور به طراحی بلوک sub-ADC شدیم. که این دو طبقه در کنار یکدیگرطبقه اول یک مبدل خط لوله ای را تشکیل می دهد. برای طراحی بلوک sub-ADC نیاز به طراحی مقایسه کننده هایی داشتیم که از خروجی این مقایسه کننده ها در بلوک MDAC استفاده کنیم.

فصل اول

مبدلهای آنالوگ به دیجیتال و پیشینه تحقیق

۱- مبدلهای آنالوگ به دیجیتال

مبدلهای آنالوگ به دیجیتال (ADCs) پلی بین سیگنالهای آنالوگ در دنیای واقعی و دنیای سیگنالهای دیجیتال و پردازش دیتا می باشند. شکل۱.۱ مفهوم اصلی مبدل آنالوگ به دیجیتال را نشان می دهد که در آن سیگنال پیوسته آنالوگ ورودی به سیگنال گسسته در خروجی تبدیل شده است که این سیگنال خروجی را می توان توسط سیستم های دیجیتال مانند پروسسورها یا سیستم های دیجیتالی دیگر پردازش کرد.



شکل ۱.۱- مبدل آنالوگ به دیجیتال

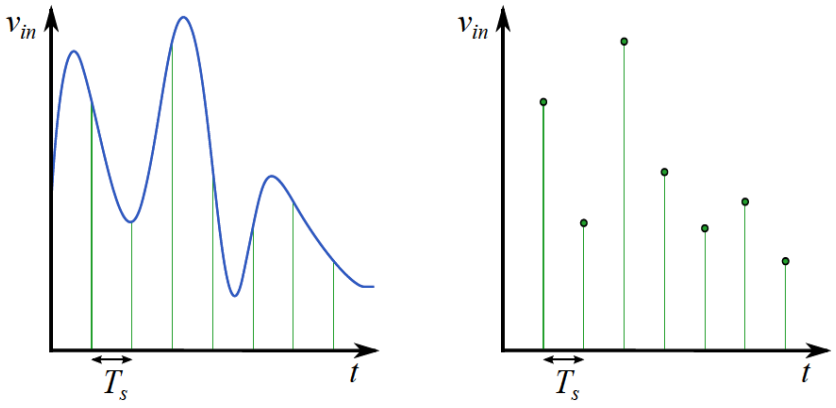
رشد سریع سیستم های دیجیتالی، باعث شده تا بیشتر سیستم های پردازش بصورت دیجیتال پیاده سازی شوند. در این پیاده سازی ها اندازه سیستم های پردازش کوچک می شوند و در نتیجه تعداد گیت های منطقی پردازش در واحد سطح افزایش می یابد همچنین این پیاده سازی ها باعث کاهش مصرف توان در سیستم ها می شوند. پردازش سیگنال در حوزه دیجیتال انعطاف بیشتری دارد. برای دستیابی به چنین مزیت هایی در سیستم های دیجیتال سیگنال های آنالوگ در دنیای واقعی باید به سیگنال دیجیتال تبدیل شوند. مبدلهای آنالوگ به دیجیتال این نیاز را مرتفع می سازند.

چنین مبدلهایی بنا به نیازمندیهای ما با معماریهای مختلفی قابل ساخت هستند. بعضی از این معماریها شامل سیستم های کالیبراسیون نیز هستند تا عملکرد کلی مبدل را بهبود دهند. بعضی از مبدلها دارای سرعت بالا ، بعضی دیگر دارای دقت بالا می باشند.

۱.۱-نمونه برداری

یکی از بنیادی ترین اجزاء مبدلهای آنالوگ به دیجیتال، قسمت نمونه برداری می باشد. با توجه به اینکه سیگنال پیوسته آنالوگ باید به سیگنال ای گسسته تبدیل شود بنابراین سیگنال آنالوگ باید نسبت به زمان نمونه برداری شود. شکل ۱.۲a یک سیگنال آنالوگ را که در زمانهای T_s نمونه برداری شده است را نشان می دهد. نمونه برداری در زمانهای مساوی T_s معادل با فرکانس نمونه برداری برابر با f_s می باشد. در حالت ایده آل ورودی نمونه برداری شده بصورت یک سری تابع ایمپالس در می

آید که در شکل۱.۲b نشان داده شده است. این توابع ایمپالس با فاصله های زمانی T_s از هم قرار دارند و مقدار آنها برابر با مقدار تابع ورودی در زمان nT_s میباشد که n یک عدد صحیح است.



a ۲.۱ سیگنال پیوسته در زمان b ۲.۱ سیگنال گسسته در زمان

شکل ۲.۱ – نمونه برداری از یک سیگنال آنالوگ

برای اینکه ما مطمئن باشیم از سیگنال نمونه برداری شده اطلاعاتی از بین نمی رود و همچنین از طرف دیگر از پدیده همپوشانی[۱] جلوگیری شود، انتخاب فرکانس نمونه برداری بر اساس قضیه Nyquist - Shannon انجام میشود که بیان می کند اگر فرکانس نمونه برداری بصورت زیر باشد[۱۶]:

$$f_s > B_{signal} \qquad ۱.۱$$

سیگنال ورودی بصورت کامل پوشش داده می شود. رفتار گسسته سیگنال خروجی باعث ایجاد خطای کوانتیزاسیون می شود که در ادامه بررسی خواهد شد.

مبدلهای آنالوگ به دیجیتال بنا به نرخ نمونه برداری آنها به دو دسته عمده تقسیم میشوند:

مبدل با نرخ نمونه برداری بالا[۲]

مبدل های نایکوئیستی

[۱] Aliasing

[۲] Over sampling

۱.۱.۱ – مبدل با نرخ نمونه برداری بالا

این مبدلها با نرخ بالاتر از نرخ نایکوئیست طراحی میشوند. این نرخ نمونه برداری بالا باعث بزرگتر شدن طیف سیگنال میشود که در حالت ایده آل از همپوشانی نمونه ها جلوگیری بعمل می آید. اینگونه مبدلها هنگامی که دقت بالا مورد نیاز است و می خواهیم اثرات همپوشانی را در مدار کم کنیم بکار می روند[۱۶] و نمونه آن سیگنالهای باند محدود مثل موزیک میباشد. در اینگونه مبدلها بده بستان برای دقت بالا بازده کمی دارد و برای عملکرد خود نیاز به تعداد زیادی نمونه از سیگنال ورودی دارند.

۲.۱.۱ – مبدل های نایکوئیستی

اینگونه مبدلها می توانند سیگنال ورودی را تا فرکانسی برابر نصف فرکانس نمونه برداری مورد پردازش قرار دهند. دلیل این مقدار بنا به قضیه نایکوئیست است که بیان می کند فرکانس نمونه برداری حداقل باید دو برابر فرکانس سیگنال ورودی باشد تا بتوان اطلاعات سیگنال را بازیابی کرد:

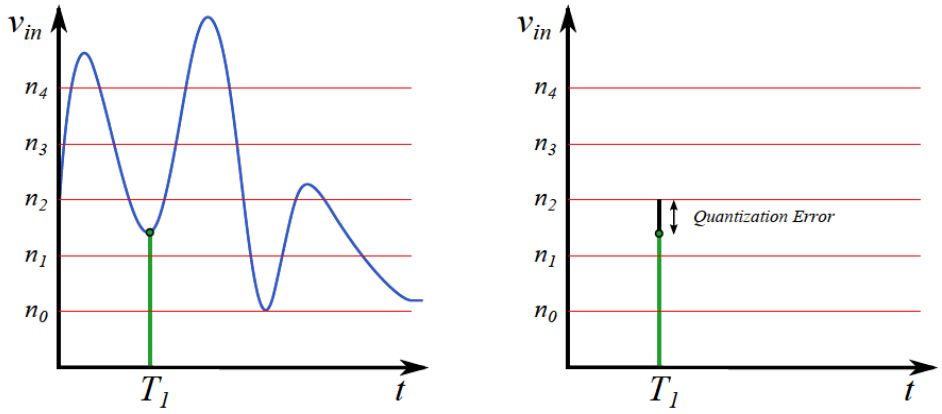
$$f_s = 2 * bandwidth(input\ \ signal) \qquad ۲.۱$$

این مبدلها بازده بهتری نسبت به مبدلهای دیگر دارند، بده بستان ایجاد شده برای ایجاد سرعت در این مبدلها باعث کم شدن دقت میشود. بعضی از مبدلهای نایکوئیستی سرعت بالایی دارند ولی دقت آنها در سطح متوسط و پایین است. از جمله این مبدلها، مبدلهای flash وخط لوله ای هستند. تعدادی دیگر برای حد متوسط در سرعت و دقت طراحی میشوند که مبدل SAR(successive approximation register) ومبدل cyclic از آن جمله می باشند.

۳.۱.۱ –کوانتیزاسیون [۱]

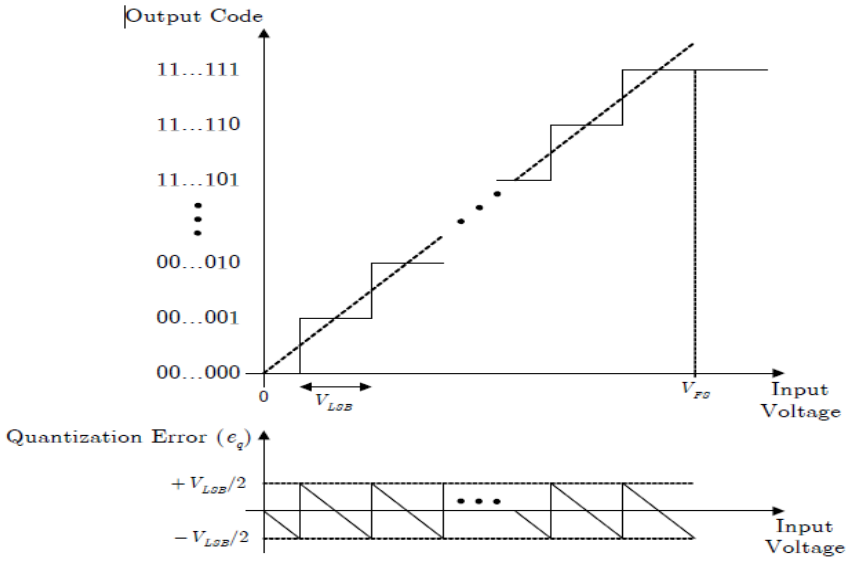
عمل کوانتیزاسیون یا گسسته سازی برای مبدلهای آنالوگ به دیجیتال الزامی است. کوانتیزاسیون مقدار دهی به یک سیگنال گسسته ایجاد شده از سیگنال پیوسته است که این مقادیر دارای رنج مشخصی میباشند و این خود باعث ایجاد خطای کوانتیزاسیون میشود. خطای کوانتیزاسیون اختلاف بین مقدار کوانتیزه شده با مقدار واقعی سیگنال آنالوگ میباشد. در شکل ۱.۳a سیگنال ورودی مشخص است اگر در زمان T۱ نمونه برداری انجام شود این مقدار در شکل ۱.۳b به مقدار n۲ کوانتیزه میشود. و در شکل مشخص است که اختلاف بین این دو مقدار بیانگر خطای کوانتیزاسیون میباشد.

[۱] quantization



شکل ۳.۱ – خطای کوانتیزاسیون

اگر تابع انتقال یک مبدل آنالوگ به دیجیتال ایده آل بصورت شکل زیر باشد خطای کوانتیزاسیون چنین سیستمی نشان داده شده است.



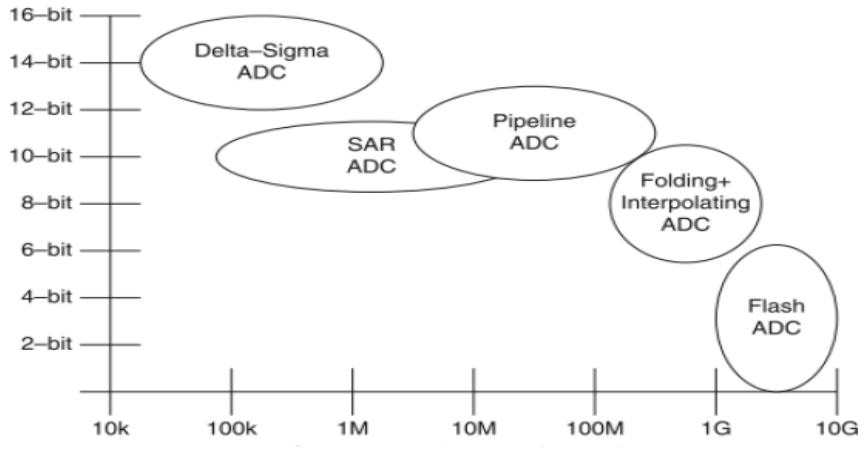
۴.۱– کلاسه بندی مبدلهای آنالوگ به دیجیتال

مبدلهای آنالوگ به دیجیتال اغلب به سه دسته عمده از نظر سرعت و دقت تقسیم میشوند. جدول ۱.۱ این دسته بندی را نشان می دهد.

Low Speed, High Accuracy	Medium Speed , Medium Accuracy	High Speed, Low Accuracy
Interpolating	Successive Approximation Register	Flash
Oversampling	Algorithmic	Two-Step
		Pipeline
		Time-Interleaved

جدول ۱.۱ –کلاسه بندی مبدلها

انتخاب نوع معماری مبدل با توجه به نرخ نمونه برداری و رنج دقت آنها از روی شکل زیر می تواند انجام گیرد.



شکل ۵.۱–مقایسه انواع معماری مبدلها

۴.۱.۱– مبدل با سرعت پایین ،دقت بالا

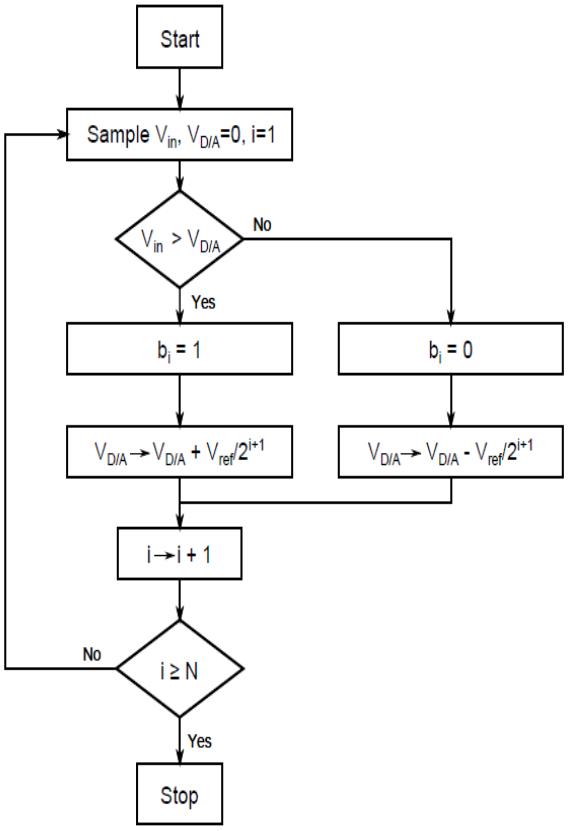
بعضی از طرح ها برای سرعت پایین و دقت بالا ایجاد شده اند که از جمله آنها Integrating ADC و مبدل سیگما–دلتا را می توان نام برد. مبدلهای Integrating کند هستند و زمان تبدیل آنها متناسب با ولتاژ ورودی است. در حالت کلی چنین مبدلهایی برای N بیت دقت نیاز به تعداد 2^N سیکل از کلاک ساعت نیاز دارد. یعنی هر چقدر دقت بالاتر رود زمان زیادی برای ایجاد خروجی لازم است.

۵.۱.۱ – مبدل با دقت و سرعت متوسط

تعدادی از مبدلها برای دقت ها و سرعت های متوسط طراحی می شوند که از جمله آنها مبدل SAR و Cyclic را می توان نام برد.

۱.۵.۱.۱ – مبدل ثبات تقریب متوالی [۱] (SAR)

معماری مبدل SAR معمولا همانند الگوریتم باینری می باشد، یک قیاس معمولی برای چنین الگوریتمی مثل جستجوی یک صفحه از داخل یک کتاب است. در این حالت جستجوگر از صفحه درست اطلاعی ندارد و فقط با طرح سوال که جواب آن بله یا خیر است به صفحه مورد نظر می رسد. ابتدا وسط کتاب انتخاب شده و سوال میشود که آیا عدد صفحه موردنظر بیشتر از عدد صفحه است یا نه؟ و پس از شنیدن جواب قسمت موردنظر دوباره نصف شده و سوال تکرار میشود. تصمیم گیری برای مبدل SAR در شکل زیر بصورت الگوریتمی آمده است.



[۱] Successive approximation register