دانشکده مهندسی
گروه برق

بهینه سازی طراحی مدارات مجتمع آنالوگ ولتاژ پائین با توان مصرفی کم بوسیله الگوریتم های ژنتیک چند هدفه

سمانه بابایان مشهدی

ارائه شده جهت اخذ درجه کارشناسی ارشد
رشته مهندسی برق-گرایش الکترونیک

اساتید راهنما:
دکتر محمد میمندی نژاد-دکترخلیل مافی نژاد

شهریور ماه ۱۳۸۷

Ferdowsi University
of Mashhad

Optimizing the Design of Low-voltage and Low-Power Analog Integrated Circuits using Multi-objective Genetic algorithms

By:

S.Babayan Mashhadi

Adviser Professors:

Dr. M. Maymandi-Nejad, Dr. Kh. Mafi-Nejad

A dissertation submitted in partial fulfillment of the requirements

For the degree of ***Master of Science*** in Electrical Engineering

In the graduate division

Of the

Ferdowsi University of Mashhad

September 2008

چکیده

امروزه، با پیشرفت تکنولوژی ساخت نیمه هادی ها و گسترش مدارات الکترونیکی کم مصرف، قابل حمل و پر سرعت، طراحی مدارات مجتمع آنالوگ و مبدل داده از پیچیدگی و دشواری خاصی برخوردار شده است. از این روست که در سالهای اخیر تحقیقات زیادی در زمینه اتوماسیون طراحی این گونه مدارات صورت گرفته است تا با استفاده از ابزارهای طراحی هوشمند و توانمند، مدت زمان اختصاص داده شده به طراحی را تا زمان ساخت تراشه نهایی (Time-to-Market) کاهش داده و به مداراتی با قابلیت اعتماد بالا، دقت و پایداری مطلوب دست یابیم. تاکنون، روشهای بهینه سازی متعددی توسط طراحان به کار گرفته شده-اند. بسیاری از ابزارهای طراحی که تا به امروز مورد استفاده طراحان قرار گرفته اند بر مبنای روشهای گرادیان یا الگوریتم های ساده عمل می نمایند که برای طراحی مدارات پیشرفته امروزی با مشخصات متنوع و بعضاً در تعارض با یکدیگر مناسب نمی-باشند. امروزه، توجه بسیاری از طراحان در زمینه‌های گوناگون مهندسی به استفاده از الگوریتم های ژنتیک چند هدفه معطوف شده است. طبق مطالعاتی که در زمینه الگوریتم های ژنتیک چند هدفه صورت گرفته است، الگوریتم سریع NSGA-II که در سال ۲۰۰۲ توسط دب معرفی شده است، یکی از سریع ترین و توانمند ترین الگوریتم های تکاملی می باشد که نسبت به سایر روشها از پیچیدگی عملیاتی کمتری برخوردار بوده و با استفاده ازاصل عدم غلبه کردن (*Non-Domination*) و محاسبه فاصله ازدحام نقاط بهینه پرتو را به دست می دهد که از گستردگی مطلوبی در حوزه تغییرات توابع هدف برخوردارند و به طراح، آزادی انتخاب طراحی مورد نظر خود را از میان طراحی های بهینه شده می دهد.

در این پروژه، از الگوریتم *NSGA-II* در طراحی مدارات *OTA* ولتاژپایین و کم مصرف بهره گرفته شده است. در طراحی این مدارات از روشهای تحریک بدنه و *DTMOS* جهت سوئینگ ورودی و خروجی *rail-to-rail*، روش شیفت سطح ولتاژ و سایر روشهای طراحی ولتاژ پایین بهره گرفته شده است. کلیه ترانزیستورها نیز در ناحیه زیرآستانه بایاس گردیده اند تا مینیمم توان مصرفی حاصل شود. نتایج حاصل از بهینه سازی سه هدفه و دو هدفه مدارات فوق، در مقایسه با مشخصات مداری ذکر شده در چندین مقاله معتبر که به طراحی مدارات *OTA* فوق پرداخته بودند، بیش از پیش توانمندی این الگوریتم را در طراحی مدارات مجتمع آنالوگ و دستیابی به آشکار می سازد. در نهایت، مقایسه‌ای نیزمیان دو روش *NSGA-II* و *WSGA* انجام شده است که برتری و سرعت عملکرد *NSGA-II* را در بهینه سازی چند هدفه مسائل طراحی به نمایش می گذارد.

فهرست مطالب

فهرست شکل ها.....د
فهرست جداول.....ز
فهرست علایم.....ح

فصل اول

پیش گفتار

۱-۱- مقدمه.....۱
۱-۲- ساختار پایان نامه.....۵

فصل دوم

روش های بهینه سازی

۲-۱- مقدمه.....۷
۲-۲- روش های ریاضی.....۹
۲-۳- روش های تصادفی (ابتکاری).....۱۰
۲-۳-۱- روش بازپخت شبیه سازی شده (SA).....۱۱
۲-۳-۲- الگوریتم های تکاملی.....۱۲
۲-۳-۲-۱-الگوریتم ژنتیک.....۱۳
۲-٤- جمع بندی.....۱۵

فصل سوم

الگوریتم ژنتیک و بهینه سازی چند هدفه

۳-۱- مقدمه ۱٦
۳-۱-۲- مقایسه الگوریتم ژنتیک با روشهای بهینه سازی گرادیان.....۱۸

۳-۲- عملگرهای ژنتیکی..... ۲۰
۳-۳- شرایط توقف..... ۳۰
۳-٤- بهینه سازی چند هدفه..... ۳۱
۳-٤-۱-مقدمه..... ۳۱
۳-٤-۲- بیان مفاهیم بهینه سازی تابع چند هدفی..... ۳۳
۳-۵- روش های کلاسیک در بهینه سازی چند هدفه..... ۳٦
۳-۵-۱- روش حاصل از جمع وزنی توابع هدف..... ۳٦
۳-۵-۲- روش معیار سراسری..... ۳۷
۳-٦- بهینه سازی چند هدفه با استفاده از الگوریتم تکاملی..... ۳۷
۳-٦-۱- ارزیابی و اختصاص برازندگی..... ۳۸
۳-٦-۲- روش VEGA ۳۹
۳-٦-۳- روش NSGA ۳۹
۳-٦-٤- روش NSGA-II ٤۲
۳-۷- اعتبار دادن به الگوریتم های ژنتیک..... ٤٦
۳-۷-۱- بررسی صحت عملکرد کد WSGA ٤۷
۳-۷-۲- بررسی صحت عملکرد کد NSGA-II (روش اول)..... ٤۹
۳-۷-۳- بررسی صحت عملکرد کد NSGA-II (روش دوم)..... ۵۰
۳-۸- جمع بندی..... ۵۱

فصل چهارم

بهینه سازی طراحی مدارات OTA ولتاژ پایین با توان مصرفی کم با استفاده از NSGA-II

٤-۱- مقدمه..... ۵۲
٤-۲- موانع و مشکلات طراحی مدارهای آنالوگ ولتاژ پائین با توان مصرفی کم..... ۵۳
٤-۳- روش های طراحی مدارات آنالوگ ولتاژ پائین و توان مصرفی اندک..... ۵۵
٤-۳-۱- استفاده از تکنیک اعمال سیگنال به بدنه ترانزیستور (BD)..... ۵٦
٤-۳-۲- استفاده از تکنیک اعمال سیگنال به بدنه و گیت ترانزیستور(DTMOS)..... ۵۷
٤-۳-۳- تکنیک استفاده از ترانزیستورهایی با گیت شناور..... ٦۰

٤-٣-٤- تکنیک Self-Cascode ٦١
٤-٣-٥- روش شیفت سطح ولتاژ (Level-Shifting) ٦٢
٤-٣-٦- استفاده از تکنیک بایاس ترانزیستورها در ناحیه زیر آستانه ٦٣
٤-٣-٧- طراحی مدارات در وضعیت جریان ٦٤
٤-٤- اصول بهینه سازی طراحی مدارات ولتاژ پایین OTA با استفاده از NSGA-II ٦٥
٤-٥- بهینه سازی مدار Sub-threshold OTA طراحی شده در ٠/٦ ولت با توان مصرفی 550 nW ٧١
٤-٥-١- ساختار مدار Sub-threshold OTA ٧٢
٤-٥-٢- نتایج حاصل از شبیه سازی و ساخت OTA در مرجع [٥] ٧٥
٤-٥-٣- بهینه سازی طراحی مدار ultra-low Voltage OTA توسط NSGA-II ٧٦
٤-٦- طراحی و بهینه سازی مدار DTMOS-Based OTA در ٠/٥ ولت ٨٧
٤-٦-١- بهینه سازی مدار Sub-threshold DTMOS-Based OTA ٨٩
٤-٧- بهینه سازی طراحی مدار Body-driven OTA در ٠/٥ ولت ٩٣
٤-٧-١ ساختار مدار OTA ٩٣
٤-٧-٢-بهینه سازی مدار OTA با استفاده از NSGA-II ٩٦
٤-٨- مقایسه نتایج حاصل از بهینه سازی به کمک NSGA-II و روش WSGA ٩٨
٤-٩- جمع بندی ١٠١

فصل پنجم

نتیجه گیری و کارهای پیشنهادی

٥-١- مقدمه ١٠٣
٥-٢- کارهای پیشنهادی ١٠٤

مراجع ١٠٥

فهرست شکل ها

۲-۱	مراحل اجرای عملیات بهینه سازی توسط الگوریتم ژنتیک	۱٤
۳-۱	نمایی از شکل یک کروموزوم بکار گرفته شده در الگوریتم ژنتیک	۲۰
۳-۲	نمونه‌ای از انتخاب بوسیله گردونه شانس	۲٤
۳-۳	ترکیب یک نقطه ای	۲٦
۳-٤	ترکیب چند نقطه‌ای	۲۷
۳-٥	اعمال عملگر جهش در یک کروموزوم دودویی	۲۹
۳-٦	شرایط پایان یافتن عملیات تولید نسل	۳۱
۳-۷	مجموعه نقاط Pareto به صورت یک منحنی	۳٥
۳-۸	مجموعه نقاط Pareto بین x=0,2	۳٥
۳-۹	مفهموم در روش NSGA	٤۱
۳-۱۰	نحوه رتبه بندی (جبهه بندی) نقاط در روش NSGA-II	٤۳
۳-۱۱	محاسبه فاصله ازدحام	٤٤
۳-۱۲	مقایسه فاصله ازدحام نقاط A,B	٤٥
۳-۱۳	فلوچارت مراحل NSGA-II	٤۷
۳-۱٤	فضای حل و نقاط تولید شده در روش WSGA	٤۸
۳-۱٥	نمودار همگرایی و میانگین اعداد تولیدی در روش WSGA	٤۸
۳-۱٦	نقاط بهینه پرتو در روش اول NSGA-II	٤۹
۳-۱۷	فضای حل مسئله در روش اول NSGA-II	٥۰
۳-۱۸	نمودار تابع g(x)	٥۰
۳-۱۹	منحنی نقاط بهینه پرتو	٥۱
٤-۱	نحوه اعمال سیگنال به گیت و بدنه ترانزیستور	٥۷
٤-۲	رسم مشخصه جریان سورس ترانزیستور DTMOS به ازای تغییرات Vsg درVsd متفاوت	٥۹
٤-۳	رسم مشخصه جریان سورس ترانزیستور PMOS برحسب Vsg در آرایش DTMOS وBTMOS و بر حسب Vsb در BDMOS	٦۰
٤-٤	ساختار Self-Cascode	٦۲
٤-٥	روش شیفت سطح ولتاژ	٦۲

٤-٦ فلوچارت مراحل اجرای بهینه سازی طراحی مدارات ٦٦
٤-٧ نمونه ای از یک کروموزوم (یک فرد از جمعیت) ٦٧
٤-٨ تقویت کننده عملیاتی هدایت انتقالی (OTA) با جبران سازی میلر ٧٣
٤-٩ نقاط بهینه پرتو حاصل از ٢٠٠ تولید نسل و جمعیت ٣٠ نفر در گوشه TT و دمای ٢٥ درجه ٧٧
٤-١٠ نقاط بهینه پرتو (دوایر قرمز رنگ) در میان کل فضای طراحی ٧٧
٤-١١ نمودار بود اندازه و فاز مدار OTA طراحی شده توسط NSGA-II ٨١
٤-١٢ مشخصه خروجی بر حسب ورودی در OTA طراحی شده توسط NSGA-II ٨١
٤-١٣ پاسخ پله OTA در آرایش بافر ولتاژ ٨١
٤-١٤ روند بهبود توابع برازندگی با افزایش تعداد نسل ها ٨٢
٤-١٥ نقاط بهینه پرتو برای بهینه سازی دوهدفه بهره DC و پهنای باند ٨٣
٤-١٦ نقاط بهینه پرتو در میان فضای طراحی در بهینه سازی دوهدفه بهره و پهنای باند ٨٣
٤-١٧ نقاط بهینه پرتو برای بهینه سازی دوهدفه بهره DC و کل توان مصرفی ٨٥
٤-١٨ نقاط بهینه پرتو در میان فضای طراحی در بهینه سازی دوهدفه بهره و کل توان مصرفی ٨٥
٤-١٩ نقاط بهینه پرتو برای بهینه سازی دوهدفه پهنای باند و کل توان مصرفی ٨٦
٤-٢٠ نقاط بهینه پرتو در میان فضای طراحی در بهینه سازی دوهدفه پهنای باند و کل توان مصرفی ٨٦
٤-٢١ نقاط بهینه پرتو برای بهینه سازی دوهدفه ولتاژ نویز ارجاع داده شده به ورودی و کل توان مصرفی ٨٦
٤-٢٢ نقاط بهینه پرتو برای بهینه سازی آهنگ تغییرات خروجی و کل توان مصرفی ٨٧
٤-٢٣ نقاط بهینه پرتو حاصل از ٢٠٠ تولید نسل در گوشه های مختلف ساخت و دمای نرمال ٨٧
٤-٢٤ شماتیک مدار ultra-LV OTA با استفاده از DTMOS ٨٨
٤-٢٥ مدار معادل سیگنال کوچک شکل ٤-٢٤ ٨٩
٤-٢٦ نقاط بهینه پرتو حاصل از ٢٠٠ تولید نسل و جمعیت ٣٠ نفر در گوشه *TT* و دمای ٢٥ درجه ٩٠
٤-٢٧ نقاط بهینه پرتو حاصل از ٢٠٠ تولید نسل و جمعیت ٣٠ نفر درمیان فضای طراحی ٩٠
٤-٢٨ نمودار بود مدار DTMOS-Based OTA ٩١
٤-٢٩ مشخصه خروجی بر حسب ورودی مدار *OTA* طراحی شده در ٠/٥ ولت ٩١
٤-٣٠ بهینه سازی دو هدفه ٩٣
٤-٣١ شماتیک مدار OTA تمام تفاضلی و ولتاژ پایین با استفاده ازLCMFB ٩٥
٤-٣٢ شماتیک مداردو طبقه *OTA* تمام تفاضلی و ولتاژ پایین با جبران سازی میلر [٦] ٩٥
٤-٣٣ نقاط بهینه پرتو حاصل از ١٠٠ تولید نسل و جمعیت ٣٠ نفر در گوشه *TT* و دمای ٢٥ درجه ٩٦
٤-٣٤ نقاط بهینه پرتو حاصل از ١٠٠ تولید نسل و جمعیت ٣٠ نفر درمیان فضای طراحی ٩٦

٤-٣٥ نمودار بود مدار BD OTA ٩٩
٤-٣٦ مقایسه نتایج حاصل از بهینه سازی دو هدفه NSGA-II و WSGA ١٠١

فهرست جداول

۳-۱	مقایسه نتایج روش جبری و الگوریتم ژنتیک	٤٨
٤-۱	مشخصات عملگرهای به کار رفته در NSGA-II	۷۱
٤-۲	نتایج شبیه سازی و ساخت مدار[۵]	۷۵
٤-۳	مقادیر طراحی شده مدار[۵]	۷۵
٤-٤	نمونه ای از اطلاعات حاصله از NSGA-II در تعدادی از نقاط بهینه پرتو	۷۸
٤-۵	مقادیر پارامترهای طراحی شده در نقاط بهینه پرتو ذکرشده در جدول ٤-٤	۷۹
٤-٦	مشخصات مدارات طراحی شده در مرجع [۵] و NSGA-II	۷۹
٤-۷	مقادیر طراحی شده مدار شکل ٤-۸ توسط NSGA-II در نقطه بهینه پرتوذکرشده در جدول ٤-٦	۸۰
٤-۸	مقادیر پارامترهای طراحی شده توسط NSGA-II در یکی از نقاط بهینه پرتو	۹۰
٤-۹	مشخصات حاصله از طراحی مدارات OTA با استفاده از NSGA-II و مقایسه با مرجع [۵]	۹۲
٤-۱۰	مقادیر پارامترهای مورد استفاده در طراحی OTA [٦]	۹۵
٤-۱۱	مقادیر پارامترهای طراحی شده توسط NSGA-II در یکی از نقاط بهینه پرتو	۹۷
٤-۱۲	مشخصات اصلی BD OTA	۹۷
٤-۱۳	مقادیر توابع هدف حاصله از بهینه سازی NSGA-II در گوشه های مختلف ساخت و دما	۹۸
٤-۱٤	عملگرهای ژنتیکی و پارامترهای به کار رفته در روش WSGA	۱۰۰
٤-۱۵	مقادیر به دست آمده در بهینه سازی WSGA با ضرایب وزنی متفاوت	۱۰۱

فهرست نشانه ها

شاخص توزیع هم گذری	η_c
شاخص توزیع جهش	η_m
ضریب احتمال هم گذری	P_c
ضریب احتمال جهش	P_m
عدد تصادفی بین (۰-۱)	r
حد پایین والد برای متغیر k-ام در الگوریتم ژنتیک	p_k^l
حد بالای والد برای متغیر k-ام در الگوریتم ژنتیک	p_k^u
عدد نسل فعلی	$\mathrm{C_{gen}}$
ضرایب وزنی توابع هدف	w_k
بزرگترین فاصله اشتراکی دو نقطه	σ_{shared}
فاصله اقلیدسی بین نقطه i و j	$\mathrm{d_{ij}}$
بزرگترین مقدار بدست آمده برای تابع هدف k - ام در یک جبهه	$z_k^{\max}$
کمترین مقدار بدست آمده برای تابع هدف k - ام در یک جبهه	$z_k^{\min}$
فاصله ازدحام برای نقطه i- ام از تابع هدف k - ام	$cd_k\left(x_{[i,k]}\right)$

فصل اول

پیش گفتار

۱-۱- مقدمه

طراحی مدارات آنالوگ و مبدل داده[1] در سیستم های مدار مجتمع (SOC^2) غالباً بخش عمده ای از کل مدت زمان اختصاص داده شده به طراحی کل سیستم را به خود اختصاص می دهد و از پیچیدگی و دشواری خاصی برخوردار است. خصوصاً با روند پیشرفت تکنولوژی ساخت ترانزیستورها در جهت کاهش هر چه بیشتر طول کانال آنها و اهمیت پیدا کردن بسیاری از اثرات مرتبه دوم[3] در طراحی و لذا عدم وجود معادلات دقیق برای توصیف پاسخ مدار نسبت به پارامترهای طراحی، بر پیچیدگی و دشواری طراحی این گونه مدارات افزوده شده است.

به طور کلی، طراحی مدارات آنالوگ شامل دو مرحله است. مرحله اول مربوط به انتخاب توپولوژی مدار به گونه ای است که پتانسیل لازم جهت برآورده ساختن مقتضیات طراحی را دارا باشد. مرحله دوم، که غالباً بخش عمده ای از زمان طراحی را به خود اختصاص می دهد، مربوط به تعیین پارامترهای طراحی مدار (به عنوان مثال، سایز ترانزیستورها و مقادیر عناصر) می باشد به گونه ای که مشخصات موردنظر طراح حاصل شوند. در روشهای طراحی کلاسیک که بر مبنای اصول تقریبی[4] می باشند، یافتن مقادیر این پارامترها مستلزم انجام

[1] Mixed-Signal
[2] System On Chip
[3] Second-order effects
[4] Approximation-Based Principles

چندین بار سعی و خطا[1] و در نهایت صرف وقت قابل توجهی زمان برای یافتن پاسخ مناسب مدار می باشد. ضمن آنکه استفاده از این روش در طراحی مدارات پیشرفته ای که بایستی در گوشه های مختلف ساخت و دما به درستی عمل نمایند، عملاً غیر کاربردی خواهد بود. لذا استفاده از ابزارهای توانمند طراحی اتوماتیک (*CAD*[2]) در این زمینه می توان به کاهش قابل توجه مدت زمان طراحی مدارات، یا به عبارتی دیگر کاهش زمان مورد نیاز برای ارائه چیپ به مرحله ساخت[3] بینجامد، ضمن آنکه پاسخ های قابل قبول و با دقتی را ارائه دهد. با وجود آنکه نرم افزارهای طراحی اتوماتیک بسیاری در زمینه طراحی مدارات دیجیتالی وجود دارد، اما در زمینه طراحی مدارات آنالوگ و مبدل داده، غالباً طراحان به پشتوانه تجربه و علم خود به طراحی این گونه مدارات پرداخته اند و در مقایسه با مدارات دیجیتالی پژوهش های کمتری در زمینه اتوماتیک کردن طراحی این مدارات صورت گرفته است و شاید مهمترین دلیل این امر، پیچیدگی ها و دشواری های خاص طراحی این گونه مدارات بوده است.

در سالهای اخیر، در راستای گسترش طراحی اتوماتیک مدارات آنالوگ (DAAC[4]) روشهای طراحی بسیاری مورد استفاده قرار گرفته است. در کلیه این روشها، مسأله طراحی به عنوان یک مسأله بهینه سازی کلی تبدیل[5] می شود که به جستجوی پاسخ (هایی) از مدار می پردازند که اهداف طراحی مورد نظر را ماکزیمم یا مینیمم نمایند. روشهای پیشین طراحی مدارات آنالوگ، غالباً بر مبنای روشهای جستجو گرادیان[6] عمل می-نمودند. مشکلاتی که این روشها به همراه دارند عبارتند از نیاز به حدس اولیه، گیر کردن در نقاط مینیمم محلی[7] و اعلام آن به عنوان نتیجه نهایی به جای یافتن مینیمم کلی مسأله و مشکلات کار با متغیرهای گسسته و قیود غیر خطی [۳۳]. روشهای کاربردی عمده ای که در طراحی مدارات آنالوگ به کار می روند و جزء روشهای تکاملی[8] محسوب می شوند عبارتند از: الگوریتم های ژنتیک (*GA*[9]) [۱]، [۲]، برنامه نویسی ژنتیک (*GP*[1]) [۷] و

[1] Trial and Error
[2] Computer-Aided Design Tools
[3] Time-to-Market
[4] Design Automation of Analog Circuits
[5] Global Optimization Problem
[6] Gradient search methods
[7] Local Minimum Point
[8] Evolutionary techniques
[9] Genetic algorithm

آنیلینگ شبیه سازی شده (SA^2) [۱۳] که در فصل دوم به طور خلاصه به معرفی این روشها پرداخته می شود. تاکنون ابزارهای طراحی متنوعی بر اساس این روشها حاصل شده اند که از آن جمله می توان به موارد زیر اشاره نمود. در ابزار طراحی محاوره ای IDAC[3] (*Degrauwe, 1987*) [۲٤] کاربر این امکان را دارد تا از میان توپولوژی های تعریف شده در برنامه، توپولوژی های موردنظر خود را انتخاب نماید، سپس *IDAC* مقادیر پارامترهای طراحی توپولوژی های فوق را ارائه می دهد و کاربر می تواند بهترین مدار سایزبندی شده را انتخاب نماید. در *OASYS* (*Hargani, Rutenbar and Carley, 1992*) و *OPASYN* (*Koh, Sequin and Gray 1990*) [۲۵] و [۲٦]، در ابتدا یک توپولوژی مدار بر مبنای قوانین هیوریستیک[4] تعیین می شود، سپس توسط ابزار طراحی سایز بندی می گردد. چنانچه ابزار طراحی قادر نباشد با طراحی مدار فوق به مشخصات خواسته شده مدار دست یابد، برنامه توپولوژی دیگری را مورد آزمایش قرار می دهد. در *SEAS* (*Ning, Kole, 1992*) [۱۹] از اصل تکامل جهت یافتن توپولوژی مورد نظر و از آنیلینگ شبیه سازی شده (*SA*) جهت سایز بندی مدار استفاده شده است. در *DARWIN* (*Kruiskamp and Leenaerts, 1975*) [۱۰] مدارات تقویت کننده عملیاتی با استفاده از الگوریتم ژنتیک طراحی می شوند. در این برنامه، از میان ۲٤ توپولوژی ممکن تعریف شده در برنامه، هر بار به صورت تصادفی یک توپولوژی تعیین می شود و مورد ارزیابی قرار می گیرد.

اگرچه که برنامه های ذکر شده در بالا از کارایی بالایی برخوردار بوده اند اما از آنجاییکه غالب این روشها برای طراحی مدارات خطی آنالوگ و بدون ذکر قیود طراحی، برنامه ریزی شده بودند، امروزه نمی توان از آنها در طراحی مدارات پیچیده آنالوگ و مبدل داده استفاده نمود.

با توجه به کارایی و توانمندی بالای الگوریتم های ژنتیک در بهینه سازی مسائل مختلف، امروزه در بسیاری از کاربردهای مهندسی از جمله طراحی مدارات آنالوگ از این الگوریتم ها بهره گرفته می شود. چند نمونه از طراحی هایی که صورت گرفته است عبارتند از: طراحی فیلترهای اکتیو [۲۷]، [۲۸]، [۲۹]، فیلترهای

[1] Genetic programming
[2] Simulated Annealing
[3] Interactive Design tool
[4] Heuristic Rules

پسیو[۹]، تقویت کننده های عملیاتی CMOS [۱۶]، [۲۰]، [۲۹] و مبدل های داده از جمله مبدل سیگما-دلتا [۱۲]، [۱۳]. در اکثر این برنامه‌ها از نرم افزار *Spice* و در برخی دیگر از معادلاتی جهت تعیین توابع برازندگی[۱] استفاده شده است. با توجه به اینکه توابع هدف در طراحی مدارات مجتمع آنالوگ گسترده و متنوع می باشند و بسیاری از آنها با یکدیگر در مصالحه قراردارند، استفاده از الگوریتم های ژنتیک ساده[۲] عملاً غیر کاربردی خواهد بود و بایستی از الگوریتم های ژنتیک چند هدفه که قادر به بهینه سازی هم زمان چندین تابع هدف می باشند استفاده نمود.

اولین روش الگوریتم ژنتیک چند هدفه، VEGA [۳] است که توسط شافر[۴] در سال ۱۹۸۵ ابداع شد[۴۲]. سپس روشهای بهینه سازی چند هدفه زیادی بر همین مبنا بسط و گسترش یافتند. روشهای NPGA [۵] توسط هورن، گلدبرگ و نافپایوتیس[۶] (۱۹۹۴)، NSGA [۷] توسط سرینیواس و دب [۸] (۱۹۹۴)، SPEA [۹] توسط زیتزلر و تیل[۱۰] (۱۹۹۹)، SPEA2 توسط زیتزلر و همکارانش (۲۰۰۱)، PAES [۱۱] توسط نولس و کورن[۱۲] (۲۰۰۰) و سرانجام روش NSGA-II توسط گروه دب، پراتاب، آگاروا و میاریوان[۱۳] (۲۰۰۲) ابداع شدند[۳]. در این پروژه، از روش NSGA-II جهت طراحی مدارات مجتمع آنالوگ وبه طور خاص بر روی مدارات ولتاژ پایین و کم مصرف OTA[14] به کار گرفته شده است. در اکثر مقالاتی که در زمینه طراحی مدارات آنالوگ منتشر شده اند از روش بهینه سازی چند هدفه WSGA [۱۵] استفاده شده است. در این روش توابع هدف متفاوت با ضرایب وزنی مختلف مجموعاً یک تابع هدف را تشکیل می دهند که هدف بهینه کردن تابع هدف فوق می باشد. لذا پاسخ

[1] Fitness Functions
[2] Simple Genetic Algorithm
[3] Vector evaluated Genetic algortihm
[4] Schaffer
[5] Niched Pareto Genetic algorithm
[6] Horn, Goldberg and Nafpliotis
[7] Non-dominated Sorting Genetic Algorithm
[8] Srinivas and Deb
[9] Strength Pareto Evolutionary Algorithm
[10] Zitzler and Thiele
[11] Pareto Envelope-based Selection algorithm
[12] Knowles and Corne
[13] Deb, Pratap, Agarwa and Meyarivan
[14] Operational transconductance Amplifier
[15] Weighted Sum Genetic Algorithm

بهینه خروجی کاملاً به دقت انتخاب ضرایب هر تابع هدف بستگی دارد ضمن آنکه پس از اتمام تعداد نسل تعیین شده توسط طراح یک پاسخ بهینه در اختیار طراح قرار می گیرد، این در حالیست که روش NSGA-II و به طور کلی روشهای مبتنی بر اصل پرتوبه تعداد جمعیت اولیه نقاط بهینه پرتو را در اختیار کاربر قرار می دهد. از میان روشهای بهینه سازی پرتو، NSGA-II از پیچیدگی عملیاتی کمتری برخوردار بوده و ازسرعت و دقت بالایی برخوردار است [۳]. با توجه به توانمندی بالای این الگوریتم در این پروژه، از این روش جهت بهینه-سازی استفاده شده است. نتایج حاصل از بهینه سازی NSGA-II با نتایج حاصل از طراحی مدارات ارائه شده در مقالات معتبر، اهمیت استفاده از ابزارهای طراحی اتوماتیک (CAD) را در صرفه جویی زمان طراحی، دقت بالای حاصله و کاهش هزینه های ناشی از عدم طراحی بهینه، بیش از پیش آشکار می نماید.

برنامه های کامپیوتری الگوریتم ژنتیک به وسیله نرم افزار مطلب (Matlab) نوشته شده است و برای ارزشیابی توابع هدف طراحی از نرم افزار Hspice[1] استفاده شده است.

۱-۲-ساختار پایان نامه

فصل اول پایان نامه، با هدف آگاهی از تلاش ها و مطالعات انجام شده در زمینه طراحی مدارات آنالوگ و بیان انگیزه اصلی انجام این پروژه و ارائه اطلاعات کلی به خواننده محترم تنظیم شده است. در فصل دوم، مفهوم بهینه سازی و روشهای کلی بهینه سازی بیان شده و مطالبی در ارتباط با روشهای بهینه سازی عددی شامل آنیلینگ شبیه سازی شده(SA[2]) و الگوریتم ژنتیک ارائه گردیده است. با توجه به اینکه موضوع این پروژه بهینه سازی عملکرد مدارات ولتاژ پایین OTA با استفاده از روش الگوریتم ژنتیک چند هدفه و به طور خاص روش *NSGA-II* می باشد، در فصل سوم به تشریح مفاهیم الگوریتم ژنتیک، عملگرهای ژنتیکی و انواع آنها پرداخته شده و روشهای بهینه سازی چند هدفه کلاسیک و الگوریتم های تکاملی بیان شده اند.

[1] Hspice version 2006.03
[2] Simulated Annealing

در فصل چهارم، ضمن بیان مشکلات و موانع طراحی در تکنولوژی های پیشرفته و ولتاژ پایین مدارات آنالوگ و مروری بر روشهای طراحی این گونه مدارات، به تحلیل و آنالیز چندین ساختار OTA ولتاژ پایین و کم مصرف پرداخته شده است. ضمن بررسی توپولوژی مدارات فوق، بهینه سازی طراحی آنها با تعریف توابع هدف متفاوت به برنامه NSGA-II واگذار می شود. نتایج حاصل از بهینه سازی انجام شده با نمونه طراحی صورت گرفته در مقالات معتبر ذکر شده، موثر بودن و دقت نتایج NSGA-II را تایید می نماید.

در فصل پنجم به بحث و نتیجه گیری نتایج حاصله و ارائه پیشنهاداتی در زمینه ادامه این پژوهش پرداخته شده است. در ادامه، فهرستی از مراجع مورد استفاده در این پروژه ارائه شده است. امید است، که انجام این پروژه گامی باشد در جهت بهبود و پیشبرد روشهای طراحی مدارات مجتمع آنالوگ و مبدل داده، که امروزه از اهمیت بسیاری برخوردار می باشند.

فصل دوم

روش های بهینه‌سازی[1]

۲-۱- مقدمه

توسعه و گسترش بهینه‌سازی در سالیان گذشته منجر به معرفی روشها و تئوریهای مختلفی برای پیداکردن پاسخ بهینه شده است. اصول اساسی تئوری بهینه‌سازی که در قرون ۱۷ و ۱۸ میلادی پایه‌گذاری شد، طی سالهای متمادی مورد آزمایش و بررسی قرار گرفته است. محققان بزرگی همچون اولر[2] (۱۷۰۷-۱۷۸۳)، گالیله[3] (۱٦۳۸)، آیزاک نیوتن[4] (۱٦٤۳-۱۷۲۷)، ژاکوب برنولی[5] (۱۷۰۵-۱٦٥٥)، ویلیام روان همیلتون[6] (۱۸٦٥-۱۸۰۸) و لاگرانژ[7] (۱۸۱۳-۱۷۳٦) در این زمینه تحقیقات فراوانی انجام داده و به یافته‌های ارزشمندی رسیده‌اند[۲۱]. این دانشمندان هم به دیدگاه ریاضی و هم به دیدگاه تحلیلی بهینه‌سازی علاقمند بوده‌اند. بعنوان مثال لاگرانژ اصول اساسی بهینه‌سازی عددی را پایه‌گذاری کرد که امروزه به وفور مورد استفاده قرار می‌گیرد. به طور کلی هدف از بهینه سازی یک تابع پیدا کردن مینیمم یا ماکزیمم آن تابع می باشد که اصطلاحاً تابع هدف[8] نامیده می شود. برای یافتن مقدار بهینه توابع هدف، بایستی متغیرهای طراحی مسأله، که عملکرد توابع هدف را تحت تاثیر قرار می-

[1] Optimization Methods
[2] Euler
[3] Galileo Galilee
[4] Isaac Newton
[5] Jacob Bernoulli
[6] William Rowan Hamilton
[7] Lagrange
[8] Objective function

دهند مشخص شوند. در مسائل بهینه‌یابی توابعی که شامل پارامترهای طراحی باشند و به عنوان محدودیت بر مسأله اثر نمایند را قیود طراحی گویند. بر این اساس عموماً مسائل بهینه یابی به دو دسته مقید[1] و نامقید تقسیم می شوند. درمسائل نامقید، جهت بهینه کردن تابع هدف هیچ شرطی برای حدود متغیرها نداریم ولی درمسائل مقید، برای بهینه کردن تابع شروطی درنظر گرفته می شود. در حالت کلی، الگوی بهینه سازی طراحی استاندارد به صورت زیر تعریف می شود:

مطلوبست یافتن مقادیری از متغیر های طراحی X ، $X=(x_1,x_2,...,x_n)$، به طوریکه $f(x)=f(x_1,x_2,...,x_n)$ را ماکزیمم یا مینیمم کند و p قید مساوی و m قید نامساوی را ارضاء نماید. پس صورت کلی تعریف ریاضی فوق به صورت زیر می‌باشد:

$$\begin{aligned}&Minimize\ or Maximize: f(x)=f(x_1,x_2,...,x_n)\\&subjected\ to:\\&h_j(X)=h_j(x_1,x_2,...,x_n)=0 \qquad j=1,2,...,p\\&g_i(X)=g_i(x_1,x_2,...,x_n)<0 \qquad i=1,2,...,m\end{aligned} \tag{۱-۲}$$

در زمینه بهینه‌سازی، می‌توان از روشهای گوناگونی استفاده کرد. به طور کلی، این روشها را می‌توان به دو گروه عمده تقسیم‌بندی نمود [۲۲]:

- روشهای ریاضی (روشهای گرادیان[2] و روشهای عددی)
- روشهای تصادفی[3] (ابتکاری)

گروه اول از مشتقات تابع هدف و قیود برای جستجوی مقدار بهینه استفاده می‌کنند. این روش‌ها در ذات خود روشهای تحلیلی هستند. در اینگونه مسایل همواره فرض می‌شود که مسأله محدب[4] است و مقدار مینیمم یافت می‌شود و پاسخ بهینه وجود دارد. ولی در بسیاری از علوم مهندسی، از جمله مهندسی برق، مسایلی وجود

[1] Constrained problems
[2] Gradient based methods
[3] Heuristic methods
[4] Convex

دارند که محدب نیستند یا ممکن است ناپیوسته باشند. به همین دلیل باید از روشهای دیگری مانند روشهای تصادفی استفاده نمود که مستقل از مشتقات توابع باشند[۲۳].

روشهای بهینه‌سازی تصادفی بر مبنای درک مستقیم مسأله و مشاهدات طبیعی توسعه پیدا کرده و بر پایه قوانین نسبتاً ساده و دریافت‌های مستقیم انسان ایجاد شده‌اند. اینگونه روشها به دلیل عدم نیاز به محاسبات پیچیده ریاضی، توانایی خود را در جستجوی پاسخهای بهینه مناسب به اثبات رسانده‌اند. در این فصل، به طور خلاصه به بررسی نحوه عملکرد این روش ها پرداخته می شود.

۲-۲- روش های ریاضی

به طور کلی روشهای ریاضی به دو مجموعه مستقیم و غیر مستقیم، تقسیم می شوند. در روش غیرمستقیم نقطه بهینه از طریق مشتق گیری از تابع در تمام جهات و برابر صفر قرار دادن آنها حاصل می‌شود. این روش یک روش عمومی برای محاسبه نقطه بهینه توابع چند متغیره می باشد. در روشهای مستقیم یا گرادیان، الگوریتم از یک نقطه حرکت را شروع کرده و در جهت گرادیان تابع حرکت می کند تا به جایی برسد که گرادیان تابع در تمام جهات صفر باشد. با وجود اینکه این دو روش، بهبود و گسترش یافته اند دو ایراد مهم در این روشها وجود دارد که عبارتند از:

الف) نیاز به وجود تابع هموار[۱] و پیوسته

ب) بدست آوردن نقاط بهینه به صورت محلی[۲]

از طرف دیگر روش‌های محاسباتی فوق نیاز به یک تابع مشتق‌پذیر دارند و این در حالی است که بسیاری از مسائل طبیعی دارای توابع غیرپیوسته و مشتق‌ناپذیر می‌باشند. با یک مثال ساده می توان ضعف این دو روش را بیان کرد. از آنجا که در هر دو روش امکان گیر افتادن در بهینه محلی بسیار می باشد، چنانچه تابع دارای دو قله باشد و نقطه شروع اولیه در همسایگی قله کوچکتر باشد به قله بزرگتر یعنی نقطه بهینه کلی[۳] تابع نخواهیم رسید،

[1] Smooth Function
[2] Local Minimum/Maximum points
[3] Global Optimum Point