بسم الله الرحمن الرحیم

دانشگاه تربیت مدرس

دانشکده برق و کامپیوتر

پایان‌نامه کارشناسی ارشد

مهندسی برق- الکترونیک

عنوان پایان‌نامه:

ارائه یک ساختار VLSI برای رمزگشایی کدهای LDPC نیمه حلقوی

نگارنده:

طاهره حیدری

استاد راهنما:

دکتر ابومسلم جان‌نثاری

بهمن 91

دانشگاه تربیت مدرس
دانشکده مهندسی برق و کامپیوتر

بسمه تعالی

تاییدیه اعضای هیات داوران حاضر در جلسه دفاع از پایان نامه کارشناسی ارشد

خانم طاهره حیدری پایان نامه ۶ واحدی خود را با عنوان **ارائه یك ساختار VLSI برای رمز گشایی کدهای LDPCC نیمه حلقوی** در تاریخ ۱۳۹۱/۱۱/۱۱ ارائه کردند.

اعضای هیات داوران نسخه نهایی این پایان نامه را از نظر فرم و محتوا تایید کرده، پذیرش آنرا برای اخذ درجه کارشناسی ارشد الکترونیك پیشنهاد می کنند.

عضو هیات داوران	نام و نام خانوادگی	رتبه علمی	امضا
استاد راهنما	دکتر ابومسلم جان نثاری	استادیار	
استاد ناظر	دکتر مجتبی لطفی زاد	استادیار	
استاد ناظر	دکتر سعید سعیدی	استادیار	
استاد ناظر	دکتر صمد شیخائی	استادیار	
مدیر گروه (یا نماینده گروه تخصصی)	دکتر مجتبی لطفی زاد	استادیار	

آیین‌نامه حق مالکیت مادی و معنوی در مورد نتایج پژوهشهای علمی دانشگاه تربیت مدرس

مقدمه: با عنایت به سیاست‌های پژوهشی و فناوری دانشگاه در راستای تحقق عدالت و کرامت انسانها که لازمه شکوفایی علمی و فنی است و رعایت حقوق مادی و معنوی دانشگاه و پژوهشگران، لازم است اعضای هیأت علمی، دانشجویان، دانش‌آموختگان و دیگر همکاران طرح، در مورد نتایج پژوهشهای علمی که تحت عناوین پایان‌نامه، رساله و طرحهای تحقیقاتی با هماهنگی دانشگاه انجام شده است، موارد زیر را رعایت نمایند:

ماده ۱- حق نشر و تکثیر پایان نامه/ رساله و درآمدهای حاصل از آنها متعلق به دانشگاه می باشد ولی حقوق معنوی پدید آورندگان محفوظ خواهد بود.

ماده ۲- انتشار مقاله یا مقالات مستخرج از پایان‌نامه/ رساله به صورت چاپ در نشریات علمی و یا ارائه در مجامع علمی باید به نام دانشگاه بوده و با تایید استاد راهنمای اصلی، یکی از اساتید راهنما، مشاور و یا دانشجو مسئول مکاتبات مقاله باشد. ولی مسئولیت علمی مقاله مستخرج از پایان نامه و رساله به عهده اساتید راهنما و دانشجو می باشد.

تبصره: در مقالاتی که پس از دانش‌آموختگی بصورت ترکیبی از اطلاعات جدید و نتایج حاصل از پایان‌نامه/ رساله نیز منتشر می‌شود نیز باید نام دانشگاه درج شود.

ماده ۳- انتشار کتاب، نرم افزار و یا آثار ویژه (اثری هنری مانند فیلم، عکس، نقاشی و نمایشنامه) حاصل از نتایج پایان‌نامه/ رساله و تمامی طرحهای تحقیقاتی کلیه واحدهای دانشگاه اعم از دانشکده ها، مراکز تحقیقاتی، پژوهشکده ها، پارک علم و فناوری و دیگر واحدها باید با مجوز کتبی صادره از معاونت پژوهشی دانشگاه و براساس آئین نامه های مصوب انجام شود.

ماده ٤- ثبت اختراع و تدوین دانش فنی و یا ارائه یافته ها در جشنواره‌های ملی، منطقه‌ای و بین‌المللی که حاصل نتایج مستخرج از پایان‌نامه/ رساله و تمامی طرح‌های تحقیقاتی دانشگاه باید با هماهنگی استاد راهنما یا مجری طرح از طریق معاونت پژوهشی دانشگاه انجام گیرد.

ماده ٥- این آیین‌نامه در ٥ ماده و یک تبصره در تاریخ۸۷/٤/۱ در شورای پژوهشی و در تاریخ ۸۷/٤/۲۳ در هیأت رئیسه دانشگاه به تایید رسید و در جلسه مورخ ۸۷/۷/۱۵ شورای دانشگاه به تصویب رسیده و از تاریخ تصویب در شورای دانشگاه لازم‌الاجرا است.

«اینجانب طاهر صبری دانشجوی رشته مرتع و آبخیزداری ورودی سال تحصیلی ۱۳۸۹ مقطع کارشناسی ارشد دانشکده منابع طبیعی متعهد می شوم کلیه نکات مندرج در آئین نامه حق مالکیت مادی و معنوی در مورد نتایج پژوهش های علمی دانشگاه تربیت مدرس را در انتشار یافته های علمی مستخرج از پایان نامه / رساله تحصیلی خود رعایت نمایم. در صورت تخلف از مفاد آئین نامه فوق الاشعار به دانشگاه وکالت و نمایندگی می دهم که از طرف اینجانب نسبت به لغو امتیاز اختراع بنام بنده و یا هر گونه امتیاز دیگر و تغییر آن به نام دانشگاه اقدام نماید. ضمناً نسبت به جبران فوری ضرر و زیان حاصله بر اساس برآورد دانشگاه اقدام خواهم نمود و بدینوسیله حق هر گونه اعتراض را از خود سلب نمودم»

امضا:.....

تاریخ: ۹۱/۱۲/۵

آیین نامه چاپ پایان‌نامه (رساله)های دانشجویان دانشگاه تربیت مدرس

نظر به اینکه چاپ و انتشار پایان نامه (رساله)های تحصیلی دانشجویان دانشگاه تربیت مدرس، مبین بخشی از فعالیتهای علمی - پژوهشی دانشگاه است بنابراین به منظور آگاهی و رعایت حقوق دانشگاه،دانش آموختگان این دانشگاه نسبت به رعایت موارد ذیل متعهد می‌شوند:

ماده ۱: در صورت اقدام به چاپ پایان نامه (رساله)ی خود، مراتب را قبلاً به طور کتبی به «دفتر نشر آثارعلمی» دانشگاه اطلاع دهد.

ماده ۲: در صفحه سوم کتاب (پس از برگ شناسنامه) عبارت ذیل را چاپ کند:

«کتاب حاضر، حاصل پایان نامه کارشناسی ارشد نگارنده در رشته برق-الکترونیک است

که در سال ۱۳۹۱ در دانشکده برق-کامپیوتر دانشگاه تربیت

مدرس به راهنمایی سرکار خانم/جناب آقای دکتر جان‌نثاری از آن دفاع شده است.»

ماده ۳: به منظور جبران بخشی از هزینه‌های انتشارات دانشگاه، تعداد یک درصد شمارگان کتاب (در هر نوبت‌چاپ) را به «دفتر نشر آثارعلمی» دانشگاه اهدا کند. دانشگاه می‌تواند مازاد نیاز خود را به نفع مرکز نشر درمعرض فروش قرار دهد.

ماده ۴: در صورت عدم رعایت ماده ۳، ۵۰٪ بهای شمارگان چاپ شده را به عنوان خسارت به دانشگاه تربیت‌مدرس، تأدیه کند.

ماده ۵: دانشجو تعهد و قبول می کند در صورت خودداری از پرداخت بهای خسارت، دانشگاه می‌تواند خسارت مذکور را از طریق مراجع قضایی مطالبه و وصول کند؛ به علاوه به دانشگاه حق می‌دهد به منظور استیفای حقوق خود، از طریق دادگاه، معادل وجه مذکور در ماده ۴ را از محل توقیف کتابهای عرضه شده نگارنده برای فروش، تامین نماید.

ماده ۶: اینجانب طاهره حیدری دانشجوی رشته الکترونیک مقطع کارشناسی ارشد

تعهد فوق وضمانت اجرایی آن را قبول کرده، به آن ملتزم می شوم.

نام و نام خانوادگی: طاهره حیدری

تاریخ و امضا:

تقدیر و تشکر

بر خود واجب می‌دانم از تمام کسانی که در تدوین این پایان‌نامه مرا یاری کرده‌اند تشکر و قدردانی کنم

به پاس تعبیر عظیم و انسانی شان از کلمه ایثار و از خودگذشتگان

به پاس عاطفه سرشار و گرمای امید بخش وجودشان که در این سردترین روزگاران بهترین پشتیبان است

به پاس قلب های بزرگشان که فریاد رس است و سرگردانی و ترس در پناهشان به شجاعت می گراید

و به پاس محبت های بی دریغشان که هرگز فروکش نمی کند

این مجموعه را به پدر و مادر عزیزم تقدیم می کنم

چکیده

کدهای بررسی توازن کم چگال(LDPC)، در حال حاضر به عنوان بهترین کدهای تصحیح خطای شناخته شده، به دلیل برخورداری از توانایی بالا در تصحیح خطا و مطابقت با استانداردهای مختلف از جمله 802.16e، توجه زیادی را به خود جلب کرده‌اند. از این‌رو امروزه تکنیک‌های کارآمد برای دکدینگ کدهای LDPC، بسیار مورد توجه قرار گرفته است. اگرچه عملکرد این کدها به صورت تئوری بسیار موفقیت آمیز بوده است، اما در عمل، پیاده‌سازی این کدها و عمل دکدینگ آن‌ها با مشکلاتی از قبیل میزان سطح تراشه مصرفی و محدودیت توان مصرفی روبرو بوده است. تاکنون روش‌های بسیاری برای کاهش سطح تراشه و کاهش توان مصرفی ارائه شده است. ولی ارائه راهکارهایی برای افزایش توان عملیاتی هم‌چنان به عنوان یک موضوع مهم در پیاده‌سازی دکدرهای LDPC مورد بررسی می‌باشد.

عمده هدف از ارائه این پایان‌نامه، ارائه یک ساختار برای پیاده‌سازی دکدرLDPC به گونه‌ای که توان عملیاتی را افزایش دهد و در عین حال از توان مصرفی پایینی برخوردار باشد. در این پایان‌نامه یک ساختار جدید برای پردازش سطرها و ستون‌ها ارائه شده است، که با پردازش همزمان سطرها و ستون‌ها، از تعداد پالس در هر تکرار کاسته و در نتیجه باعث افزایش توان عملیاتی می‌گردد. پس از تشریح الگوریتم‌ها، دو الگوریتمی که مورد بررسی قرار گرفته است، الگوریتم لایه‌بندی شده و الگوریتم حداقل مجموع می‌باشد. بعد از بررسی روش‌های پیاده‌سازی و عوامل موثر بر عملکرد دکدینگ، روش پیشنهادی برای طول کد 2304، نرخ کد $\frac{1}{2}$، تعداد تکرار 10 و معماری نیمه‌موازی اعمال شده است. برای کاهش میزان سطح تراشه مصرفی و کاهش توان مصرفی از ماتریس QC و تعداد بیت محدود 7 استفاده شده است. با استفاده از دکدرهای ارائه شده بر پایه الگوریتم لایه‌بندی شده و الگوریتم حداقل مجموع، می‌توان به $BER= 10^{-6}$ به ترتیب در Eb/N0=2.1dB و Eb/N0=3dB دست یافت. نتایج سنتز ساختارهای ارائه شده برای استاندارد IEEE 802.16e، با استفاده از نرم‌افزار Design Compiler و تکنولوژی 130 nm نشان می‌دهد، که می‌توان به توان عملیاتی 198Mb/s و 183 Mb/s با توان مصرفی 189mW و 299mW در فرکانس کاری 100 MHz دست یافت.

واژگان کلیدی: کدهای بررسی توان کم چگال، دکدر، QC

فهرست مطالب

فصل 1 مقدمه 1

1-1- مقدمه 2

1-2- انگیزه و اهداف پروژه 6

1-3- ساختار پایان نامه 6

فصل 2 کدهای LDPC 8

2-1- مقدمه 9

2-2- مروری بر کدهای LDPC 9

2-2-1- کدهای تصحیح خطا 10

2-2-2- کدهای بلوکی خطی 10

2-2-3- ماتریس مولد G 11

2-2-4- ماتریس بررسی توازن (H) 12

2-2-5- کدهای منظم و نا منظم 13

2-2-6- گراف تنر 14

2-2-7- چرخه و گرت 15

2-3- کد گذاری 16

2-4- دکدینگ 16

2-4-1- کانال‌های مفروض در دکدینگ 16

2-4-2- الگوریتم عبور پیام 18

2-5- ساختار کدهای LDPC و دکدینگ 32

2-5-1- ساختار کدهای LDPC 32

2-5-2- دسته بندی معماری دکدرهای LDPC 36

2-5-3- روش‌های پردازش سطری و ستونی 38

۲-۶- چالش‌های طراحی 43

2-7- خلاصه 43

فصل 3 پیاده‌سازی دکدر 45

3-1- مقدمه 46

3-2- پارامترهای الگوریتمی طراحی 46
3-2-1- طراحی ماتریس H 46
3-2-2- طول کد 47
3-2-3- الگوریتم حداقل مجموع 49
3-2-4- تعداد بیت کوانتیزیشن 50
3-2-5- تعداد تکرارها 51
3-3- پیاده‌سازی سریال موازی 53
3-4- الگوریتم لایه بندی شده سطری 55
3-5- تعیین پارامترهای دکدینگ 58
3-6- ارائه ساختار دکدر QC-LDPC با توان عملیاتی بالا 59
3-6-1- ارائه ساختار دکدر QC-LDPC با توان عملیاتی بالا بر پایه الگوریتم RLD 59
3-6-2- ارائه ساختار دکدر QC-LDPC با توان عملیاتی بالا بر پایه الگوریتم SMSA 64
3-7- کاهش میزان سطح تراشه و توان مصرفی 67
3-7-1- ذخیره ماتریس H 67
3-7-2- کاستن تعداد ضرب کننده‌ها 67
3-7-3- محاسبه سیندرم 68
3-8- نتایج پیاده‌سازی 69
3-9- خلاصه 74
فصل 4 نتیجه گیری 76
4-1- مقدمه 77
4-2- خلاصه 77
4-3- پیشنهادات 78
پیوست أ: نتایج سنتز با استفاده از Design compiler برای طول کد 576 80
پیوست ب: نتایج سنتز با استفاده از نرم افزارXillinx ISE 84
مراجع 89

فهرست شکل‌ها

شکل 1-1: بلوک دیاگرام سیستم مخابراتی..... 3
شکل 1-2: مقایسه عملکرد کدهای LDPC و توربو و میزان اختلاف با حد شانون..... 5
شکل 2-1: ماتریس بررسی توازن و گراف متناظر با آن 14
شکل 2-2: گراف تنر (الف) چرخه (ب) گرت 15
شکل 2-3: (الف) کانال پاک‌کننده دودویی با احتمال پاک‌کنندگیP، (ب) کانال متقارن دودویی با احتمال خطایP 17
شکل 2-4: (الف) مدل کانال با نویز گوسی سفید، (ب) تابع توزیع احتمال سیگنال دریافتی..... 17
شکل 2-5: الگوریتم عبور پیام، (الف) مقدار دهی اولیه (ب) تکرار اول، گام اول، (ج) تکرار اول، گام دوم، (د) تکرار دوم، گام اول، (ه) تکرار دوم، گام دوم 22
شکل 2-6: پیام گره چکi به گره متغیر..... 23
شکل 2-7: الگوریتم دکدینگ تصمیم سخت (الف) گام اول، (ب) گام دوم، (ج) بررسی رابطه (2-9)..... 26
شکل 2-8: ماتریس H با مشخصاتz=96 و طول کد 2304 و نرخ 1/2 35
شکل 2-9: پیاده‌سازی (الف) موازی (ب) سریال (ج) سریال- موازی کدهای LDPC..... 37
شکل 2-10: ماتریس بررسی توازن (الف) تک لایه‌ای (ب) لایه‌بندی سطری 39
شکل 2-11: ماتریس بررسی توازن، (الف) تک لایه‌ای (ب) لایه‌بندی ستونی 40
شکل 2-12: بلوک دیاگرام و ماتریس بررسی توازن (الف) روش سنتی (ب) Split Decoding (ج) Split Decoding بهبودیافته 42
شکل 3-1: مقایسه نرخ خطای بیت بر حسبEb/N0 برای دکدینگ نرخ کدهای متفاوت..... 47
شکل 3-2: اثر افزایش طول کد بر عملکرد دکدینگ، (الف) MSA (ب) LDA..... 48
شکل 3-3: اثر ضریب تصحیح خطا بر عملکرد دکدینگ، (الف) نرخ کد1/2، (ب) نرخ کد2/3، (ج) نرخ کد5/6..... 50
شکل 3-4: اثر تعداد بیت کوانتیزیشن بر عملکرد دکدینگ 51
شکل 3-5 : اثر تعداد تکرار بر عملکرد دکدینگ، (الف)MSA (ب) LDA..... 52
شکل 3-6 : پیاده‌سازی سری موازی، (الف) حالت اول (ب) حالت دوم 54
شکل 3-7: ماتریسH با مشخصاتz=96 و طول کد 2304 و نرخ 1/2 55
شکل 3-8: اثر وزن ستونی هر لایه بر عملکرد دکدینگ 56
شکل 3-9: اثر تعداد تکرار لازم برای دو الگوریتم LDA و MSA برای رسیدن به یک BER 58
شکل 3-10: پردازش سطری، ستونی، (الف) ماتریسH (ب) پردازش اولین لایه سطری (ج) پردازش همزمان لایه سطری دوم و ستون اول (د) پردازش همزمان لایه سطری سوم و ستونی دوم 60
شکل 3-11: ماتریس بررسی توازن استاندار WiMAX 61

شکل 3-12: همپوشانی لایه‌های سطری..... 61
شکل 3-13: ماتریس بررسی توازن اصلاح شده در استانداردWiMAX..... 62
شکل 3-14: طرح کلی دکدر پیشنهادی 1 63
شکل 3-15: ساختارCNU طرح 1..... 63
شکل 3-16:ساختارVNU طرح 1 64
شکل 3-17: طرح کلی دکدر پیشنهادی 2 66
شکل 3-18: ساختار VNUطرح 2..... 67
شکل 3-19: نتایج شبیه‌سازی سیستمی الگوریتمMSA با حداکثر تکرار 20 و [38]. در طول کد 2304، نرخ1/2. 70
شکل 3-20: منحنی نرخ خطای بیت بر ثانیه بر حسبEb/N0 در دو فرمت تعداد بیت نا محدود و محدود (7 بیت)، طول کد 2304 و نرخ1/2 .(الف) LDA (ب) MSA..... 71

فهرست جدول‌ها

جدول 2-1: مشخصات کدهای LDPC برای استاندارد WiMAX IEEE 802.16e 35
جدول 2-2 : مقایسه 3 حالت پیاده سازی دکدر LDPC..... 38
جدول 3-1: تعداد واحدهای پردازش مورد نیاز در ساختار نیمه‌موازی 55
جدول 3-2: مقایسه دکدر پیشنهادی با دکدرهای پیشین [*] مقادیر محاسبه در post-layout 73

نمادها

AWGN	Additive Noise Gussian Noise
BEC	Binary Erasure Channel
BP	Belief Propagation
BSC	Binary Symetric Channel
CNU	Check Node Unit
CLD	Column Layered Decoding
LDA	Layered Decoding Algorithm
LR	Likelihood Ratioa
LLR	Log Likelihood Ratio
LDPC	Low Density Parity Check Code
MSA	Min Sum Algorithm
QC	Quasi Cyclic
RLD	Row Layered Algorithm
SPA	Sum Product Alogorithm
VNU	Variable Node Unit

فصل 1مقدمه

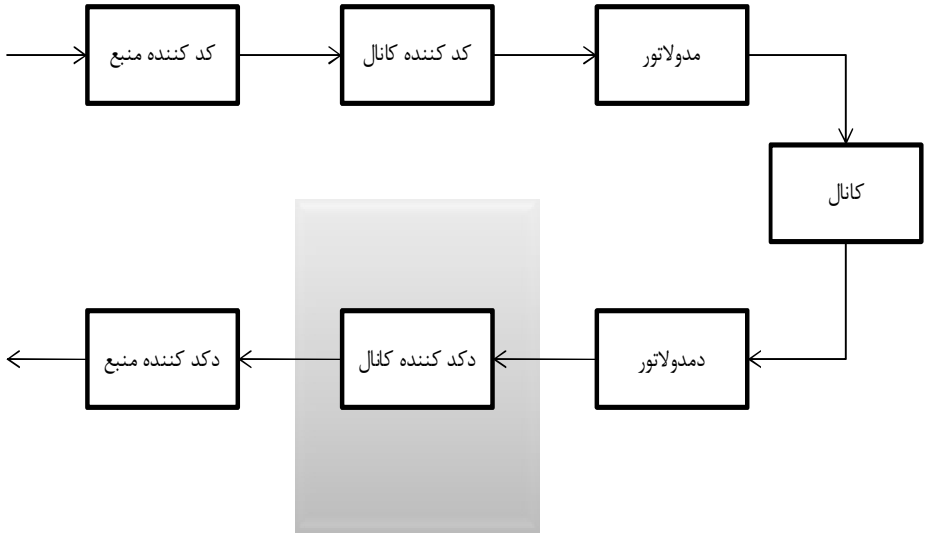
1-1- مقدمه

یکی از فن‌آوری‌های اصلی عصر اطلاعات امروز، انتقال قابل اطمینان و ذخیره‌سازی مقدار زیادی اطلاعات می‌باشد. در اوایل قرن حاضر، این پیشرفت با ارائه تلفن عمومی و پخش صوتی و در ادامه با تلویزیون آنالوگ و سیستم‌های ضبط نوار مغناطیسی، آغاز شده است. پنجاه سال گذشته، رشد سریع مدارات مجتمع دیجیتال و رشد نمایی تعداد ترانزیستورهایی که به صورت ارزان در مدارات مجتمع قرار می‌گیرند، را به ارمغان آورد. امروزه ارتباطات دیجیتالی و سیستم‌های ذخیره‌ی اطلاعات دیجیتالی، به خاطر کیفیت بالایشان، جایگزین سیستم‌های آنالوگ می‌شوند. علاوه بر این، سیستم‌های دیجیتال با به کار گیری کد نویسی تصحیح خطا، برای انتقال و بازیابی اطلاعات عاری از خطا استفاده می‌شوند. همه این سیستم‌های ارتباطی، رسانه پخش و ضبط، دارای این مشخصه هستند، که اطلاعات بر روی کانال فرستاده می‌شود؛ و این باعث ایجاد خطا در اطلاعات می‌گردد. برای بازیابی مجدد اطلاعات اصلی در گیرنده، کدهای تصحیح خطا[1] استفاده می‌شود [1]. بدون کدهای تصحیح خطا، اگر خطایی در اطلاعات دریافتی آشکار شد، به ارسال مجدد اطلاعات نیاز دارد. علاوه بر این، ارسال مجدد اطلاعات، باعث ایجاد تأخیر، هزینه و کاهش توان عملیاتی[2] می‌گردد. استفاده از کانال با نسبت سیگنال به نویز بالا، از تعداد خطا می‌کاهد. ولی استفاده از این کانال، باعث افزایش توان مصرفی سیستم و در نتیجه افزایش توان مورد نیاز برای ارسال اطلاعات می‌گردد. بنابراین استفاده از کدهای تصحیح خطا، باعث افزایش توان عملیاتی، سرعت و کاهش توان مصرفی می‌گردد [2].

بلوک دیاگرام یک سیستم مخابراتی، در شکل 1-1 نشان داده است [3]. در ابتدا سیگنال اطلاعات، از قبیل صدا، تصویر و یا اطلاعات، نمونه‌برداری می‌شوند؛ و سپس به صورت یک رشته دیجیتالی تبدیل می‌شوند. بعد از آن، با عبور از کدکننده منبع، اطلاعات زاید حذف می‌شوند. کدکننده کانال، یک سری اطلاعات اضافه، بسته به الگوریتم آشکار و تصحیح خطای مورد استفاده، به اطلاعات

[1] Error correction code
[2] Throughput

اصلی اضافه می‌کند. سپس رشته باینری از مدولاتور عبور می‌کنند. مدولاتور نقش واسطه بین اطلاعات و کانال را دارد؛ و به هر b بیت اطلاعات ورودی یک شکل موج می‌دهد. سپس، سیگنال مدوله شده از کانال عبور داده می‌شود. سیگنال در حین عبور از کانال، به خاطر خاصیت نویزی کانال، دچار اعوجاج می‌شود. پس از دریافت سیگنال در گیرنده، دمدولاتور سیگنال را به اطلاعات دیجیتالی تبدیل می‌کند. در دکدر، اطلاعات اصلی با استفاده از الگوریتم آشکار و تصحیح خطای مورد استفاده شده در کدکننده کانال، بازیابی می‌شود.



شکل 1-1: بلوک دیاگرام سیستم مخابراتی

در سال 1948 تئوری اطلاعات متولد شد. شانون[1][3] در مقاله مهم خود حدهای انتقال بدون خطای داده را در یک کانال نویزی مشخص کرد. یکی از کارهای شانون در این مقاله فرمول بندی مفهوم اطلاعات و تعیین حدود برای ماکزیمم میزان اطلاعاتی بود که می‌توان از یک کانال نویزی عبور داد. شانون نشان داد که برای هر کانال مخابراتی، عددی وجود دارد که به آن ظرفیت کانال گویند و مخابره بدون خطا برای هر نرخ کمتر از ظرفیت ممکن و برای هر نرخ بیشتر از ظرفیت کانال ناممکن

[1] Shannon

است. وی همچنان ثابت کرد که برای هر کانال، دسته‌ای از کدهای بلوکی وجود دارند که با مخابره نرخی کمتر از ظرفیت کانال می‌توان به کمک آن‌ها میزان خطا را تا هر میزان دلخواهی کاهش داد.

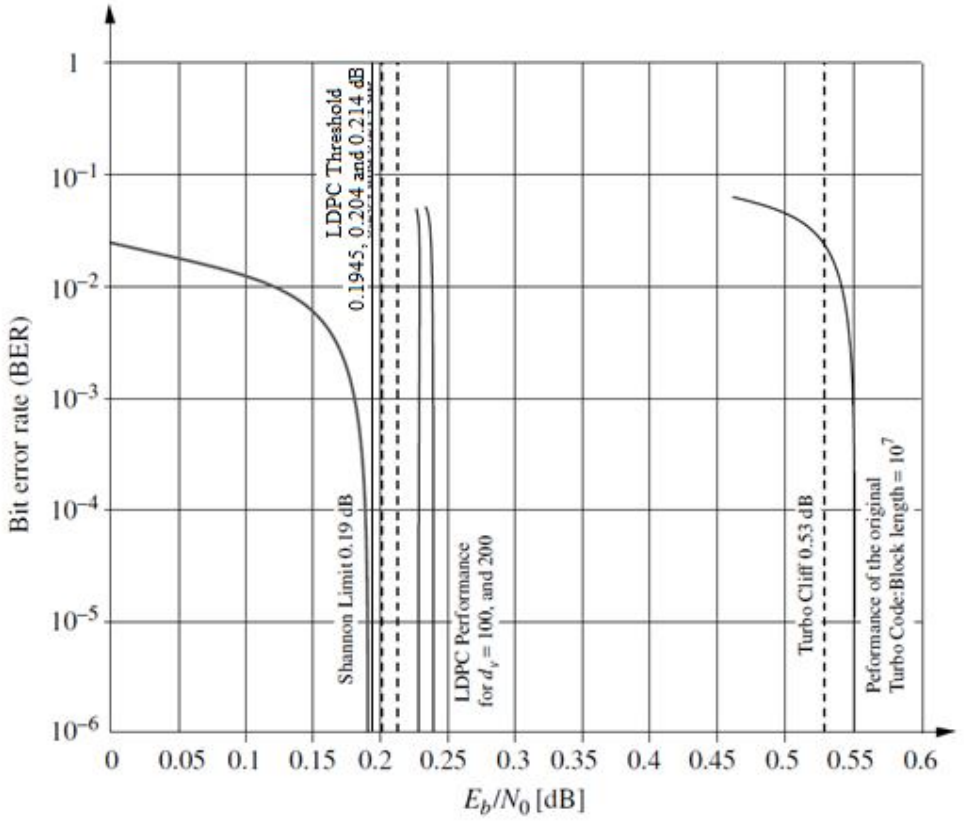
در دهه‌های گذشته، کدهای گوناگونی با مشخصه و توانایی‌های متفاوت برای رسیدن به حد شانون توسعه یافته است. تفاوت آن‌ها در عملکرد اصلاح، پیچیدگی محاسباتی و عملیاتی می‌باشد. با کدهای همینگ[1]، کدهای گولی[2]، کدهای رد مولر[3]، کدهای کانولوشن[4]، کدهای BCH و کدهای رد سولومون[5] آغاز شد [2]. کدهای توربو[6] در سال 1990 کشف شدند. عملکرد کدهای توربو، از تمام تکنیک‌های قبلی به دلیل استفاده از طول کدهای بزرگ، بهتر بود؛ و این به دلیل استفاده از الگوریتم تکرار شونده، که باعث افزایش محاسباتی به صورت خطی با طول کد می‌شد، بود [4].

بعد از کشف کدهای توربو، تحقیق بر روی الگوریتم‌های تکرارشونده افزایش یافت؛ و این منجر به کشف مجدد کدهای بررسی توازن کم‌چگال[7] شد. توانایی تصحیح خطای این کدها، در مقایسه با کدهایی که تاکنون شناخته شده‌اند، تنها کسری از دسی‌بل دورتر از حد شانون می‌باشد [5]. در مقایسه با کدهای توربو، این کدها از پیچیدگی سخت‌افزاری کمتری برخوردار هستند؛ و در صورت داشتن میزان پیچیدگی یکسان، عملکرد بهتری دارند. تعداد تکرارها در کدهای توربو ثابت می‌باشد. بنابراین، زمان رمزگشایی به عنوان یک ورودی ثابت در نظر گرفته می‌شود. در حالی که در کدهای LDPC، زمانی که به یک کد صحیح دست یابیم، پروسه پایان می‌پذیرد. بنابراین میزان کار لازم در کدهای LDPC در مقایسه با کدهای توربو به طور قابل توجهی کاهش می‌یابد. به همین دلیل، امروزه کدهای LDPC برای کاربرد در چندین استاندارد از جمله WiMAX IEEE 802.16e، WiFi IEEE 802.11، DVB-S2 و DVB-T2 به تصویب رسیده‌اند [1].

[1] Hamming code
[2] Golay codes
[3] Read Muller code
[4] Convolutional code
[5] Reed Solomon code
[6] Turbo
[7] Low-Density-Parity-Check code (LDPC)

در شکل 1-1 مقایسه‌ای بین عملکرد کدهای LDPC و توربو و میزان اختلاف آن‌ها با حد شانون را برای طول کد 10^7 را نشان می‌دهد. چانگ در [6] نشان داد که کدهای LDPC در نرخ $\frac{1}{2}$ با طول کد 10^7 می‌توانند به آستانه‌ای 0.0045 dB ضعیف‌تر از حد شانون در BER=10^{-6}دست یابند. در حالی که کدهای توربو حدود 0.34 dB از حد شانون فاصله دارند.

عملکرد بهترین کدهای تصحیح خطای شناخته شده، کدهای توربو و LDPC، در شکل 1-1 نشان داده شده است. چانگ در [6] نشان داد که کدهای LDPC در نرخ $\frac{1}{2}$ با طول کد 10^7 می‌توانند به آستانه‌ای 0.0045 dB ضعیف‌تر از حد شانون دست یابند. در حالتی که کدهای توربو حدودdB 0.34 از حد شانون فاصله دارند.



شکل 1-2: مقایسه عملکرد کدهای LDPC و توربو و میزان اختلاف با حد شانون

1-2- انگیزه و اهداف پروژه

با پیشرفت مدارات VLSI و با توجه به این که کدهای تصحیح خطا در سیستم‌های مخابراتی، نقش مهمی را بر عهده دارند، کدهای LDPC، به عنوان زیرمجموعه از این کدها، به دلیل عملکرد تصحیح خطای بالا، توجه زیادی را به خود جلب کرده‌اند.

در این پروژه، یکی از بخش‌های اصلی سیستم مخابراتی، یعنی دکدر کانال شکل 1-1، هدف قرار داده شده است. اگرچه تحقیقات بسیاری بر روی دکدرهای LDPC و پیاده‌سازی VLSI آن‌ها انجام گرفته است، ولی هم‌چنان طراحی یک دکدر با توان عملیاتی بالا، توان مصرفی پایین و سطح تراشه کم، هم‌چنان به عنوان یکی از چالش‌های پیاده‌سازی دکدر مطرح می‌باشد. تا کنون روش‌های بسیاری برای کاهش سطح تراشه و کاهش توان مصرفی از جمله پیاده‌سازی به صورت کاملاً سری، کاستن از تعداد بیت کوانتیزیشن، کاهش تعداد بیت مورد استفاده برای ذخیره پیام‌های گره چک به گره متغیر در حین انجام عملیات دکدینگ و ... ارائه شده است. ولی ارائه راهکارهایی برای افزایش توان عملیاتی هم‌چنان به عنوان یک موضوع مهم در پیاده‌سازی دکدرهای LDPC مورد بررسی می‌باشد.

هدف اصلی این پایان‌نامه، ارائه ساختاری برای دکدر LDPC با توان عملیاتی بالا می‌باشد. علاوه بر این ساختار ارائه شده از نظر سطح اشغالی و توان مصرفی، نسبت به ساختارهایی که تاکنون پیشنهاد شده‌اند، برتری‌هایی داشته باشد. برای طراحی سیستمی از نرم‌افزار Matlab و شبیه‌سازی رفتاری از نرم افزار Modelsim استفاده می‌شود. بعد از کسب نتیجه مطلوب، پیاده‌سازی در سطح ASIC با استفاده از نرم‌افزار DesignCompiler مورد بررسی قرار می‌گیرد.

1-3- ساختار پایان نامه

پایان‌نامه متشکل از چهار فصل می‌باشد. در فصل اول مقدمه‌ای در مورد کلیات پروژه، اهداف و انگیزه انجام آن بیان شد. در ادامه در بخش دوم، کدهای LDPC مورد بررسی قرار می‌گیرند. در این فصل، در ابتدا مقدمه‌ای در رابطه با این کدها بیان می‌شود. سپس مشخصه‌های کدهای LDPC،