



۱۳۰۷

دانشگاه صنعتی خواجه نصیرالدین طوسی

دانشکده مهندسی برق و کامپیوتر

پایان نامه دوره کارشناسی ارشد مهندسی برق-قدرت

پیاده سازی کنترلر فاز با استفاده از مدل میانگین

STATCOM بر روی پردازنده TMS320F2812

توسط:

علی بمانی

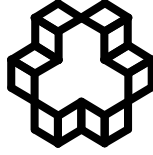
استاد راهنما:

دکتر محمد توکلی بی‌نا

بهمن ۱۳۹۰

بِسْمِ اللّٰهِ الرَّحْمٰنِ الرَّحِیْمِ

لَعَلَّكُمْ
الْفَصْحَاحِ
مُتَمِّمِ



دانشگاه صنعتی خواجه نصیرالدین طوسی

دانشکده مهندسی برق

تأییدیه هیات داوران

هیئت داوران پس از مطالعه پایان نامه و شرکت در جلسه دفاع از پایان نامه تهیه شده تحت عنوان:

"پیاده سازی کنترلر فاز با استفاده از مدل میانگین STATCOM بر روی پردازنده TMS320F2812"

توسط آقای علی بمانی صحت و کفایت تحقیق انجام شده را برای اخذ درجه کارشناسی ارشد در رشته : برق - قدرت گرایش الکترونیک قدرت با رتبه..... مورد تأیید قرار می دهند.

امضاء	آقای دکتر محمد توکلی بینا	۱- استاد راهنما
امضاء		۲-استاد راهنما
امضاء	آقای دکتر مصطفی محمدیان	۳-ممتحن خارجی
امضاء	آقای دکتر علی عابدینی	۴- ممتحن داخلی
امضاء	آقای دکتر علی عابدینی	۵-نماینده تحصیلات تکمیلی دانشکده

بسمه تعالی

موضوع پایان نامه :

پیاده‌سازی کنترلر فاز با استفاده از مدل میانگین STATCOM بر روی پردازنده

TMS320F2812

استاد راهنما: دکتر محمد توکلی بینا

نام دانشجو: علی بمانی

شماره دانشجویی: ۸۸۰۵۹۲۴

اینجانب **علی بمانی** دانشجوی دوره کارشناسی ارشد مهندسی برق-قدرت گرایش الکترونیک قدرت دانشکده برق دانشگاه صنعتی خواجه نصیرالدین طوسی گواهی می‌نمایم که تحقیقات ارائه شده در این پایان‌نامه توسط شخص اینجانب انجام شده و صحت و اصالت مطالب نگارش شده مورد تأیید می‌باشد، و در موارد استفاده از کار دیگر محققان به مرجع مورد استفاده اشاره شده است. بعلاوه گواهی می‌نمایم که مطالب مندرج در پایان‌نامه تاکنون برای دریافت هیچ نوع مدرک یا امتیازی توسط اینجانب یا فرد دیگری در هیچ جا ارائه نشده است و در تدوین متن پایان‌نامه چارچوب (فرمت) مصوب دانشگاه را بطور کامل رعایت کرده‌ام.

امضاء دانشجو

تاریخ

فرم حق طبع و نشر و مالکیت نتایج

۱- حق چاپ و تکثیر این پایان نامه متعلق به نویسنده آن می باشد. هرگونه کپی برداری بصورت کل پایان نامه یا بخشی از آن تنها با موافقت نویسنده یا کتابخانه دانشکده برق دانشگاه صنعتی خواجه نصیرالدین طوسی مجاز می باشد.

ضمناً متن این صفحه نیز باید در نسخه تکثیر شده وجود داشته باشد.

۲- کلیه حقوق معنوی این اثر متعلق به دانشگاه صنعتی خواجه نصیرالدین طوسی می باشد و بدون اجازه کتبی دانشگاه به شخص ثالث قابل واگذاری نیست.

همچنین استفاده از اطلاعات و نتایج موجود در پایان نامه بدون ذکر مرجع مجاز نمی باشد.

تقدیم به مادرم او که مهرش تا ابد در دلم جا دارد و بهشت در زیر پایش

تقدیم به پدرم اسطوره بزرگی و مردانگی، آموزنده آرامش و مهربانی

با سپاس از استاد بزرگوارم،

او که اندیشیدن را به من آموخت نه اندیشه‌ها را . . .

چکیده

هدف از این پایان نامه، پیاده‌سازی عملی کنترلر فاز مبتنی بر مدل متوسط STATCOM با استفاده از پردازنده سیگنال دیجیتال (DSP) می‌باشد. پردازنده سیگنال دیجیتال استفاده شده در این پروژه مدل TMS320F2812 از شرکت تگزاس اینسترومنت می‌باشد. یکی از روش‌های کنترل STATCOM، کنترل بر مبنی مدل متوسط STATCOM است. ورودی‌های مدل متوسط، ولتاژهای سیستم قدرت و توابع سیکل وظیفه می‌باشند. در کارهای قبلی توابع سیکل وظیفه برای STATCOM با مدولاتور SPWM و SVM بر حسب زاویه بین ولتاژهای سیستم قدرت و ولتاژهای خروجی مبدل STATCOM محاسبه و در کنترل STATCOM استفاده شده‌اند. در این پایان نامه بر اساس یک طرح کنترلی پیشنهادی با استفاده از یک کنترلر PI مقدار زاویه α جهت اعمال به مدل متوسط STATCOM تولید می‌شود. ورودی کنترلر PI، اختلاف ولتاژ نقطه اتصال STATCOM به شبکه و ولتاژ باس ژنراتور می‌باشد. مدل متوسط STATCOM بر اساس زاویه کنترلی α و ولتاژهای سیستم قدرت، ولتاژ مرجع را جهت اعمال به مدولاتور تولید کرده و مدولاتور SVM بر اساس این ولتاژ، سیگنال‌های سوئیچینگ را تولید می‌کند. به منظور یافتن ωt شبکه در هر لحظه، یک الگوریتم برای حلقه قفل فاز (PLL) پیشنهاد می‌شود. کنترلر فاز پیشنهادی به همراه مدل متوسط STATCOM مبتنی بر مدولاسیون SVM و همچنین الگوریتم PLL بر روی تراشه TMS320F2812 پیاده‌سازی می‌شود. اعتبار کنترلر فاز پیشنهادی از طریق مقایسه نتایج شبیه‌سازی با نتایج عملی حاصل از ساخت یک نمونه STATCOM آزمایشگاهی مورد ارزیابی قرار می‌گیرد.

کلید واژه: STATCOM، مدل متوسط، مدولاسیون SVM و پردازشگر سیگنال دیجیتال (DSP)

فهرست مطالب

عنوان	صفحه
فهرست جدول‌ها.....	ه.....
فهرست شکل‌ها.....	و.....
فهرست علائم و نشانه‌ها.....	ک.....
فصل ۱- مقدمه.....	۱.....
۱-۱- ضرورت توجه به کیفیت توان در صنعت برق.....	۱.....
۲-۱- مروری بر کنترل کننده‌های FACTS.....	۲.....
۳-۱- تمرکز موضوعی و ساختار پایان‌نامه.....	۴.....
فصل ۲- پردازنده سیگنال دیجیتال (DSP).....	۷.....
۱-۲- مقدمه.....	۷.....
۲-۲- سری‌های مختلف DSPهای شرکت تگزاس اینسترومنت.....	۷.....
۳-۲- معرفی سخت افزار TMS320F2812 و دیاگرام شماتیکی آن.....	۹.....
۱-۳-۲- پردازنده و معماری آن.....	۱۰.....
۲-۳-۲- انواع حافظه و نقشه حافظه در C28x.....	۱۱.....
۳-۳-۲- مالتی پلکس ورودی- خروجی همه‌منظوره.....	۱۳.....
۴-۳-۲- مدیرهای رویداد.....	۱۴.....
۱-۴-۳-۲- تایمرهای همه‌منظوره.....	۱۵.....
۲-۴-۳-۲- واحدهای مقایسه.....	۱۶.....
۳-۴-۳-۲- واحدهای تولیدکننده ناحیه مرده.....	۱۶.....
۵-۳-۲- مبدل آنالوگ به دیجیتال.....	۱۷.....
۴-۲- وقفه‌ها در F281x.....	۱۸.....
۱-۴-۲- معرفی وقفه‌ها.....	۱۸.....
۲-۴-۲- سلسله مراتب وقفه.....	۱۹.....
۵-۲- برنامه‌نویسی DSP.....	۲۱.....
۱-۵-۲- نرم افزار Code Composer Studio.....	۲۱.....
۲-۵-۲- ساختار برنامه و انواع فایل‌ها در Code Composer Studio.....	۲۲.....
۶-۲- کتابخانه IQMATH.....	۲۲.....

۲۳	جمع بندی	۷-۲
۲۴	فصل ۳- جبران ساز استاتیکی سنکرون (STATCOM) و روش های کنترلی آن	
۲۴	مقدمه	۱-۳
۲۵	جبران ساز استاتیکی سنکرون (STATCOM)	۲-۳
۲۷	بررسی روش های کنترل STATCOM	۳-۳
۳۰	طرح های کنترلی جبران ساز استاتیکی سنکرون	۱-۳-۳
۳۱	کنترل با ولتاژ dc ثابت	۱-۱-۳-۳
۳۳	کنترل به وسیله ی زاویه فاز	۲-۱-۳-۳
۳۴	روش های کنترل STATCOM مبتنی بر مدل	۲-۳-۳
۳۵	مدل DQ	۱-۲-۳-۳
۴۵	مدل متوسط	۲-۲-۳-۳
۵۰	روش های کنترل STATCOM مستقل از مدل	۳-۳-۳
۵۰	جمع بندی	۴-۳
۵۲	فصل ۴- مدولاسیون فضای برداری SVM برای مدل متوسط STATCOM	
۵۲	مقدمه	۱-۴
۵۴	استخراج ولتاژهای لحظه ای خروجی بر حسب الگوی کلیدزنی	۲-۴
۵۵	مدولاسیون فضای برداری (SVM)	۳-۴
۵۶	مدولاسیون فضای برداری SVM و مبنای VSI سه ساق	۱-۳-۴
۶۱	طرح های مختلف مدولاسیون فضای برداری (SVM)	۴-۴
۶۲	توالی راستگرد (SVM1)	۱-۴-۴
۶۳	توالی متقارن (SVM2)	۲-۴-۴
۶۳	توالی بردار صفر متغیر (SVM3)	۳-۴-۴
۶۴	توالی بیشترین جریان بدون سوئیچینگ (SVM4)	۴-۴-۴
۶۵	مدولاتور SVM برای مدل متوسط STATCOM	۵-۴
۶۷	جمع بندی	۶-۴
۶۸	فصل ۵- کنترل حلقه بسته ولتاژ STATCOM بوسیله کنترلر فاز مبتنی بر مدل متوسط	
۶۸	مقدمه	۱-۵
۶۹	استخراج مرجع سیگنال ولتاژی از مدل متوسط STATCOM مبتنی بر SVM	۲-۵
۷۱	نتایج شبیه سازی	۱-۲-۵

۸۰	۳-۵	طرح کنترل STATCOM با مدولاتور SVM بر مبنای مدل متوسط
۸۲	۱-۳-۵	نتایج شبیه‌سازی
۸۶	۴-۵	جمع بندی
فصل ۶- پیاده‌سازی عملی کنترلر فاز پیشنهاد شده مبتنی بر مدل متوسط با استفاده از			
۸۷		پردازنده TMS320F2812
۸۷	۱-۶	مقدمه
۸۸	۲-۶	شرح قسمت‌های سخت افزاری سیستم پیاده‌سازی شده
۸۸	۱-۲-۶	مدار اینورتر
۹۲	۲-۲-۶	مدار واسط بین کنترلر و سوئیچ‌های الکترونیک قدرت (گیت درایو)
۹۵	۳-۲-۶	خازن‌های لینک DC و سلف استفاده شده در مدار
۹۶	۴-۲-۶	مدار رله و مقاومت‌های رابط
۹۷	۵-۲-۶	مدار نمونه‌گیر ولتاژ
۹۹	۳-۶	شرح برنامه کنترلر فاز پیاده‌سازی شده
۱۰۰	۱-۳-۶	سرویس وقفه (حلقه اصلی کنترل)
۱۰۱	۲-۳-۶	مرحله نخست: خواندن اطلاعات ورودی
۱۰۱	۳-۳-۶	مرحله دوم: اجرای برنامه PLL و یافتن ω_t
		۴-۳-۶	مرحله سوم: مقایسه ولتاژ مرجع با ولتاژ نمونه‌گیری شده و اجرای برنامه کنترلی PI جهت
۱۰۶		یافتن زاویه کنترلی α
		۵-۳-۶	مرحله چهارم: اجرای برنامه مدل میانگین STATCOM مبتنی بر SVM و یافتن ولتاژهای
۱۰۶		مرجع هر فاز
		۶-۳-۶	مرحله پنجم: ارسال ولتاژهای مرجع به واحد SVM جهت تولید سیگنال‌های دیجیتالی
۱۰۶		کلیدزنی و ارسال به پورت خروجی از طریق خروجی‌های PWM
۱۰۶	۴-۶	نتایج عملی حاصل از عملکرد کنترلر فاز پیاده‌سازی شده
۱۱۲	۵-۶	جمع بندی
فصل ۷- نتیجه‌گیری و پیشنهادات			
۱۱۳	۱-۷	جمع بندی و نتیجه‌گیری
۱۱۴	۲-۷	پیشنهادات
۱۱۵		فهرست مراجع

۱۱۷.....واژه نامه فارسی به انگلیسی

۱۱۹.....واژه نامه انگلیسی به فارسی

فهرست جدول‌ها

صفحه	عنوان
۱۵.....	جدول ۱-۲: بخش‌های مختلف مدیرهای رویداد و نام سیگنال‌های مربوط [۹].....
۵۵.....	جدول ۱-۴: الگوی کلیدزنی و ولتاژهای خروجی سه فاز اینورتر.....
۵۷.....	جدول ۲-۴: بردارهای ولتاژی ناشی از حالت‌های مختلف سوئیچینگ.....
۷۱.....	جدول ۱-۵: مشخصات منبع، بار و خط انتقال به کار رفته در شبیه‌سازی.....
۷۲.....	جدول ۲-۵: مشخصات STATCOM به کار رفته در شبیه‌سازی.....

فهرست شکل‌ها

صفحه	عنوان
۸	شکل ۲-۱: طریقه نام‌گذاری DSP های شرکت TEXAS INSTRUMENT [۹].....
۹	شکل ۲-۲: شمای کلی سخت‌افزاری TMS320F2812.....
۱۰	شکل ۲-۳: دیاگرام شماتیکی قسمت‌های مختلف TMS320F2812 [۹].....
۱۲	شکل ۲-۴: نقشه حافظه TMS320F2812 [۹].....
۱۳	شکل ۲-۵: بلوک دیاگرام مالتی پلکس یک پایه.....
۱۶	شکل ۲-۶: نحوه تولید پالس PWM توسط واحد مقایسه [۱۱].....
۱۷	شکل ۲-۷: بلوک دیاگرام تابعی ساده شده مبدل آنالوگ به دیجیتال [۱۲].....
۲۰	شکل ۲-۸: نحوه مالتی پلکس شدن منابع وقفه مختلف.....
۲۶	شکل ۳-۱ (الف): نمای تک‌خطی از یک جبران‌ساز استاتیکی سنکرون متصل به شبکه AC به صورت موازی از طریق یک ترانسفورماتور (ب) مدل مداری قسمت الف.....
۲۸	شکل ۳-۲: مشخصه ولتاژ – جریان STATCOM.....
۲۹	شکل ۳-۳: بلوک دیاگرام سیستم کنترل STATCOM [۱۷].....
۳۲	شکل ۳-۴: بلوک دیاگرام جبران‌ساز استاتیکی سنکرون با طرح کنترلی ولتاژ dc ثابت با استفاده از کنترلر PI [۴].....
۳۴	شکل ۳-۵: بلوک دیاگرام جبران‌ساز استاتیکی سنکرون با طرح کنترل زاویه‌ی فاز با استفاده از کنترلر PI [۴].....
۳۵	شکل ۳-۶: مدار معادل STATCOM.....
۳۸	شکل ۳-۷: مشخصه‌ی حالت ماندگار STATCOM برحسب α
۴۰	شکل ۳-۸: یک باس سیستم انتقال به همراه STATCOM.....
۴۲	شکل ۳-۹: بلوک دیاگرام کنترلر PI [۲۰].....
۴۴	شکل ۳-۱۰: بلوک دیاگرام کنترل به روش جایابی قطب [۲۱].....
۴۶	شکل ۳-۱۱: STATCOM متصل به شبکه قدرت.....
۴۸	شکل ۳-۱۲: مدل مداری متوسط STATCOM.....
۵۲	شکل ۴-۱: توپولوژی یک VSI سه ساق.....
۵۳	شکل ۴-۲: هشت آرایش مختلف VSI سه ساق.....

- شکل ۳-۴: بردارهای ولتاژ خط غیرصفر در فضای $\alpha\beta$ ۵۷
- شکل ۴-۴: ولتاژهای خط در فضای $\alpha\beta$ برای آرایش‌های ppp و nnn مربوط به VSI سه ساق..... ۵۸
- شکل ۵-۴: ولتاژ خروجی مطلوب VSI در میان SSV..... ۵۹
- شکل ۶-۴: اصل تعادل ولت ثانیه..... ۶۰
- شکل ۷-۴: طرح مدولاسیون تولی راستگرد (*SVM1*)..... ۶۳
- شکل ۸-۴: طرح مدولاسیون توالی متقارن (*SVM2*)..... ۶۳
- شکل ۹-۴: طرح مدولاسیون توالی بیشترین جریان بدون سوئیچینگ (*SVM4*)..... ۶۴
- شکل ۱-۵: شماتیک STATCOM متصل به سیستم قدرت با حضور بار محلی..... ۶۹
- شکل ۲-۵: استخراج سیگنال مرجع ولتاژی از مدل متوسط و ارائه به مدولاتور SVM..... ۷۱
- شکل ۳-۵: (a) نمودار ولتاژ مرجع استخراج شده از مدل متوسط STATCOM به ازای $\alpha = 0^\circ$ (b) نمودار ولتاژ خروجی فاز a مبدل STATCOM و ولتاژ مرجع فاز a به ازای $\alpha = 0^\circ$ ۷۲
- شکل ۴-۵: (a) تغییرات ولتاژ لینک DC برای مدل متوسط و سیستم واقعی به ازای $\alpha = 0^\circ$ (b) نمودار جریان مدل متوسط STATCOM به ازای $\alpha = 0^\circ$ (c) نمودار جریان واقعی STATCOM به ازای $\alpha = 0^\circ$ ۷۳
- شکل ۵-۵: نمودار توان اکتیو مبادله شده بین اجزای سیستم قدرت به ازای $\alpha = 0^\circ$ ۷۴
- شکل ۶-۵: نمودار توان راکتیو مبادله شده بین اجزای سیستم قدرت به ازای $\alpha = 0^\circ$ ۷۴
- شکل ۷-۵: نمودار جریان سیستم واقعی و مدل متوسط STATCOM در مختصات dq به ازای $\alpha = 0^\circ$ (a) جریان مولفه d (b) جریان مولفه q..... ۷۵
- شکل ۸-۵: (a) نمودار ولتاژ مرجع استخراج شده از مدل متوسط STATCOM به ازای $\alpha = 1^\circ$ (b) نمودار ولتاژ خروجی فاز a مبدل STATCOM و ولتاژ مرجع فاز a به ازای $\alpha = 1^\circ$ ۷۵
- شکل ۹-۵: (a) تغییرات ولتاژ لینک DC برای مدل متوسط و سیستم واقعی به ازای $\alpha = 1^\circ$ (b) نمودار جریان مدل متوسط STATCOM به ازای $\alpha = 1^\circ$ (c) نمودار جریان واقعی STATCOM به ازای $\alpha = 1^\circ$ ۷۶
- شکل ۱۰-۵: نمودار توان اکتیو مبادله شده بین اجزای سیستم قدرت به ازای $\alpha = 1^\circ$ ۷۷
- شکل ۱۱-۵: نمودار توان راکتیو مبادله شده بین اجزای سیستم قدرت به ازای $\alpha = 1^\circ$ ۷۷
- شکل ۱۲-۵: نمودار جریان سیستم واقعی و مدل متوسط STATCOM در مختصات dq به ازای $\alpha = 1^\circ$ (a) جریان مولفه d (b) جریان مولفه q..... ۷۷

شکل ۵-۱۳: (a) نمودار ولتاژ مرجع استخراج شده از مدل متوسط STATCOM به ازای $\alpha = -1^\circ$ (b) نمودار ولتاژ خروجی فاز a مبدل STATCOM و ولتاژ مرجع فاز a به ازای $\alpha = -1^\circ$ ۷۸

شکل ۵-۱۴: (a) تغییرات ولتاژ لینک DC برای مدل متوسط و سیستم واقعی به ازای $\alpha = -1^\circ$ (b) نمودار جریان مدل متوسط STATCOM به ازای $\alpha = -1^\circ$ (c) نمودار جریان واقعی STATCOM به ازای $\alpha = -1^\circ$ ۷۹

شکل ۵-۱۵: نمودار توان اکتیو مبادله شده بین اجزای سیستم قدرت به ازای $\alpha = -1^\circ$ ۷۹

شکل ۵-۱۶: نمودار توان راکتیو مبادله شده بین اجزای سیستم قدرت به ازای $\alpha = -1^\circ$ ۷۹

شکل ۵-۱۷: نمودار جریان سیستم واقعی و مدل متوسط STATCOM در مختصات dq به ازای $\alpha = -1^\circ$ (a) جریان مولفه d (b) جریان مولفه q ۸۰

شکل ۵-۱۸: سیستم کنترل فاز STATCOM بر مبنای مدل متوسط ۸۱

شکل ۵-۱۹: (a) نمودار ولتاژ مرجع استخراج شده از مدل متوسط STATCOM به ازای تغییر $\alpha = +1^\circ$ به $\alpha = -1^\circ$ در $t = 0.1$ ثانیه (b) نمودار ولتاژ خروجی فاز a مبدل STATCOM و ولتاژ مرجع فاز a به ازای تغییر $\alpha = +1^\circ$ به $\alpha = -1^\circ$ در $t = 0.1$ ثانیه ۸۳

شکل ۵-۲۰: (a) تغییرات ولتاژ لینک DC برای مدل متوسط و سیستم واقعی به ازای تغییر $\alpha = +1^\circ$ به $\alpha = -1^\circ$ در $t = 0.1$ ثانیه (b) نمودار جریان مدل متوسط STATCOM به ازای تغییر $\alpha = +1^\circ$ به $\alpha = -1^\circ$ در $t = 0.1$ ثانیه (c) نمودار جریان واقعی STATCOM به ازای تغییر $\alpha = +1^\circ$ به $\alpha = -1^\circ$ در $t = 0.1$ ثانیه ۸۳

شکل ۵-۲۱: (a) نمودار توان راکتیو مبادله شده بین STATCOM و به ازای تغییر $\alpha = +1^\circ$ به $\alpha = -1^\circ$ در $t = 0.1$ ثانیه (b) نمودار توان اکتیو مبادله شده بین STATCOM و شبکه به ازای تغییر $\alpha = +1^\circ$ به $\alpha = -1^\circ$ در $t = 0.1$ ثانیه ۸۴

شکل ۵-۲۲: نمودار جریان سیستم واقعی و مدل متوسط STATCOM در مختصات dq به ازای تغییر $\alpha = +1^\circ$ به $\alpha = -1^\circ$ در $t = 0.1$ ثانیه (a) جریان مولفه d (b) جریان مولفه q ۸۴

شکل ۵-۲۳: (a) نمودار خطای اعمال شده به کنترلر PI در کنترل حلقه بسته (b) نمودار تغییرات alpha در کنترل حلقه بسته ۸۵

شکل ۵-۲۴: نمودار توان راکتیو مبادله شده بین STATCOM و شبکه در کنترل حلقه بسته ۸۶

شکل ۶-۱: نمای کلی اینورتر سه فاز (IPM) ۸۹

شکل ۶-۲: طریقه نام گذاری IPMهای مختلف شرکت FUJI [۳۱] ۸۹

شکل ۶-۳: اینورتر ۳ فاز استفاده شده در داخل IPM ۹۰

- شکل ۴-۶: شماتیک طبقه پیش راه انداز IPM [۳۱]. ۹۱.....
- شکل ۵-۶: نمای کلی اینورتر IPM که بر روی هیتسینک قرار گرفته است. ۹۲.....
- شکل ۶-۶: شماتیک مدار گیت درایو متصل به IPM [۳۱]. ۹۴.....
- شکل ۷-۶: مدار تولید کننده ولتاژهای ایزوله به همراه مدار گیت. ۹۴.....
- شکل ۸-۶: خازن‌ها و سلف استفاده شده در مجموعه آزمایشگاهی. ۹۵.....
- شکل ۹-۶: شماتیک مدار رله به همراه مقاومت‌های رابط. ۹۶.....
- شکل ۱۰-۶: مدار رله و مقاومت‌های رابط. ۹۷.....
- شکل ۱۱-۶: (a) شماتیک مدار نمونه‌گیر ولتاژهای AC نقطه PCC (b) شماتیک مدار نمونه‌گیر ولتاژ لینک DC. ۹۸.....
- شکل ۱۲-۶: مدار نمونه‌گیر ولتاژ. ۹۸.....
- شکل ۱۳-۶: روند کلی اجرای برنامه. ۹۹.....
- شکل ۱۴-۶: اینورتر ۳ فاز ولتاژی متصل به شبکه. ۱۰۲.....
- شکل ۱۵-۶: بلوک دیاگرام کلی PLL. ۱۰۳.....
- شکل ۱۶-۶: (a) ولتاژ فاز a شبکه wt بدست آمده از PLL. ۱۰۴.....
- شکل ۱۷-۶: کانال یک: ولتاژ فاز a کانال دو: مقدار سیگنال tw. ۱۰۵.....
- شکل ۱۸-۶: کانال دو: ولتاژ فاز a نمونه‌گیری شده از شبکه، کانال سه: هارمونیک اصلی ولتاژ فاز a. ۱۰۵.....
- شکل ۱۹-۶: تصویر کامل مجموعه آزمایشگاهی ساخته شده. ۱۰۷.....
- شکل ۲۰-۶: نحوه افزایش ولتاژ خازن‌ها در لحظه اتصال به شبکه. ۱۰۸.....
- شکل ۲۱-۶: افزایش ولتاژ خازن‌های DC پس از ارسال سیگنال‌های سوئیچینگ و اتصال کوتاه شدن مقاومت‌های راه‌انداز. ۱۰۸.....
- شکل ۲۲-۶: تغییرات ولتاژ لینک DC در شبیه‌سازی انجام شده با شرایط عملی. ۱۰۹.....
- شکل ۲۳-۶: ولتاژ مرجع استخراج شده از مدل به همراه سیگنال سوئیچینگ فاز a. ۱۰۹.....
- شکل ۲۴-۶: ولتاژ مرجع استخراج شده از مدل در شبیه‌سازی انجام شده با شرایط عملی. ۱۱۰.....
- شکل ۲۵-۶: ولتاژ مرجع استخراج شده از مدل به همراه سیگنال سوئیچینگ فاز a در حالت over modulation. ۱۱۰.....
- شکل ۲۶-۶: باند مرده ایجاد شده برای سیگنال‌های سوئیچینگ یک ساق IPM. ۱۱۱.....
- شکل ۲۷-۶: ولتاژهای سه فاز خروجی STATCOM بعد از سلف. ۱۱۱.....

شکل ۶-۲۸: جریانهای سه فاز خروجی STATCOM.....۱۱۲

شکل ۶-۲۹: جریان خروجی فاز a مبدل STATCOM در شبیه‌سازی انجام شده با شرایط عملی۱۱۲

فهرست علائم و نشانه‌ها

عنوان	علامت اختصاری
مولفه‌ی جریان محور d	i_d
مولفه‌ی جریان محور q	i_d
اختلاف زاویه‌ی بین ولتاژ خروجی کانورتر و شبکه	α
نقطه‌ی کار	α_0
شاخص مدولاسیون دامنه	A_m
بردار توابع سیکل وظیفه	D
ولتاژ منبع	V_s
ولتاژ باس بار	V_{load}
جریان خروجی مبدل	I_{VR}
راکتانس اتصال	x
جریان فاز a جبران‌کننده‌ی STATCOM	i_{sa}
جریان فاز b جبران‌کننده‌ی STATCOM	i_{sb}
جریان فاز c جبران‌کننده‌ی STATCOM	i_{sc}
جریان فاز a شبکه	i_{an}
جریان فاز b شبکه	i_{bn}
جریان فاز c شبکه	i_{cn}
ولتاژ لینک DC جبران‌کننده‌ی STATCOM	V_{dc}
بردار حالت STATCOM	X
بردار حالت شبکه	Y
اندازه و زاویه‌ی ولتاژ باس سیستم قدرت	Z

$P_{STATCOM}$	توان اکتیو STATCOM
$Q_{STATCOM}$	توان راکتیو STATCOM
P_{dc}	توان اکتیو لینک DC
P_{Load}	توان اکتیو بار
Q_{Load}	توان راکتیو بار
P_{source}	توان اکتیو شبکه
Q_{source}	توان راکتیو شبکه
V_{ref}	ولتاژ مرجع
k	اندیس مدولاسیون PWM
$V_{\alpha\beta}^*$	ولتاژ مرجع در مختصات $\alpha\beta$