بسم الله الرحمن الرحيم

بسمه تعالی

تاییدیه اعضای هیات داوران حاضر در جلسه دفاع از پایان نامه کارشناسی ارشد

آقای میلاد عطائی آشتیانی پایان نامه ۹ واحدی خود را با عنوان طراحی اسیلاتور موج میلی متری باند وسیع کم نویز CMOS در تاریخ ۱۳۸۹/۱۱/۱۴ ارائه کردند.

اعضای هیات داوران نسخه نهایی این پایان نامه را از نظر فرم و محتوا تایید کرده، پذیرش آنرا برای اخذ درجه کارشناسی ارشد الکترونیک پیشنهاد می کنند.

عضو هیات داوران	نام و نام خانوادگی	رتبه علمی	امضا
استاد راهنما	دکتر عبدالرضا نبوی لیشی	دانشیار	
استاد ناظر	دکتر ابومسلم جان نثاری	استادیار	
استاد ناظر	دکتر احسان اله کبیر	استاد	
استاد ناظر	دکتر محمود کمره ای	استاد	
مدیر گروه (یا نماینده گروه تخصصی)	دکتر ابومسلم جان نثاری	استادیار	

آیین‌نامه حق مالکیت مادی و معنوی در مورد نتایج پژوهشهای علمی دانشگاه تربیت مدرس

مقدمه: با عنایت به سیاست‌های پژوهشی و فناوری دانشگاه در راستای تحقق عدالت و کرامت انسانها که لازمه شکوفایی علمی و فنی است و رعایت حقوق مادی و معنوی دانشگاه و پژوهشگران، لازم است اعضای هیأت علمی، دانشجویان، دانش‌آموختگان و دیگر همکاران طرح، در مورد نتایج پژوهشهای علمی که تحت عناوین پایان‌نامه، رساله و طرحهای تحقیقاتی با هماهنگی دانشگاه انجام شده است، موارد زیر را رعایت نمایند:

ماده ۱- حق نشر و تکثیر پایان نامه/ رساله و درآمدهای حاصل از آنها متعلق به دانشگاه می باشد ولی حقوق معنوی پدید آورندگان محفوظ خواهد بود.

ماده ۲- انتشار مقاله یا مقالات مستخرج از پایان‌نامه/ رساله به صورت چاپ در نشریات علمی و یا ارائه در مجامع علمی باید به نام دانشگاه بوده و با تایید استاد راهنمای اصلی، یکی از اساتید راهنما، مشاور و یا دانشجو مسئول مکاتبات مقاله باشد. ولی مسئولیت علمی مقاله مستخرج از پایان نامه و رساله به عهده اساتید راهنما و دانشجو می باشد.

تبصره: در مقالاتی که پس از دانش‌آموختگی بصورت ترکیبی از اطلاعات جدید و نتایج حاصل از پایان‌نامه/ رساله نیز منتشر می‌شود نیز باید نام دانشگاه درج شود.

ماده ۳- انتشار کتاب، نرم افزار و یا آثار ویژه (اثری هنری مانند فیلم، عکس، نقاشی و نمایشنامه) حاصل از نتایج پایان‌نامه/ رساله و تمامی طرحهای تحقیقاتی کلیه واحدهای دانشگاه اعم از دانشکده ها، مراکز تحقیقاتی، پژوهشکده ها، پارک علم و فناوری و دیگر واحدها باید با مجوز کتبی صادره از معاونت پژوهشی دانشگاه و براساس آئین نامه های مصوب انجام شود.

ماده ۴- ثبت اختراع و تدوین دانش فنی و یا ارائه یافته ها در جشنواره‌های ملی، منطقه‌ای و بین‌المللی که حاصل نتایج مستخرج از پایان‌نامه/ رساله و تمامی طرح‌های تحقیقاتی دانشگاه باید با هماهنگی استاد راهنما یا مجری طرح از طریق معاونت پژوهشی دانشگاه انجام گیرد.

ماده ۵- این آیین‌نامه در ۵ ماده و یک تبصره در تاریخ ۸۷/۴/۱ در شورای پژوهشی و در تاریخ ۸۷/۴/۲۳ در هیأت رئیسه دانشگاه به تایید رسید و در جلسه مورخ ۸۷/۷/۱۵ شورای دانشگاه به تصویب رسیده و از تاریخ تصویب در شورای دانشگاه لازم‌الاجرا است.

«اینجانب میلاد عطائی آشتیانی دانشجوی رشته برق – الکترونیک ورودی سال تحصیلی ۸۷ مقطع کارشناسی ارشد دانشکده مهندسی برق و کامپیوتر متعهد می شوم کلیه نکات مندرج در آئین نامه حق مالکیت مادی و معنوی در مورد نتایج پژوهش های علمی دانشگاه تربیت مدرس را در انتشار یافته های علمی مستخرج از پایان نامه / رساله تحصیلی خود رعایت نمایم. در صورت تخلف از مفاد آئین نامه فوق الاشعار به دانشگاه وکالت و نمایندگی می دهم که از طرف اینجانب نسبت به لغو امتیاز اختراع بنام بنده و یا هر گونه امتیاز دیگر و تغییر آن به نام دانشگاه اقدام نماید. ضمناً نسبت به جبران فوری ضرر و زیان حاصله بر اساس برآورد دانشگاه اقدام خواهم نمود و بدینوسیله حق هر گونه اعتراض را از خود سلب نمودم»

امضاء

تاریخ: ۸۹/۹/۱۴ میلاد عطائی آشتیانی

آیین نامه چاپ پایان‌نامه (رساله)های دانشجویان دانشگاه تربیت مدرس

نظر به اینکه چاپ و انتشار پایان نامه (رساله)های تحصیلی دانشجویان دانشگاه تربیت مدرس، مبین بخشی از فعالیتهای علمی - پژوهشی دانشگاه است بنابراین به منظور آگاهی و رعایت حقوق دانشگاه،دانش آموختگان این دانشگاه نسبت به رعایت موارد ذیل متعهد می‌شوند:

ماده ۱: در صورت اقدام به چاپ پایان نامه (رساله)ی خود، مراتب را قبلاً به طور کتبی به «دفتر نشر آثارعلمی» دانشگاه اطلاع دهد.

ماده ۲: در صفحه سوم کتاب (پس از برگ شناسنامه) عبارت ذیل را چاپ کند:

«کتاب حاضر، حاصل پایان نامه کارشناسی ارشد/ رساله دکتری نگارنده در رشته است که در سال در دانشکده دانشگاه تربیت مدرس به راهنمایی سرکار خانم/جناب آقای دکتر ، مشاوره سرکار خانم/جناب آقای دکتر و مشاوره سرکار خانم/جناب آقای دکتر از آن دفاع شده است.»

ماده ۳: به منظور جبران بخشی از هزینه‌های انتشارات دانشگاه، تعداد یک درصد شمارگان کتاب (در هر نوبت‌چاپ) را به «دفتر نشر آثارعلمی» دانشگاه اهدا کند. دانشگاه می‌تواند مازاد نیاز خود را به نفع مرکز نشر درمعرض فروش قرار دهد.

ماده ۴: در صورت عدم رعایت ماده ۳، ۵۰٪ بهای شمارگان چاپ شده را به عنوان خسارت به دانشگاه تربیت‌مدرس، تأدیه کند.

ماده ۵: دانشجو تعهد و قبول می کند در صورت خودداری از پرداخت بهای خسارت، دانشگاه می‌تواند خسارت مذکور را از طریق مراجع قضایی مطالبه و وصول کند؛ به علاوه به دانشگاه حق می‌دهد به منظور استیفای حقوق خود، از طریق دادگاه، معادل وجه مذکور در ماده ۴ را از محل توقیف کتابهای عرضه شده نگارنده برای فروش، تامین نماید.

ماده ۶: اینجانب میلاد عطائی آشتیانی دانشجوی رشته مهندسی برق و الکترونیک مقطع کارشناسی ارشد تعهد فوق وضمانت اجرایی آن را قبول کرده، به آن ملتزم می شوم.

نام و نام خانوادگی: میلاد عطائی آشتیانی

تاریخ و امضا: ۱۳۹۶/۱۲/۱۴

دانشگاه تربیت مدرّس

دانشکده مهندسی برق و کامپیوتر

پایان‌نامه دوره کارشناسی ارشد مهندسی برق و الکترونیک – مدار و سیستم

طراحی اسیلاتور موج میلی‌متری باند وسیع کم نویز CMOS

نام دانشجو:

میلاد عطائی آشتیانی

استاد راهنما:

دکتر عبدالرضا نبوی

بهمن ۱۳۸۹

تقدیم به

لبخند رضایت مادر و پدر عزیزم

تشکر و قدردانی

عبادت خداوند، با شکوه ترین کاریست که بندگان او انجام می‌دهند، تا آنجا که آفرینش معلول این عبادت گشت. اما لحظه‌ی تفکر به قدر عمری عبادت ارزش گذاشته شده است. پس ارج علم و تحقیق بعنوان ابزاری برای تفکر معین است.

خدا را شاکرم که این پایان‌نامه هر چند کوچک را به پایان رساندم. در اینجا جا دارد که از استاد خود، آقای دکتر عبدالرضا نبوی نهایت سپاس‌گزاری را انجام دهند که مرا در این راه راهنمایی کردند. هم‌چنین از آقای دکتر جان‌نثاری که داوری این پایان‌نامه را بر عهده داشتند، تشکر می‌کنیم. از آقایان مهندس نیک پیک، تمدن، گلشنی، صادق پور و دیگر دانشجویان آزمایشگاه میکروالکترونیک دانشگاه تربیت مدرس و هم‌چنین سایر دوستانم متشکرم که بدون آن‌ها انجام این کار میسر نبود. و مهمتر از همه از خانواده عزیزم سپاس گزارم که در طول سالیان تحصیل اینجانب با فداکاری خود زمینه مناسبی را برای من فراهم کردند.

در آخر از مرکز تحقیقات مخابرات ایران که این پایان نامه را مورد حمایت قرار داد، تشکر می‌کنم.

چکیده

در این پایان‌نامه نشان خواهیم داد که گین فعال اسیلاتور در فرکانس‌های موج میلی‌متری به ازای هر مقدار جریان، برحسب سایز ترانزیستورها و گین فیدبک اسیلاتور، بر خلاف فرکانس های پایین تر نقطه‌ی کمینه دارد. از طرف دیگر نشان می‌دهیم که ماهیت نویز ایجاد کننده نویز فاز اسیلاتور موج میلی‌متری، با ماهیت نویز در فرکانس های پایین تر متفاوت می‌باشد. این نویز بیشتر ناشی از تبدیل نویز AM به PM و نویز گیت اسیلاتور است که در فرکانس‌های پایین معمولا در نظر گرفته نمی‌شود. بنابراین در این پایان نامه به طور کلی ادعای مقیاس کردن[1] قطعات فعال، برای یک اسیلاتور با طراحی بهینه در موج میلی‌متری رد می‌گردد و در عین حال روش ها و تکنیک هایی برای کاهش نویز فاز ارائه می‌گردد.

یکی از مهمترین چالش ها در اسیلاتور موج میلی‌متری، وجود عناصر پارازیتی است. در این پایان-نامه با استفاده از ترانسفورماتور، مدار رزونانسی‌ای با خازن‌های پارازیتی ایجاد می‌گردد که باعث حذف میزان زیادی از خازن‌ها پارازیتی بدون اضافه کردن مساحت و یا توان در فرکانس مطلوب می‌گردد. با استفاده از این تکنیک، نویز فاز در مقایسه با یک اسیلاتور عمومی، ۵dB در آفست ۱MHz کاهش و پهنای باند قابل تنظیم ۷۰٪ افزایش می‌یابد.

بدلیل محدودیت گین قطعات فعال برای سیگنال های بزرگ، استفاده از ترانسفورماتور در طراحی موج میلی‌متری رایج است. در اینجا روشی موثر برای طراحی ترانسفورماتور با کوپلینگ، گین و ضریب کیفیت بالا ارائه شده است. کوپلینگ و گین ترانسفورماتور طراحی شده ۰/۷۵ و ۲ است در حالی که ضریب کیفیت هر دو سلف این ترانسفورماتور بزرگ تر از ۱۹ می‌باشد.

در انتهای این پایان‌نامه نیز جانمایی مدار و شبیه سازی های نهایی مداری اسیلاتور آمده است که نشان دهنده عملکرد خوب نوسان ساز موج میلی‌متری طراحی شده در فرکانس ۵۷GHz، حتی با

[1] Scaling

تکنولوژی ۰/۱۸-µm می‌باشد. نویز فاز این نوسان ساز با توان هسته مرکزی ۸/۵mW در آفست ۱MHz، ۸۹dBc/Hz- می‌باشد در حالی که دارای پهنای باند قابل تنظیم ۱/۹GHz است.

کلمات کلیدی: اسیلاتور، ترانسفورماتور، خازن پارازیتی، موج میلی‌متری، نویز فاز

فهرست مطالب

فصل ۱- مقدمات ۱

۱-۱- کاربردهای فرستنده-گیرنده موج میلیمتری ۴

۱-۲- اسیلاتور بعنوان یک بلوک در فرستنده – گیرنده ها ۵

۱-۲-۱- نویز فاز در مدارهای نوسان ساز ۶

۱-۲-۲- پایداری مدارهای نوسان ساز ۹

۱-۳- نتیجه گیری ۱۳

فصل ۲- چالش های طراحی اسیلاتور موج میلیمتری و تکنیکهای مقابله با آنها ۱۴

۲-۱- محدودیت عناصر فعال و روشهای مقابله با آن ۱۴

۲-۲- عناصر پارازیتی ۱۸

۲-۳- محدودیت خازن ورکتور ۲۱

۲-۴- اسیلاتور Push-Push ۲۳

۲-۵- نتیجه گیری ۲۴

فصل ۳- طراحی اسیلاتور باند وسیع کم نویز موج میلیمتری ۲۵

۳-۱- طراحی اسیلاتور موج میلی متری رایج با بهره فعال افزایش یافته ۲۶

۳-۱-۱- بررسی پایداری اسیلاتور طراحی شده ۴۰

۳-۲- اسیلاتور موج میلیمتری با عناصر پارازیتی کاهش یافته ۴۲

۳-۲-۱- کاهش خازنهای پارازیتی با اضافه کردن اندوکتانس موازی ۴۴

۳-۲-۲- حذف خازنهای پارازیتی توسط ترانسفورماتور ۴۸

۳-۳- طراحی طبقه ی توان ۵۲

۳-۴- نتیجه گیری ۵۴

فصل ۴- تکنیک های کاهش نویز در اسیلاتور موج میلیمتری ۵۵

۴-۱- مدل نویز ترانزیستور..... ۵۵

۴-۲- نحوه ی تاثیر نویز های قطعات بر روی نویز فاز خروجی..... ۵۸

۴-۲-۱- تابع ISF به شکل کلی و قابل استفاده برای اسیلاتور موج میلیمتری..... ۶۲

۴-۲-۲- نویزهای درین، رزوناتور، گیت و فلیکر در نویز فاز ۶۶

۴-۳- تکنیکهای طراحی برای اسیلاتور موج میلیمتری با نویز فاز کم ۷۰

۴-۳-۱- خطی کردن منبع جریان..... ۷۰

۴-۳-۲- طراحی بایاس گیت و خطی کردن هسته اصلی اسیلاتور..... ۷۵

۴-۳-۳- اسیلاتور بایاس شده از بالا..... ۷۷

۴-۳-۴- فیلتر کردن هارمونیک ها..... ۸۰

۴-۴- نتیجه گیری..... ۸۳

فصل ۵- طراحی مدارات پسیو..... ۸۴

۵-۱- طراحی خازن..... ۸۵

۵-۲- طراحی سلف..... ۸۵

۵-۲-۱- طراحی سلف در فرکانسهای موج میلیمتری..... ۸۸

۵-۳- طراحی ترانسفورماتور..... ۹۵

۵-۳-۱- طراحی ترانسفورماتور با کوپلینگ بالا..... ۹۵

۵-۳-۲- طراحی ترانسفورماتور با نسبت اندوکتانسی بزرگ ۹۸

۵-۴- طراحی دیود ورکتور..... ۱۰۱

۵-۵- نتیجه گیری..... ۱۰۵

فصل ۶- جانمایی و شبیه سازی مدار..... ۱۰۶

۶-۱- نتیجه گیری..... ۱۱۴

نتیجه گیری و پیشنهادات..... ۱۱۸

پیشنهادات ۱۱۹

پیوست الف) روابط پایداری برای نوسان ساز با n رزوناتور.....أ

پیوست ب) طراحی خطوط انتقال.....ج

پیوست ج) زیر لایه نوشته شده تکنولوژی µm CMOS ۰/۱۸- استفاده شده، برای برنامه Asiticح

مراجع: ..... ن

فهرست اشکال:

شکل ۱-۱: باندهای اختصاص یافته به استاندارد 802.15.3c [۶] ۴

شکل ۱-۲: الف) مدل معادل فیدبکی اسیلاتور ب) مدار معادل پسیو ۵

شکل ۱-۳: نوسان ساز RLC ۶

شکل ۱-۴: طیف خروجی نوسان ساز در اطراف حامل ۷

شکل ۱-۵: پدیده ضرب فرکانسی دو جانبه به واسطه ی نویز فاز [۱۱] ۸

شکل ۱-۶: مدار معادل نوسان ساز الف) سری ب) موازی ۱۰

شکل ۲-۱: تبدیل ادمیتانس با قرار دادن خط انتقال [۲۸] ۱۵

شکل ۲-۲: اسیلاتور ارائه شده در [۲۸] ۱۵

شکل ۲-۳: یک خطا انتقال بهینه با طول یک چهارم طول موج [۳۰] ۱۶

شکل ۲-۴: اسیلاتور طراحی شده با گین افزایش یافته توسط ترانسفورماتور [۳۱] ۱۷

شکل ۲-۵: نوسان ساز با گین افزایش یافته توسط ترانسفورماتور [۳۲] ۱۷

شکل ۲-۶: از بین بردن خازن پارازیتی با استفاده از یک سلف موازی با آن [۴] ۱۹

شکل ۲-۷: رزوناتور ارائه شده در [۵] و اندازه و فاز پاسخ فرکانسی آن ۲۰

شکل ۲-۸: اسیلاتور ارائه شده در [۵] ۲۰

شکل ۲-۹: امپدانس سوییچ شبیه سازی شده در فرکانس ۶۰GHz برای تکنولوژی ۰/۱۸-µm ۲۱

شکل ۲-۱۰: ورکتور طراحی شده در [۳۷] ۲۲

شکل ۲-۱۱:اسیلاتور تنظیم شونده با خازن پیوند ترانزیستور هسته اصلی مدار [۳۸] ۲۳

شکل ۲-۱۲: یک اسیلاتور ساده Push-Push [۳۹] ۲۴

شکل ۳-۱: ساختار فلزها و اکسید در تکنولوژی های متفاوت [۳۴] ۲۵

شکل ۳-۲: الف) مدار VCO به صورت کلی ب) یک اسیلاتور عمومی که با ترانسفورماتور پیدا سازی شده است ۲۷

شکل ۳-۳: نیم مدار یک اسیلاتور در حالت عمومی ۲۷
شکل ۳-۴: مدار معادل نیم مدار یک نوسان ساز به صورت کلی..... ۲۸
شکل ۳-۵: مقایسه بین مدل جریان ترانزیستور رابطه ۳-۲۵ (خط هاشور دار) و شبیه سازی ADS (خط یکپارچه)..... ۳۴
شکل ۳-۶: مقایسه بین مدل جریان ترانزیستور رابطه ۳-۲۸ (خط هاشور دار) و شبیه سازی ADS (خط یکپارچه)..... ۳۴
شکل ۳-۷: مقایسه بین مدل جریان ترانزیستور رابطه ۳-۲۹ (خط هاشور دار) و شبیه سازی ADS (خط یکپارچه)..... ۳۵
شکل ۳-۸: Gm مدار فعال برحسب پهنای ترانزیستور و گین فیدبک مدار..... ۳۹
شکل ۳-۹: مقدار fmax برحسب چگالی جریان برای تکنولوژی های مختلف - تکنولوژی ۰/۱۸-μm با دایره های تو خالی مشخص شده است [۴۱]..... ۳۹
شکل ۳-۱۰: مدار معادل یک نوسان ساز موازی ۴۰
شکل ۳-۱۱: مقدار خازن دیده شده از درین نیم مدار شکل ۳-۳ برحسب W و k..... ۴۴
شکل ۳-۱۲: نیم مدار یک نوسان ساز عمومی همراه با سلف از بین برنده خازن پارازیتی..... ۴۵
شکل ۳-۱۳: الف) Gm ب) خازن پارازیتی - دیده شده از درین ترانزیستور M1 نیم مدار اسیلاتور شکل ۳-۱۲ با تکنیک حذف عناصر پارازیتی..... ۴۶
شکل ۳-۱۴: یک نوسان ساز عمومی همراه با سلف از بین برنده خازن های پارازیتی..... ۴۷
شکل ۳-۱۵: فرکانس نوسانات و نویز فاز اسیلاتور شکل ۳-۱۴..... ۴۸
شکل ۳-۱۶: اسیلاتور با فیدبک ترانسفورماتوری همراه با از بین برنده خازن های پارازیتی به صورت جزیی..... ۴۹
شکل ۳-۱۷: نیم مدار معادل اسیلاتور با فیدبک ترانسفورماتوری همراه با سلف از بین برنده خازن پارازیتی..... ۵۰

شکل ۳-۱۸: نویز فاز دو اسیلاتور عمومی و دارای تکنیک از بین برنده خازن های پارازیتی الف) در آفست ۱۰MHz ب) در آفست ۱MHz ۵۲
شکل ۳-۱۹: شبیه سازی پهنای باند قابل تنظیم دو نوسان ساز عمومی و اسیلاتور با تکنیک از بین برنده خازن ۵۲
شکل ۳-۲۰: بافر دو طبقه سورس مشترک طراحی شده..... ۵۳
شکل ۴-۱: مدل ترانزیستور همراه با نویز های گیت و درین ۵۶
شکل ۴-۲: پاسخ ضربه نوسان ساز الف) پالس در پیک دامنه وارد شده ب) پالس در نقطه گذر از صفر وارد شده [۱۴]..... ۵۹
شکل ۴-۳: خروجی و ISF برای الف) نوسان ساز LC ب)نوسان ساز ring [۱۴] ۵۹
شکل ۴-۴: مسیر نوسان یک اسیلاتور و اثر یک آشفتگی در این مسیر [۱۴] ۶۰
شکل ۴-۵:الف) تغییرات نویز فاز بر حسب dBc/Hz در آفست ۱MHz ب) تغییرات جریان بایاس برحسب A ج) تغییرات فرکانس خروجی برحسب GHz ، نسبت به تغییرات ولتاژ درین منبع جریان (برحسب V) ۷۲
شکل ۴-۶: الف) نویز فاز در آفست ۱MHz در دو حالت بایاس با منبع جریان و بایاس با مقاومت ب) جریان بایاس برای دو حالت بایاس با مقاومت و با منبع جریان ۷۳
شکل ۴-۷: تاثیر ولتاژ بایاس گیت ترانزیستور هسته اصلی بر روی نویز فاز ۷۵
شکل ۴-۸: الف) وابستگی نویز فاز به ولتاژ گیت با منبع جریان ایده آل ب) وابستگی هارمونیک سوم خروجی به ولتاژ گیت ج) وابستگی هارمونیک اول خروجی به ولتاژ گیت ۷۷
شکل ۴-۹: الف) تغییرات نویز فاز ب) هارمونیک سوم ج) هارمونیک اول، با تغییرات در ولتاژ تغذیه ۷۹
شکل ۴-۱۰: اسیلاتور بایاس شده از بالا ۷۹
شکل ۴-۱۱: الف) فیلتر طراحی شده برای کاهش محتوای هارمونیکی ب) پاسخ فیلتر طراحی شده ۸۱
شکل ۴-۱۲: الف) نویز فاز ب) هارمونیک سوم ج) هارمونیک اول خروجی، برای اسیلاتور موج میلی متری در حالت معمولی و در حالت وجود فیلتر شکل ۴-۱۱ در گیت ترانزیستورهای هسته اصلی ۸۲

شکل ۵-۱: ساختار خازن MIM الف) از روبرو ب) از بالا [۶۸] ۸۵
شکل ۵-۲: یک سلف طراحی شده همراه با صفحه محافظت کننده الگو داده شده ۸۷
شکل ۵-۳: مدل pi ساده یک سلف در یک فرکانس ۸۸
شکل ۵-۴: فلوچارت ساده برای روند طراحی سلف در فرکانس موج میلی متری ۹۰
شکل ۵-۵: الف) سلف شبیه سازی شده برای ارزیابی بستر تعریف شده ب) مقدار Qd [۷۱] در مقایسه با شبیه سازی ما ۹۳
شکل ۵-۶: جانمایی سلف طراحی شده برای اندوکتانس L1b ۹۴
شکل ۵-۷: جانمایی سلف طراحی شده برای اندوکتانس L2b ۹۴
شکل ۵-۸: الف) ترانسفورماتور با دو سلف کنار هم قرار گرفته ب) ترانسفورماتور با دو سلف در لایه های متفاوت فلزی ۵ و ۶ ..... ۹۶
شکل ۵-۹: ترانسفورماتور طراحی شده برای اسیلاتور ارائه شده الف) نشان داده شده از مقابل (برای نمایش بهتر، مقیاس شکل در محور Z مطابق واقعیت قرار داده نشده است) ب) نشان داده شده از بالا. ۹۹
شکل ۵-۱۰: مشخصه تنظیم یک خازن ورکتور در زمانی که سورس، درین و بدنه آن بهم وصل باشد [۸۲] ۱۰۲
شکل ۵-۱۱: تغییرات مقدار خازن و ضریب کیفیت برای یک ورکتور PMOS در ناحیه واژگونی به ازای W و L های مختلف ۱۰۴
شکل ۶-۱: جانمایی اسیلاتور ارائه شده ۱۰۷
شکل ۶-۲: جانمایی هسته اسیلاتور موج میلی متری بدون بافر های آن ۱۰۷
شکل ۶-۳: قسمتی از لی اوت بصورت ۳ بعدی و آماده برای شبیه سازی میدانی ۱۰۹
شکل ۶-۴: فرکانس خروجی بر حسب ولتاژ تنظیم برای قبل از استخراج پارامترهای S لی اوت و بعد از آن ۱۰۹
شکل ۶-۵: نویز فاز در آفست ۱MHz برحسب ولتاژ تنظیم برای قبل از استخراج پارامترهای S لی اوت و بعد از آن ۱۱۰

شکل ۶-۶: نویز فاز در آفست ۱۰MHz بر حسب ولتاژ تنظیم برای قبل از استخراج پارامترهای S لی اوت و بعد از آن ۱۱۰
شکل ۶-۷: توان خروجی اسیلاتور بر روی بار ۵۰Ω برای قبل از استخراج پارامترهای S لی اوت و بعد از آن ۱۱۰
شکل ۶-۸: دامنه نوسانات تک سر اسیلاتور قبل از بافر به ازای ولتاژ تنظیم ۱/۴V ۱۱۱
شکل ۶-۹: نویز فاز اسیلاتور به ازای ولتاژ تنظیم ۱/۴V ۱۱۱
شکل ۶-۱۰: شبیه سازی اسیلاتور ارائه شده در گوشه های مختلف تکنولوژی الف) نویز فاز ب)پهنای باند قابل تنظیم ج) توان خروجی ۱۱۵
شکل ۶-۱۱: تغییرات الف) نویز فاز ب) فرکانس خروجی نوسان ساز ج) توان خروجی، به ازای دماهای مختلف ۱۱۶
شکل ۶-۱۲: شبیه سازی مونت-کارلو الف) نویز فاز ب) توان خروجی ج) فرکانس خروجی، برای ولتاژ تنظیم ۱V ۱۱۷

شکل ب- ۱: مقطع عرضی یک خط انتقال ..... ج
شکل ب- ۲: پارامتر های R و G خط انتقال بارگذاری نشده، بدست آمده از نرم افزار تحلیل تمام موج.... و
شکل ب- ۳: پارامتر های L و C خط انتقال بارگذاری نشده، بدست آمده از نرم افزار تحلیل تمام موج.... و
شکل ب- ۴: نمودار R/Z_0^2 برای بدست آوردن W بهینه ..... ز
شکل ب- ۵: مقدار امپدانس مشخصه بر حسب عرض خط انتقال ..... ز

فهرست جداول:

جدول ۳-۱: مقادیر اجزای مختلف مدار بافر ۵۴
جدول ۶-۱: خلاصه نتایج این کار و کارهای مشابه ۱۱۳

فصل ۱– مقدمات

نیاز روز افزون و بازار بسیار گسترده فرستنده–گیرنده‌های بی‌سیم، در خواست بی‌پایان برای نرخ اطلاعات بیشتر و در نتیجه پهنای باند بیشتر و ارزان تر، و شلوغ بودن باندهای فرکانسی پایین تر و نبود پهنای باند قابل دسترس بزرگ در آن باندها، محققان را تشویق کرد تا به راه حلی پایدار برای حل این مشکلات برسند و این راه حل بالا بردن فرکانس فرستنده-گیرنده ها در افزار های CMOS و استفاده از باندهای خالی و بسیار گسترده در فرکانس های بالا می‌باشد. اولین تلاش در این زمینه در سال ۲۰۰۱ انجام شد که یک اسیلاتور ۵۰GHz در تکنولوژی ۰/۲۵-µm ارائه شد [۱].

با رفتن به سمت سیستم‌های فرستنده – گیرنده موج میلی متری امکان ارسال و دریافت اطلاعات در پهنای باندهای وسیع و توان بالا (در حد 40dBm) ممکن می‌گردد. از طرف دیگر باند مربوط به این سیستم ها، آزاد و تداخل های رادیویی در آنجا اندک است. با این قابلیت‌ها، این سیستم‌ها می‌توانند حتی با مدولاسیون‌هایی با پیچیدگی کم، نرخ اطلاعاتی در حد Gb/sec داشته باشند [۲]. اما بدلیل تلفات بسیار بالای زیر لایه CMOS، عناصر فعال و پسیو در این زیر لایه دارای محدودیت های فراوانی هستند.

یکی از اصلی ترین و پر چالش ترین مدارهای فرستنده-گیرنده موج میلی‌متری، مدار اسیلاتور آن است. نکته‌ی اولی که در این مدارها مطرح می‌شود، نحوه‌ی طراحی آن‌ها است. بسیاری از شرکت ها و گروه‌های تحقیقاتی که تا به حال در زمینه‌ی طراحی اسیلاتور در فرکانس های پایین تر کار کرده اند و اسیلاتورهای بسیار خوبی نیز دارند، سعی می‌کنند تا با مقیاس کردن[1] عناصر اکتیو و پسیو طراحی های خوب قبلی، به نوسان سازی مناسب در موج میلی‌متری برسند. حتی مقالاتی نیز در زمینه مقیاس کردن قطعات اسیلاتور برای انتقال آن از فرکانس های پایین به بالا [۳] نوشته شده است. با توجه به اهمیت این موضوع، اولین مطلبی که در این پایان نامه به آن پرداخته می‌شود، نحوه‌ی طراحی اسیلاتور می‌باشد.

[1] Scaling

در این پایان نامه نشان خواهیم داد که گین فعال اسیلاتور در فرکانس های موج میلی‌متری به ازای هر مقدار جریان، برحسب سایز ترانزیستور نقطه‌ی بهینه دارد و مانند فرکانس پایین اینگونه نیست که هرچه گین بیشتری از قطعات فعال بخواهیم، سایز ترانزیستور را بیشتر کنیم. حتی این مقدار بهینه به ضریب فیدبک نوسان ساز نیز مرتبط می‌باشد. از طرف دیگر نشان داده می‌شود که ماهیت نویز ایجاد کننده نویز فاز اسیلاتور موج میلی‌متری، با ماهیت نویز در فرکانس های پایین تر متفاوت می‌باشد. بنابراین در این پایان نامه به طور کلی ادعای مقیاس کردن قطعات فعال، برای یک اسیلاتور با طراحی بهینه در موج میلی‌متری رد می‌گردد.

همین مطلب را حتی در مورد مقیاس کردن عناصر پسیو هم می‌توان گفت. درست است که شاید با کوچک کردن مقدار اندوکتانس به یک نسبت مشخص، بتوان فرکانس اسیلاتور را زیاد کرد، اما خود سلف را به صورت هندسی نمی‌توان مقیاس کرد و نحوه طراحی سلف موج میلی‌متری با سلف فرکانس پایین متفاوت است. زیرا ماهیت تلفات در فرکانس های بالا، متفاوت از فرکانس های پایین است. البته این موضوع در مقالات مختلف موج میلی‌متری رعایت می‌شود و سلف های مناسب موج میلی‌متری طراحی می‌گردد. ولی متاسفانه هنوز روشی جامع برای طراحی سلف ارائه نشده است. از طرف دیگر در فرکانس-های بالا، بدلیل محدودیت گین قطعات فعال برای سیگنال های بزرگ، استفاده از ترانسفورماتور نیز رایج است. ولی ترانسفورماتوری خوب با ضریب کوپلینگ بالا و گین بزرگ برای موج میلی‌متری طراحی نشده است. ما در این پایان نامه روشی موثر برای طراحی ترانسفورماتور با کوپلینگ و گین بالا ارائه می‌کنیم که در عین حال دارای ضریب کیفیت بسیار خوب نیز می‌باشد.

موضوع بعدی مورد بحث، چالش‌های بوجود آمده در طراحی اسیلاتور موج میلی‌متری بدلیل محدودیت افزاره‌های پسیو و فعال و همین طور عناصر پارازیتی است. بیشتر و اگر با احتیاط بگوییم، تمام مقالات موج میلی‌متری ارائه شده در سال های اخیر، همان طور که در فصل دوم این پایان نامه قسمتی از آن‌ها را خواهید دید، سعی می‌کنند تا با ارائه تکنیکی مداری، به این چالش ها فائق آیند. یکی از مهمترین چالش ها، وجود عناصر پارازیتی است که جلوی نوسان با کیفیت را از مدار می‌گیرد. مقالات