پایان نامه جهت اخذ درجه کارشناسی ارشد

در مهندسی برق- الکترونیک

کاهش توان در مبدل آنالوگ به دیجیتال فلش پر سرعت

سید هادی نصراله‌الحسینی

استاد راهنما: دکتر رضا لطفی

۱۳۹۰

بسم الله الرحمن الرحيم

تعهد نامه

اینجانب **سید هادی نصراله‌الحسینی** دانشجوی دوره کارشناسی ارشد رشته **مهندسی برق - الکترونیک** دانشکده **مهندسی** دانشگاه فردوسی مشهد نویسنده پایان نامه‌ی "کاهش توان در مبدل آنالوگ به دیجیتال فلش پر سرعت" تحت راهنمایی **دکتر رضا لطفی** متعهد می‌شوم:

- تحقیقات در این پایان نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است.
- در استفاده از نتایج پژوهش‌های محققان دیگر به مرجع مورد استفاده استناد شده است.
- مطالب مندرج در پایان نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است.
- کلیه حقوق معنوی این اثر متعلق به دانشگاه فردوسی مشهد می‌باشد و مقالات مستخرج با نام « دانشگاه فردوسی مشهد» و یا « Ferdowsi University of Mashhad » به چاپ خواهد رسید.
- حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان نامه تأثیرگذار بوده‌اند در مقالات مستخرج از رساله رعایت شده است.
- در کلیه مراحل انجام این پایان نامه، در مواردی که از موجود زنده (یا بافت های آن ها) استفاده شده است ضوابط و اصول اخلاقی رعایت شده است.
- در کلیه مراحل انجام این پایان نامه، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است، اصل رازداری، ضوابط و اصول اخلاقی انسانی رعایت شده است.

تاریخ: ۱۳۹۰/۰۶/۳۱

امضای دانشجو

مالکیت نتایج و حق نشر

- کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج، کتاب، برنامه های رایانه ای، نرم افزارها و تجهیزات ساخته شده) متعلق به دانشگاه فردوسی مشهد می‌باشد. این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود.
- استفاده از اطلاعات و نتایج موجود در پایان نامه بدون ذکر مرجع مجاز نمی‌باشد.

تقدیم به پدر و مادر عزیز ، دلسوز و مهربانم که آرامش روحی و آسایش فکری فراهم نمودند تا با حمایت های همه جانبه در محیطی مطلوب، مراتب تحصیلی و نیز پایان نامه درسی را به نحو احسن به اتمام برسانم. همچنین ازکلیه کسانیکه در دوران تحصیل همواره مشوق و پشتیبان اینجانب بوده‌اند؛ سپاسگزاری می‌نمایم.

به مصداق «من لم یشکر المخلوق لم یشکر الخالق» بسی شایسته است از زحمات اساتید محترم گروه الکترونیک دانشکده‌ی مهندسی دانشگاه فردوسی و به خصوص استاد فرهیخته جناب آقای دکتر رضا لطفی که با کرامتی چون خورشید، سرزمین دل را روشنی بخشیدند و گلشن سرای علم و دانش را با راهنمایی های کارساز و سازنده بارور ساختند؛ تقدیر و تشکر نمایم.

بسمه تعالی

مشخصات رساله/پایان نامه تحصیلی دانشجویان

دانشگاه فردوسی مشهد

عنوان رساله/پایان نامه: کاهش توان در مبدل آنالوگ به دیجیتال فلش پر سرعت

نام نویسنده: **سید هادی نصراله الحسینی**

نام استاد راهنما: **دکتر رضا لطفی**

دانشکده: مهندسی	**گروه: برق**	**رشته تحصیلی: الکترونیک**
تاریخ تصویب: ۱۳۸۸/۱۱/۲		**تاریخ دفاع: ۱۳۹۰/۰۶/۳۰**
مقطع تحصیلی: کارشناسی ارشد ●	**دکتری** ○	**تعداد صفحات: ۹۰**

چکیده رساله/پایان نامه :

مبدل‌های آنالوگ به دیجیتال فلش عمدتا در کاربردهایی با سرعت نمونه برداری بسیار زیاد اما تعداد بیت کم از قبیل رادیوهای با پهنای باند وسیع مورد استفاده قرار می‌گیرند. یکی از مهمترین محدودیت‌ها در افزایش تعداد بیت در این مبدل‌ها، افزایش سرسام آور توان مصرفی است که به صورت نمایی با افزایش تعداد بیت مبدل افزایش می‌یابد. در این پایان نامه تلاش شده است با اصلاح ساختار مقایسه‌کننده توان مصرفی آن کاهش یابد. در گام نخست ساختاری پیشنهاد شده است که مقدار نویز برگشتی مقایسه‌کننده را کاهش می‌دهد بدون آنکه توان مصرفی را افزایش دهد. اما نوآوری اصلی این پایان نامه به این ایده مربوط می‌شود که می‌توان در هر مقایسه‌کننده مدار پیش تقویت کننده را بلافاصله بعد از تعیین خروجی‌ها با استفاده از دریچه‌های منطقی مناسب خاموش کرد. از آنجا که اختلاف یک سیگنال ورودی دلخواه با اغلب سطوح مرجع مقایسه شونده زیاد است، بیشتر خروجی‌های مقایسه‌کننده‌ها خیلی زودتر از پایان دوره‌ی تناوب سیگنال ساعت آماده هستند و این ایده می‌تواند منجر به ذخیره توان مصرفی در حدود ۴۰٪ در کل مبدل نسبت به یک مبدل آنالوگ به دیجیتال فلش متداول بشود. برای آنکه موثر بودن این ایده ها نشان داده شود یک مبدل آنالوگ به دیجیتال فلش با مشخصات ۶ بیت ۱ GS/s در تکنولوژی $CMOS\ TSMS\ 0.18\ um$ و ولتاژ تغذیه ۱.۸ ولت طراحی و شبیه‌سازی شده است. توان مصرفی مبدل برابر با ۲۰.۲ میلی‌وات و مقدار THD در فرکانس ورودی ۲۰۰ MHz برابر با ۳۲- dB می‌باشد.

کلید واژه:

۱. مبدل آنالوگ به دیجیتال

۲. فلش

۳. کم مصرف

۴. پر سرعت

امضای استاد راهنما

چکیده:

مبدل‌های آنالوگ به دیجیتال فلش عمدتا در کاربردهایی با سرعت نمونه برداری بسیار زیاد اما تعداد بیت کم از قبیل رادیوهای با پهنای باند وسیع مورد استفاده قرار می‌گیرند. یکی از مهمترین محدودیت‌ها در افزایش تعداد بیت در این مبدل‌ها، افزایش سرسام آور توان مصرفی است که به صورت نمایی با افزایش تعداد بیت مبدل افزایش می‌یابد. در این پایان نامه تلاش شده است با اصلاح ساختار مقایسه-کننده توان مصرفی آن کاهش یابد. در گام نخست ساختاری پیشنهاد شده است که مقدار نویز برگشتی مقایسه‌کننده را کاهش می‌دهد بدون آنکه توان مصرفی را افزایش دهد. اما نوآوری اصلی این پایان نامه به این ایده مربوط می‌شود که می‌توان در هر مقایسه‌کننده مدار پیش تقویت کننده را بلافاصله بعد از تعیین خروجی‌ها با استفاده از دریچه‌های منطقی مناسب خاموش کرد. از آنجا که اختلاف یک سیگنال ورودی دلخواه با اغلب سطوح مرجع مقایسه شونده زیاد است، بیشتر خروجی‌های مقایسه‌کننده‌ها خیلی زودتر از پایان دوره‌ی تناوب سیگنال ساعت آماده هستند و این ایده می‌تواند منجر به ذخیره توان مصرفی در حدود ۴۰٪ در کل مبدل نسبت به یک مبدل آنالوگ به دیجیتال فلش متداول بشود. برای آنکه موثر بودن این ایده ها نشان داده شود یک مبدل آنالوگ به دیجیتال فلش با مشخصات ۶ بیت ۱ GS/s در تکنولوژی $CMOS\ TSMS\ 0.18\ um$ و ولتاژ تغذیه ۱.۸ ولت طراحی و شبیه‌سازی شده است. توان مصرفی مبدل برابر با ۲۰.۲ میلی‌وات و مقدار THD در فرکانس ورودی MHz ۲۰۰ برابر با dB ۳۲- می‌باشد.

فهرست مطالب

فصل اول: ٤

پیشگفتار ٤

۱-۱) مقدمه ٤

۱-۲) رادیوهای با پهنای باند وسیع: ٥

۱-۳) کانال خواندنی ٦

۱-٤) انگیزه ۷

۱-٥) ساختار پایان‌نامه ۸

فصل دوم: ۹

اصول و بررسی اجمالی انواع ساختارهای مبدل‌های آنالوگ به دیجیتال ۹

۲-۱) مشخصات اصلی ۱۰

۲-۱-۱) فرکانس نمونه برداری ۱۰

۲-۱-۲) انتخاب فرکانس نمونه برداری $f_{sampling}$ ۱۱

۲-۱-۳) قابلیت تفکیک ۱۱

۲-۲) مشخصات عملکرد مبدل‌های آنالوگ به دیجیتال ۱۳

۲-۲-۱) عملکرد های استاتیک ۱٤

۲-۲-۲) عملکرد های پویا ۱٦

۲-۲-۳) معیار شایستگی ۱۸

۲-۳) بررسی اجمالی انواع ساختارهای مبدل‌های آنالوگ به دیجیتال ۱۹

۲-۳-۱) مبدل آنالوگ به دیجیتال فلش ۱۹

۲-۳-۲) مبدل آنالوگ به دیجیتال دو مرحله‌ای ۲۰

۲-۳-۳) مبدل آنالوگ به دیجیتال فولدینگ ۲۱

۲-۳-٤) مبدل آنالوگ به دیجیتال پایپ لاین ۲۱

۲-۳-٥) مبدل آنالوگ به دیجیتال تقریب متوالی ۲۲

۲-٤) نتیجه‌گیری ۲٤

فصل سوم ۲۵
بررسی ساختار و منابع خطا در مبدل آنالوگ به دیجیتال فلش ۲۵
۳-۱) ساختار مبدل آنالوگ به دیجیتال فلش ۲۶
۳-۲) تولیدکننده‌ی ولتاژ مرجع ۲۷
۳-۲-۱) منابع خطا در تولیدکننده‌ی ولتاژ مرجع ۲۷
۳-۲-۲) مقایسه‌کننده: ۳۰
۳-۲-۳) منابع خطا در مقایسه‌کننده ۳۶
۳-۲-٤) مقایسه کننده با نویز ارجاع شده به ورودی کاهش یافته ۳۸
۳-۳) مبدل کد دماسنجی به کد دودویی ٤۰
۳-۳-۱) خطای حباب ٤۱
۳-۳-۲) رمزگشای *ROM* ٤۲
۳-۳-۳) رمزگشای شمارنده یک: ٤۳
۳-۳-٤) رمزگشایی کد دماسنجی به کد گری و کد دودویی ٤٤
۳-٤) عدم قطعیت زمان نمونه‌برداری به عنوان یک منبع خطا ٤٦
۳-۵) برخی از کارهای انجام شده به منظور کاهش توان مصرفی ٤۸
۳-۵-۱) حذف شبکه‌ی مقاومتی: ٤۸
۳-٦) نتیجه‌گیری ۵۰
فصل چهارم: ۵۱
طراحی و شبیه‌سازی مبدل آنالوگ به دیجیتال فلش ٦ بیت ۱ *GS/s* ۵۱
۵-۱) مراجع ولتاژ ۵۲
٤-۲) مقایسه‌کننده ۵۳
٤-۲-۱) مقایسه‌کننده با نویز ارجاع شده به ورودی زیاد ۵۳
٤-۲-۲ مقایسه‌کننده پیشنهاد شده با نویز ارجاع شده به ورودی کم ۵۵
٤-۳) رمزگشای کد دماسنجی به کد دودویی ۵۹
٤-۳-۱) تبدیل کد دماسنجی به کد گری ٦۰
٤-۳-۲) تبدیل کد گری به کد دودویی ٦٦

٤-٤) ساختار پیشنهادی جهت خاموش کردن مقایسه‌کننده: ٦٨
٤-٥) نتایج شبیه‌سازی ٧٢
فصل پنجم ٧٨
طراحی و شبیه‌سازی مبدل آنالوگ به دیجیتال فلش ٤ بیت، ١.٢٥ *GS/s* با حذف مدار ولتاژ مرجع مقاومتی ٧٨
٥-١) مدار مبدل فلش با حذف ولتاژ مرجع مقاومتی ٧٩
٥-٢) طراحی مبدل فلش با ٤ بیت، ١.٢٥ *GS/s* ٧٩
٥-٣) نتایج شبیه‌سازی ٨١
فصل ششم ٨٥
نتیجه‌گیری و پیشنهادها ٨٥
٧-١) نتیجه‌گیری ٨٥
٧-٢) پیشنهادها ٨٦
مراجع: ٨٧

فصل اول:

پیشگفتار

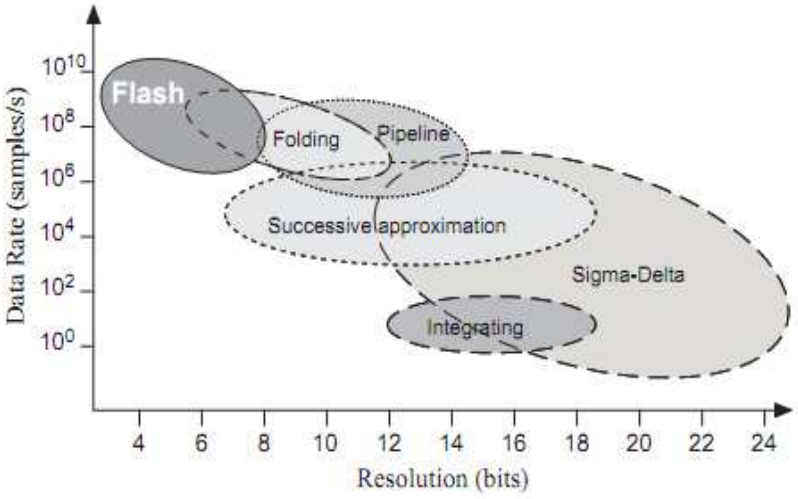
۱-۱) مقدمه

مبدل‌های آنالوگ به دیجیتال[1] مدارهای الکترونیکی هستند که سیگنال‌های الکترونیکی پیوسته در دو حوزه‌ی زمان و مقدار را به سیگنال‌های گسسته در هر دو حوزه (سیگنال‌های دیجیتال) برای تجزیه و تحلیل سیگنال و یا انتقال سیگنال تبدیل می‌کنند. مبدل‌ها در درجه اول به‌وسیله‌ی سرعت تبدیل، قابلیت تفکیک، توان مصرفی و سطح اشغال مشخص می شوند، که در کاربردهای گوناگون متفاوت هستند. علاوه بر این، انتخاب صحیح نوع مبدل برای کاهش هزینه‌ها و توان مصرفی ضروری می‌باشد.

همانطور که در شکل شماره ۱-۱ مشاهده می‌شود ساختارهای متفاوتی برای مبدل‌های آنالوگ به دیجیتال وجود دارند که انتخاب یک نوع آن به کاربرد مورد نظر و نیازهای آن کاربرد مانند سرعت تبدیل و قابلیت تفکیک بستگی

[1] Analog to digital converters (ADCs)

دارد. به عنوان مثال برای کاربرهایی از قبیل کاربرهای صوتی که در آن نیاز به سرعت تبدیل کم اما قابلیت تفکیک زیاد است از مبدل‌های آنالوگ به دیجیتال سیگما دلتا استفاده می‌شود و همچنین برای کاربرهایی که نیاز به سرعت تبدیل زیاد اما قابلیت تفکیک کم دارند از مبدل‌های آنالوگ به دیجیتال فلش استفاده می‌شود.



شکل ۱-۱: انواع توپولوژی‌های مبدل‌های آنالوگ به دیجیتال

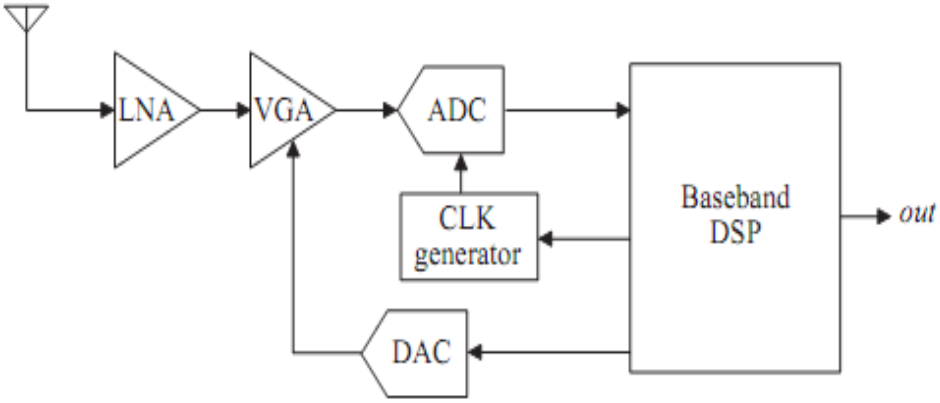
مبدل‌های آنالوگ به دیجیتال فلش که قرار است در این پایان‌نامه مورد بررسی دقیق‌تر قرار گیرند در کاربردهایی از قبیل رادیوهای با پهنای باند وسیع[1] و یا کانال‌های خواندنی[2] که در بخش‌های ۱-۲ و ۱-۳ توضیح داده شده‌اند استفاده می‌شود.

۱-۲) رادیوهای با پهنای باند وسیع:

به هر سیگنالی که پهنای باندی بیش از ۵۰۰ مگاهرتز اشغال کند سیگنال‌های پهن باند گفته می‌شود [۵]. شکل شماره ۱-۲ بلوک دیاگرام یک گیرنده رادیویی با پهنای باند وسیع را نشان می‌دهد. در این شکل سیگنال ورودی از آنتن ابتدا توسط تقویت کننده‌ی کم نویز[3] و سپس توسط تقویت کننده‌ی بهره متغیر[4] تقویت می‌شود. تقویت کننده‌ی

[1] Ultra WideBand Radio(UWB)
[2] Read Channel
[3] Low Noise Amplifier (LNA)
[4] Variable Gain Amplifier (VGA)

بهره متغیر توسط پردازشگر سیگنال دیجیتالی باند پایه[1] از طریق یک مبدل دیجیتال به آنالوگ[2] کنترل می‌شود. دلیل استفاده از *VGA* این است که مطمئن باشیم سیگنال مناسب وارد *ADC* می‌شود. چون اگر دامنه سیگنال زیاد بزرگ باشد *ADC* اشباع می‌شود، و اگر دامنه سیگنال کم باشد نویز کوانتیزاسیون نسبت به سیگنال ورودی زیاد می‌شود و باعث کاهش سیگنال به نویز می‌شود[۵].



شکل ۱-۲: بلوک دیاگرام گیرنده رادیویی با پهنای باند وسیع

در چنین کاربردهایی نیاز به یک مبدل آنالوگ به دیجیتال با قابلیت تفکیک بین ٤ تا ٦ بیت اما سرعت نمونه‌برداری زیاد است[۵]. بنابراین یک مبدل آنالوگ به دیجیتال فلش می‌تواند در این کاربردها مورد استفاده قرار گیرد.

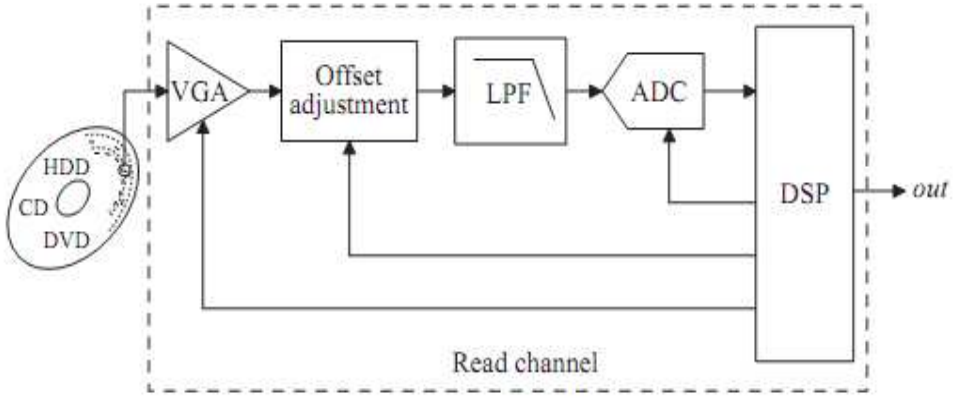
۱-۳) کانال خواندنی

مدار بازیابی اطلاعات یا همان کانال خواندنی مثل پخش *DVD*، پخش *CD* یا درایو دیسک سخت[3] اطلاعات ذخیره‌شده را به مجموعه‌ای از بیت دیجیتال تبدیل می‌کند. بلوک دیاگرام یک کانال خواندنی در شکل شماره ۱-۳ نشان داده شده است. ورودی توسط یک *VGA* تقویت می‌شود و سپس در طبقه بعدی جریان ثابت (*DC*) سیگنال تنظیم می‌شود. قبل از اینکه سیگنال وارد مبدل شود توسط یک فیلتر پایین‌گذر ضد تداخل فیلتر می‌شود. همچنین

[1] Baseband Digital Signal Processor (DSP)
[2] Digital to Analog Converter (DAC)
[3] Hard Dick Drive (HDD)

قبل از اینکه خروجی کانال خواندنی تولید شود، خروجی مبدل توسط یک *DSP* پردازش می‌شود. همانطور که در شکل ملاحظه می‌شود واحد پردازشگر سیگنال دیجیتال، طبقات *VGA*، واحد تنظیم کننده آفست و مبدل آنالوگ به دیجیتال را کنترل می‌کند.

سرعت بالا در این کاربردها مثل دیسک سخت، به سرعت مبدل محدود می‌شود. در نتیجه مبدل در اینگونه کاربردها باید سرعت تبدیل زیاد داشته باشد. همچنین قابلیت تفکیک مورد نیاز در اینگونه کاربردها درحدود ٦ بیت می‌باشد[٥].



شکل ١-١: بلوک دیاگرام کانال خواندنی

با توجه به شکل ١-١ و این مشخصات مشخص می‌شود که یک مبدل آنالوگ به دیجیتال فلش یک توپولوژی مناسب برای اینگونه کاربردها می‌باشد.

١-٤) انگیزه

نیاز به مبدل‌های آنالوگ به دیجیتال با توجه به پیشرفت‌های حاصل در حوزه‌ی دیجیتال و سهولت انجام بسیاری از پردازش‌ها در سیستم‌های دیجیتال رو به افزایش است. تا کنون مبدل‌های آنالوگ به دیجیتال متفاوتی پیشنهاد شده‌اند که هر یک از آنها برای کاربردهای خاصی مناسب هستند. کاربردهایی از قبیل آن‌هایی که در بخش‌های ١-٢ و ١-٣ ارائه شده‌اند نیاز به مبدل‌های آنالوگ به دیجیتالی دارند که نرخ نمونه‌برداری بالا و قابلیت تفکیک در حدود ٤ تا ٦

بیت دارند. همچنین امروزه کاربردهایی از قبیل *CD*، *DVD* و *HDD* در دیگر کاربرهای قابل حمل قرار گرفته‌اند که در نتیجه ضروری است توان مصرفی آن‌ها تا جای ممکن کاهش یابد.

هدف اولیه از این مطالعه بررسی و طراحی یک مبدل آنالوگ به دیجیتال فلش سرعت بالا می‌باشد. همچنین با توجه به نیاز روزافزون به مبدل‌هایی با توان مصرفی هرچه کمتر، سعی شده است تا با ارائه روش‌های جدیدی توان مصرفی مبدل کاهش یابد.

۱-۵) ساختار پایان‌نامه

در فصل دوم این پایان نامه، تعدادی از پر کاربردترین مشخصات و معیارهای مورد استفاده در مبدل‌های آنالوگ به دیجیتال و همچنین چند نمونه از انواع مبدل‌ها مورد بررسی قرار گرفته‌اند. در فصل سوم به جزئیات و بررسی کامل قسمت‌های مختلف مبدل آنالوگ به دیجیتال فلش پرداخته می‌شود و همچنین منابع خطا در این مبدل در این فصل بررسی شده‌اند. در فصل چهارم مبدل آنالوگ به دیجیتال فلش پیشنهادشده جهت مصرف توان کمتر مورد بررسی قرار خواهد گرفت و همچنین با مبدل آنالوگ به دیجیتال متداول مقایسه خواهد شد. در فصل ششم یک ایده‌ی دیگر برای کم کردن توان مصرفی در مبدل آنالوگ به دیجیتال بررسی می‌شود و نشان داده می‌شود که چگونه این ایده موجب کم شدن توان مصرفی می‌شود. و در نهایت در فصل هفتم پس از نتیجه گیری، پیشنهادهایی برای مبدلهای آنالوگ به دیجیتال فلش در ادامه‌ی این پژوهش ارائه خواهد شد.

فصل دوم:

اصول و بررسی اجمالی انواع ساختارهای مبدل‌های آنالوگ به دیجیتال

زمانی که مبدل آنالوگ به دیجیتال سیگنال آنالوگ را به سیگنال دیجیتال تبدیل می‌کند، مبدل مقدار پیوسته سیگنال ورودی را به مقدار گسسته دیجیتال خروجی هم در دامنه و هم در زمان تبدیل می‌کند. فرآیند تبدیل سیگنال از زمان پیوسته به زمان گسسته با فرکانس نمونه برداری $f_{sampling}$، نمونه‌برداری[1] نامیده می‌شود. $f_{sampling}$ یکی از مشخصات اصلی مبدل آنالوگ به دیجیتال می‌باشد که سرعت تبدیل مبدل را مشخص می‌کند. فرآیند دیگری که در آن دامنه سیگنال از یک ولتاژ پیوسته به یک ولتاژ گسسته با قابلیت تفکیک[2] N تبدیل می‌کند را کوانتیزاسیون می‌نامند. N

[1] Sampling
[2] Resolution

یکی دیگر از مشخصات اصلی مبدل آنالوگ به دیجیتال می‌باشد که قابلیت تفکیک مبدل را مشخص می‌کند و تعداد بیت‌های خروجی مبدل را نشان می‌دهد.

مشخصات عملکرد مبدل‌های آنالوگ به دیجیتال به دو دسته عملکردهای استاتیک[1] و عملکردهای دینامیک[2] تقسیم می‌شوند. عملکردهای استاتیک شامل خطاهای آفست، عدم تطابق بهره، غیر خطی بودن مجموع، غیر خطی بودن تفاضلی و ... می‌باشند. عملکردهای دینامیک شامل نسبت سیگنال به نویز، نسبت سیگنال به نویز و اعوجاج، تعداد بیت های موثر، محدوده‌ی آزاد دینامیکی، اعوجاج هارمونیک کل و ... می‌باشند. تعریفات و قوانین مشخصات اصلی و محاسبات پارامترهای عملکردی در ادامه بررسی شده است.

۲-۱) مشخصات اصلی

۲-۱-۱) فرکانس نمونه برداری

سیگنال آنالوگ با فاصله زمانی منظم T نمونه‌برداری می‌شود. نمونه‌های گسسته‌ی $x_a(t)$، بوسیله $x(n) = x_a(nT)$ نشان داده می شود که $-\infty < n < \infty$ است. در نتیجه $x(n)$ نمونه‌های گسسته زمان از سیگنال آنالوگ زمان پیوسته $x_a(t)$ در هر T ثانیه می‌باشد. فرکانس نمونه‌برداری $f_{sampling}$ به صورت معکوس فاصله زمانی T، $f_{sampling} = \frac{1}{T}$، تعریف می‌شود که به آن نرخ نمونه‌برداری گفته می‌شود و واحد آن نمونه بر ثانیه است. اگر یک سیگنال سینوسی مثل $x_a(t) = Acos(2\pi ft + \theta)$ را که در آن $-\infty < t < \infty$، $-\infty < f < \infty$، A دامنه سیگنال سینوسی، f فرکانس سیگنال به هرتز و θ *فاز سیگنال به رادیان می‌باشد را در نظر بگیریم*، سیگنال سینوسی گسسته زمان به صورت زیر تعریف می‌شود که در آن $w = {2\pi f}/{f_{sampling}}$ به رادیان بر نمونه می‌باشد [۷].

[1] Static performance
[2] Dynamic performance

$$x(n) = Acos(2\pi fnT + \theta) = Acos(wn + \theta) \qquad (۱-۲)$$

۲-۱-۲) انتخاب فرکانس نمونه برداری $f_{sampling}$

همانطور که می‌دانیم مشخصات دو سیگنال سینوسی گسسته زمان که فرکانس‌های آن بوسیله عدد صحیحی از ضریب 2π انتخاب می‌شوند، یکسان هستند، مثل:

$$\cos[(w_0 + 2\pi)n + \theta] = \cos(w_0 n + \theta) \qquad (۲-۲)$$

بنابراین هر دو سیگنال سینوسی گسسته زمان، تنها با فرکانس هایی در محدوده‌ی $-\pi < t < \pi$ قابل تمیز هستند. در نتیجه سیگنال‌های آنالوگ باید برابر یا کمتر از نصف فرکانس نمونه‌برداری باشد.

$$-\frac{1}{2} f_{sampling} \leq f \leq \frac{1}{2} f_{sampling} \qquad (۳-۲)$$

همچنین برای بازگرداندن سیگنال بدون تداخل، فرکانس نمونه‌برداری باید برابر یا بیشتر از نصف پهنای باند فرکانس سیگنال آنالوگ باشد. این همان تئوری نمونه‌برداری نایکوئیست- شانون[1] می‌باشد.

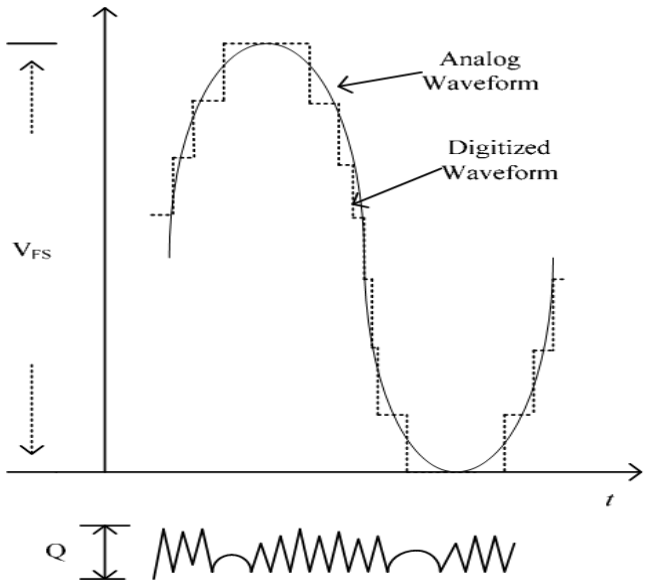
۲-۱-۳) قابلیت تفکیک [2]

کووانتیزاسیون دامنه سیگنال را از ولتاژهای پیوسته به مقادیر گسسته توسط تقسیم یک سیگنال ولتاژ با مقیاس کامل به 2^N-1 زیر دامنه تبدیل می‌کند. در این رابطه N نشان دهنده قابلیت تفکیک یک مبدل آنالوگ به دیجیتال می‌باشد. قابلیت تفکیک موثر مبدل به علت نویزهای مختلف کاهش می‌یابد. یک منبع نویزاصلی در مبدل ها خطای کوانتیزاسیون[3] نام دارد.

کوانتیزاسیون به طور ذاتی نویز را به سیگنال‌های دیجیتالی شده می‌افزاید. شکل ۲-۱ مراحل کوانتیزاسیون را برای یک قابلیت تفکیک N=۳ نشان می‌دهد. دامنه مقیاس کامل سیگنال آنالوگ به ۷ زیر دامنه تقسیم شده است. هر

[1] Nyquist-Shannon
[2] Resolution
[3] Quatization error

ولتاژ که در یک زیر دامنه بین هر دو سطح دیجیتالی شده به سطح نزدیکتر گرد می‌شود. بنابراین در تبدیل از آنالوگ به دیجیتال برخی از اطلاعات ناگزیر از دست می‌رود و به صورت نویز کوانتیزاسیون نشان داده می‌شود[۶].



شکل ۲-۱: سطوح کووانتیزاسیون برای N=۳ [۷]

خطای کوانتیزاسیون Q به اندازه یک V_{LSB} است که عموما به‌عنوان یک متغیر تصادفی با یک توزیع یکنواخت در نظر گرفته می‌شود. تابع چگالی خطا $f_Q(X)$ در محدوده‌ی $[-V_{LSB}/2, V_{LSB}/2]$ طبق شکل ۲-۲ برابر $1/V_{LSB}$ است.

برای تقریب زدن نویز کوانتیزاسیون ، نسبت سیگنال به نویز، توسط مقایسه توان سیگنال به توان نویز کوانتیزاسیون محاسبه می‌شود. مقدار میانگین ریشه مربع (rms) نویز کوانتیزاسیون به صورت رابطه ۲-٤ محاسبه می‌شود که در آن $v_{lsb} = \frac{V_{fs}}{2^N}$ می‌باشد.

$$V_Q rms = [\int_{-\frac{V_{LSB}}{2}}^{\frac{V_{LSB}}{2}} x^2 \frac{1}{V_{LSB}} dx]^{\frac{1}{2}} = \frac{V_{LSB}}{\sqrt{12}} \qquad (٤-٢)$$

برای یک سیگنال سینوسی به صورت $\frac{V_{FS}}{2}\cos(\Omega t + \theta)$ با ولتاژ تمام مقیاس، مقدار rms به صورت رابطه ۲-۵ محاسبه می‌شود: