٣٨١٢٤

دانشگاه تهران

دانشکده فنی

گروه مهندسی برق و کامپیوتر

مرکز اطلاعات و مدارک علمی ایران

۱۳۸۰/۷/۲۰

عنوان

بهینه سازی و مدلسازی سخت افزاری موتور *DMT* مودم استاندارد *ADSL* برای ساخت *ASIC*

015294

نگارش: حمید رضا مهدیانی

استاد راهنما: دکتر سید مهدی فخرایی

استاد مشاور: دکتر محمد رضا موحدین

پایان نامه برای دریافت درجهٔ کارشناسی ارشد

در رشته مهندسی کامپیوتر-معماری کامپیوتر

شهریور ۱۳۸۰

۳۸۸۲۴

عنوان:

بهینه سازی و مدلسازی سخت افزاری موتور DMT مودم استاندارد ADSL برای ساخت ASIC

نگارش: حمیدرضا مهدیانی

پایان‌نامه برای دریافت درجهٔ کارشناسی ارشد
مهندسی کامپیوتر، گرایش معماری کامپیوتر

از این پایان نامه در تاریخ ۱۳۸۰/۶/۲٤ در مقابل هیئت داوران دفاع به عمل آمـــد و مـورد تصویب قرار گرفت.

سرپرست تحصیلات تکمیلی دانشکده فنی : ..... دکتر محمدعلی بنی‌هاشمی
مدیر گروه آموزشی : ..... دکتر محمود کمره‌ای
سرپرست کمیته تحصیلات تکمیلی گروه : ..... دکتر جواد فیض
استاد راهنما: ..... دکتر سید مهدی فخرایی
استاد مشاور: ..... دکتر محمد رضا موحدین
عضو هیئت داوران: ..... دکتر شاهین حسابی
عضو هیئت داوران: ..... دکتر حمید رضا جمالی
عضو هیئت داوران: ..... دکتر امید فاطمی

تقدیم به عزیز ترینم،

مادر

که دوست داشتنی ترین است و با گذشت ترین،

و تقدیم به

روح بزرگ پدر

که همواره به یادش خواهم بود.

تقدیر و تشکر

خدای را شاکرم که لطف بیکرانش، بار دیگر شامل حال من شد و توانستم یکی دیگراز مراحل پیشرفت را با موفقیت پشت سر بگذارم. امیدوارم این شایستگی را نصیبم گرداند تا بتوانم به فراخور توانایی خود، قدردان نعمتهای بیدریغ الهی باشم. اکنون که به یاری خدا به کسب موفقیتی دیگر نائل گردیده‌ام، برخود لازم میدانم که از تمامی افرادی که مرا در این راه یاری داده و پشتیبانی نموده‌اند، و در نتیجه در این موفقیت سهیم هستند، تشکر و قدردانی کنم.

در میان این افراد، بدون تردید استاد عزیز و توانای دانشکده فنی دانشگاه تهران، جناب آقای دکتر فخرایی مهمترین نقش را به عهده داشتند. چه در مدتی که برای انجام این پایان‌نامه، افتخار شاگردی ایشان را داشتم، و چه در سالهای قبل از آن، از ایشان نکاتی بس مهم آموختم و با استفاده از گنجینه ارزشمند دانش ایشان، به تجاربی بس گرانبها دست یافتم که مسلما در آینده علمی من بسیار تاثیر گذار خواهند بود. همچنین جای بسی خوشوقتی است، اگر توانسته باشم علاوه بر تحصیل علم، تحصیل اخلاق از شخصیت برجسته ایشان را نیز سرلوحه کار خود قرار داده باشم، چرا که وجود استادانی نظیر ایشان، که هم از نظر علمی و هم از نظر اخلاقی الگویی مناسب برای نسل جوان و بخصوص دانشجویان به شمار میروند، برای کشور عزیزمان و به خصوص برای جامعه دانشگاهی ما غنیمتی بزرگ و ارزشمند به حساب می‌آید که خدا را برای این نعمت بزرگ شاکریم.

از میان دوستان زیادی که مرا در انجام این پایان نامه یاری دادند، لازمست از آقایان مهندس جوانپاک و مهندس هفت برادران، بخاطر همکاری صمیمانه و راهنماییهای ارزنده ایشان برای انجام این پروژه تشکر و قدردانی کنم.

همچنین بر خود لازم میبینم که از تک تک اعضای خانواده و بخصوص از مادر بسیار عزیزم خانم شهین جمشیدی و خواهرهای گرامیم خانم دکترحانیه مهدیانی و خانم هدی مهدیانی که با راهنماییهای مفید و پشتیبانیهای خالصانه خود موجبات پربارتر شدن این پایان‌نامه را فراهم آوردند و

بعلاوه ماههای متوالی با صبر و تحمل فراوان، همه سختیها و کم و کاستیهایی را که ناشی از کار بدون وقفه من بر روی پایان‌نامه بود تحمل کردند، تشکر کنم.

در پایان لازم می‌بینم که یاد اولین معلم خود، یعنی پدر بزرگوارم مرحوم محمود مهدیانی را گرامی بدارم که کلیه موفقیتهایی که تا کنون موفق به کسب آنها شده‌ام و یا از این پس کسب خواهم کرد، بدون تردید ریشه در تعلیمات و تلاشهای خالصانه پدر بزرگوار و فداکاریها و از خود گذشتگیهای مادر عزیزم دارد. از خداوند بزرگ برای مادر مهربانم آرزوی سلامتی و طول عمر و برای روح پدر آرزوی آمرزش و غفران الهی دارم.

به امید روزیکه بتوانم خدمتگزار کوچکی برای ایران عزیزمان باشم.

با تشکر

حمیدرضا مهدیانی

چکیده پایان نامه

با توجه به اهمیت ارتباطات دیجیتال در جهان امروز و همچنین با توجه به نقش مهم مودمهای xDSL در آینده ارتباطات دیجیتال، در این پایان‌نامه به طراحی، بهینه‌سازی و مدلسازی سخت‌افزاری موتور پردازشگر DMT مودم ADSL پرداخته شده است.

با توجه به فقدان اطلاعات در مورد پیاده‌سازی سخت‌افزاری سیستمهای xDSL، در این پایان‌نامه کلیه اجزای موتور DMTیک مودم استاندارد ADSL مورد بررسی قرار گرفته‌اند و بطور کامل و بصورتی بهینه با استفاده از زبان سخت‌افزاری VHDL مدلسازی گردیده‌اند. کلیه مدلها بصورت ساختاری و قابل سنتز نوشته شده‌اند که براحتی قابلیت تبدیل شدن به سخت‌افزار را دارا میباشند.

علاوه بر مدلسازی سخت‌افزاری، شبیه‌سازیهای گسترده‌ای نیز برای اندازه‌گیری نویز کوانتیزاسیون در اجزای مختلف موتور DMT انجام شد و بهینه‌سازیهای متعددی بر روی اجزای مختلف آن صورت گرفت که در نتیجه پارامترهای مختلف هر یک از اجزای آن بصورتی بهینه و قابل قبول استخراج گردید. برای انجام این شبیه‌سازیهای سطح پایین و با دقت محدود، یک کتابخانه مدلسازی ریاضیات با دقت محدود برای زبان C توسعه داده شد که بسیاری از مفاهیم ریاضیات با دقت محدود را پشتیبانی می‌کند.

همچنین برای پیاده‌سازی سخت‌افزاری موتور DMT، یک بورد مشابه‌ساز سخت‌افزاری به نام UTDHE طراحی و ساخته شده است که توانایی مشابه‌سازی DSPهای پیچیده تا حداکثر دویست و پنجاه هزار گیت را دارا میباشد.

فهرست مطالب

عنوان	صفحه
فصل اول: مقدمه	۱
فصل دوم: مودمهای ADSL، مبانی و مشخصات سخت‌افزاری	۵
۲-۱- مقدمه	٦
۲-۲- معرفی اجمالی خانواده xDSL	۸
۲-۳- مودم ADSL، مبانی تئوری و عملی	۱۱
۲-۳-۱- مدولاسیون QAM	۱۱
۲-۳-۲- مدولاسیون CAP	۱۲
۲-۳-۳- مدولاسیون DMT	۱٤
۲-۳-٤- نگاه مقایسه‌ای به مدولاسیونهای DMT و CAP	۱٦
۲-۳-٤-۱- سازگاری	۱۸
۲-۳-٤-۲- ایمنی در برابر نویز و امواج ناخواسته	۱۹
۲-۳-٤-۳- مصرف توان	۲۰
۲-۳-٤-٤- قابلیت اعتماد و تصحیح خطا	۲۰
۲-۳-٤-۵- قابلیت تطبیق نرخ ارسال	۲۱
۲-۳-۵- سخت‌افزار ADSL	۲۲
۲-۳-۵-۱- بخش آشکارسازی و تصحیح خطا	۲٤
۲-۳-۵-۲- بخش اسکرامبلر(scrambler)	۲٤
۲-۳-۵-۳- بخش اینترلیور(Interleaver)	۲٤
۲-۳-۵-٤- بخش تخصیص بیت	۲٤
۲-۳-۵-۵- بخش کد کننده	۲۵
۲-۳-۵-٦- بخش مدولاتور یاتبدیل فوریه معکوس(IFFT)	۲۵
۲-۳-۵-۷- بخش تبدیل اطلاعات موازی به سری	۲۵

عنوان	صفحه
۲-۳-۵-۸- متعادل کننده‌های حوزه زمان و فرکانس	۲۵
۲-۳-٦- نمونه‌هایی از تراشه‌های صنعتی موجود	۲٦
۲-۳-٦-۱ مجموعه تراشه‌های Apolo2، از شرکت ITEX	۲٦
۲-۳-٦-۲ تراشه MTC- 20125 B از شرکت آلکاتل	۲۷
۲-۳-٦-۳ تراشه MC 145650 از شرکت موتورولا	۲۸
۲-٤- خلاصه فصل	۲۹
فصل سوم: مراحل طراحی یک مدار دیجیتال	۳۰
۳-۱- مقدمه	۳۱
۳-۲- شبیه‌سازی سطح بالای سیستم دیجیتال	۳۳
۳-۲-۱- تولید مدل ایده‌آل	۳۵
۳-۲-۲- تولید مدل غیرایده‌آل	۳٦
۳-۲-۳ - استخراج پارامترهای سخت‌افزاری با شبیه‌سازی	۳۸
۳-۳- مدلسازی سخت‌افزاری سیستم دیجیتال	۳۹
۳-۳-۱- ساخت مدل طلایی	٤۲
۳-۳-۲- مدلسازی تک‌تک اجزاء سیستم	٤۳
۳-۳-۳- مدلسازی کل سیستم	٤۵
۳-٤- پیاده‌سازی سیستم دیجیتال	٤٦
۳-٤-۱- پیاده‌سازی اختصاصی یا ASIC	٤۷
۳-٤-۲- پیاده‌سازی با FPGA	٤۸
۳-۵- خلاصه فصل	۵۰

عنوان	صفحه
فصل چهارم: ریاضیات دقت محدود و خطا	۵۱
٤-۱- مقدمه	۵۲
٤-۲-نحوه نمایش اعداد با عرض بیت محدود	۵۳
٤-۲-۱- نمایش ممیز ثابت	۵۳
٤-۲-۲- نمایش ممیز شناور	۵٤
٤-۳- نحوه نمایش اعداد مثبت و منفی	۵۹
٤-٤- ذخیره کردن نتایج در عرض بیت محدود	٦۲
٤-۵- ریاضیات خطا	٦٤
٤-۵-۱- ریاضیات اشباع	٦۵
٤-۵-۲- میزان کردن مجدد	٦۷
٤-۵-۲-۱- ممیز شناور گروهی	٦۷
٤-٦- معرفی یک کتابخانه ریاضیات با دقت محدود	٦۸
٤-۷- خلاصه فصل	۷۲
فصل پنجم: طراحی سخت‌افزاری مدولاتور و دمدولاتور مودم استاندارد ADSL	۷۳
۵-۱- مقدمه	۷٤
۵-۲- روشهای پیاده‌سازی	۷۵
۵-۳- انتخاب یک ساختار مناسب و انتخاب شیوه پیاده‌سازی بهینه برای بلاک FFT	۷۷
۵-۳-۱- الگوریتمهای مختلف محاسبه FFT	۷۸
۵-۳-۲- پیاده‌سازی الگوریتمهای FFT	۹۲
۵-۳-۲-۱- FFT های کاملا موازی	۹۲
۵-۳-۲-۲- FFT های ستونی	۹۲
۵-۳-۲-۳- پردازنده‌های FFT	۹۲

عنوان	صفحه
۵-۳-۲-٤- FFT های پایپ لاین	۹٤
۵-۳-۲-٤-۱- R2MDC	۹۵
۵-۳-۲-٤-۲- R2SDF	۹۵
۵-۳-۲-٤-۳- R4SDF	۹۵
۵-۳-۲-٤-٤- R4MDC	۹٦
۵-۳-۲-٤-۵- R4SDC	۹٦
۵-۳-۲-٤-٦- R22SDF	۹٦
۵-٤- شبیه‌سازی بلاک FFT	۹۸
۵-٤-۱- بررسی اثرات عرض بیت محدود در FFT	۹۹
۵-٤-۱-۱- بررسی اثر کوانتیزیشن در FFT برای حالت ممیز ثابت	۹۹
۵-٤-۱-۲- میزان کردن FFT	۱۰۱
۵-٤-۱-۳- بررسی اثر کوانتیزیشن در FFT برای حالت ممیز شناور	۱۰۳
۵-٤-۱-٤- بررسی اثر کوانتیزاسیون ضرایب ثابت در FFT	۱۰٤
۵-٤-۲- شبیه‌سازی بلاک FFT	۱۰۵
۵-٤-۲-۱- ایجاد کتابخانه ریاضیات با دقت محدود C_FLAME	۱۰۵
۵-٤-۲-۱-۱- تابع DEC2BIN	۱۰٦
۵-٤-۲-۱-۲- تابع BIN2DEC	۱۰٦
۵-٤-۲-۱-۳- تابع NEGATE	۱۰۷
۵-٤-۲-۱-٤- تابع SUM	۱۰۷
۵-٤-۲-۱-۵- تابع SUM_SAT	۱۰۸
۵-٤-۲-۱-٦- تابع SUB	۱۰۹
۵-٤-۲-۱-۷- تابع SUB_SAT	۱۰۹
۵-٤-۲-۱-۸- تابع MULTIPLY	۱۰۹

عنوان	صفحه
۵-٤-۲-۱-۹- تابع MULTIPLY_IDEAL	۱۱۰
۵-٤-۲-۲- پیاده‌سازی الگوریتم Mixed-radix 2^2+2	۱۱۱
۵-٤-۲-۳- مقایسه الگوریتمهای مبنای ۲ و مبنای 2^2	۱۱۱
۵-٤-۲-٤- پیاده‌سازی الگوریتمها با دقت محدود	۱۱۲
۵-٤-۲-۵- نتایج شبیه‌سازی بلاک FFT	۱۱۳
۵-٤-۲-۵-۱- نتایج شبیه‌سازی برای مشاهده اثر گرد کردن نتایج به جای قطع کردن آنها بر روی خطای خروجی	۱۱۹
۵-٤-۲-۵-۲- نتایج شبیه‌سازی برای مشاهده "اثر ضرب بدون خطا در عدد یک" بر روی خطای خروجی	۱۲۱
۵-٤-۲-۵-۳- نتایج شبیه‌سازی برای مشاهده اثر همزمان "ضرب در عدد یک" بصورت ایده‌آل و "گرد کردن نتیجه" بر روی خطای خروجی بلاک FFT	۱۲۵
۵-٤-۲-۵-٤- بررسی نتایج شبیه‌سازی حاصل از اضافه کردن طول کلمه FFT در هر طبقه	۱۲٦
۵-٤-۲-٦- نتایج شبیه‌سازی بلاک FFT با دقت محدود، در کل سیستم ADSL	۱۲۷
۵-۵- مدلسازی سخت‌افزاری مدولاتور و دمدولاتور مودم ADSL	۱۳۱
۵-۵-۱- ساختار پروانه‌های مورد استفاده در بلاک FFT	۱۳۳
۵-۵-۲- ساختار کنترلر مورد استفاده در بلاک FFT	۱۳٤
۵-۵-۳- نحوه پیاده‌سازی سخت‌افزاری روشهای بهبود خطای بررسی شده در بخش شبیه‌سازی بلاک FFT	۱۳۵
۵-۵-٤- ساختار بلاک FFT	۱۳۸
۵-٦- خلاصه فصل	۱۳۹

عنوان	صفحه
فصل ششم: طراحی سخت افزاری همسانساز زمان مودم استاندارد ADSL	۱٤۰
٦-۱- مقدمه	۱٤۱
٦-۲- انتخاب نحوه پیاده‌سازی بهینه برای فیلتر دیجیتال	۱٤۲
٦-۳- شبیه‌سازی بلاک همسانساز زمان	۱٥۰
٦-۳-۱- بررسی تئوری اثرات عرض بیت محدود در فیلتر FIR	۱٥۰
٦-۳-۲- بررسی نتایج عملی اثرات عرض بیت محدود در فیلتر FIR	۱٥۱
٦-۳-۲-۱- ایجاد تابع جدید در کتابخانه C_FLAME برای پشتیبانی ممیز شناور گروهی	۱٥۱
٦-۳-۲-۱-۱- تابع SUM_BFP	۱٥۱
٦-۳-۲-۲- پیاده‌سازی فیلتر دیجیتال با دقت محدود	۱٥۲
٦-۳-۲-۳- نتایج عملی شبیه‌سازی فیلتر دیجیتال	۱٥۳
٦-۳-۲-۳-۱- نتایج شبیه‌سازی فیلتر دیجیتال با استفاده از روش میزان کردن نتیجه	۱٥۳
٦-۳-۲-۳-۲- نتایج شبیه‌سازی فیلتر دیجیتال با استفاده از روش ممیز شناور گروهی	۱٥٤
٦-۳-۲-۳-۳- نتایج شبیه‌سازی حاصل از به کار بردن گرد کردن به جای قطع کردن در محاسبه نتایج	۱٥٦
٦-٤- پیاده‌سازی سخت‌افزاری همسانساز زمان یک مودم ADSL	۱٥۸
٦-٥- خلاصه فصل	۱٦۰
فصل هفتم: طراحی سخت‌افزاری سایر بلاکهای مودم ADSL و تعیین نحوه اتصال آنها به یکدیگر برای تشکیل موتور DMT	۱٦۱
۷-۱- مقدمه	۱٦۲

عنوان	صفحه
۷-۲- طراحی سخت‌افزاری بلاکهای باقیمانده موتور DMT مودم ADSL	۱۶۳
۷-۲-۱- مبدل موازی به سری	۱۶۳
۷-۲-۲- بلاک تخصیص بیت	۱۶٤
۷-۲-۳- بلاک اینترلیور	۱۶۵
۷-۲-٤- اسکرامبلر	۱۶۸
۷-۲-۵- بلاک FEC	۱۶۸
۷-۲-۶- بلاک CRC	۱۶۹
۷-۲-۷- بلاک کد کننده	۱۷۰
۷-۳- تعیین نحوه اتصال بلاکهای مختلف، برای ساخت موتور DMT مودم ADSL	۱۷٤
۷-٤- خلاصه فصل	۱۷۸
فصل هشتم: طراحی و ساخت بورد مشابه‌سازی سخت‌افزاری UTDHE برای تست پس از سنتز و ساخت نمونه اولیه از مدارهای دیجیتال	۱۷۹
۸-۱- مقدمه	۱۸۰
۸-۲- مشابه‌سازی سخت‌افزاری	۱۸۱
۸-۳-کاربردها و مزایای سیستم مشابه‌سازی سخت‌افزاری مدارهای مجتمع دیجیتال	۱۸۳
۸-٤-نقش مشابه‌سازهای سخت‌افزاری در پروسه طراحی یک مدار دیجیتال	۱۸٤
۸-۵-معرفی برخی از سیستمهای مشابه‌سازی سخت‌افزاری موجود	۱۸۷
۸-۵-۱- سیستم مشابه‌ساز سخت‌افزاری EVEREST	۱۸۷
۸-۵-۲- سیستم مشابه‌ساز سخت‌افزاری SimExpress	۱۸۷
۸-۶- بررسی سخت‌افزار و نرم‌افزار مشابه‌ساز سخت‌افزاری UTDHE	۱۸۸
۸-۶-۱ بلوک دیاگرام سیستم UTDHE	۱۸۸
۸-۶-۱-۱- باس PCI	۱۸۹

عنوان	صفحه
۸-٦-۱-۳- هسته کنترل کننده و رابط سیستم یا FLEX10K100	۱۹۳
۸-٦-۱-٤- حافظه‌های سیستم	۱۹٤
۸-٦-۲- نحوه عملکرد سخت‌افزار UTDHE	۱۹٤
۸-٦-۳- معرفی درایور راه‌انداز بورد UTDHE	۱۹٦
۸-٦-۳-۱- قابلیتهای نرم‌افزار	۱۹۷
۸-۷- نتایج عملی برای اثبات برتری مشابه‌سازی سخت‌افزاری نسبت به شبیه‌سازی نرم‌افزاری	۱۹۹
۸-۸- نحوه استفاده از سیستم مشابه‌سازی سخت‌افزاری UTDHE	۲۰۱
۸-۹- خلاصه فصل	۲۰۳
فصل نهم: نتیجه‌گیری و پیشنهادات	۲۰۵
مراجع	۲۰۸