

۱۳۸۱ / ۷ / ۲۰

دانشگاه تهران

دانشکده فنی

گروه مهندسی برق و کامپیوتر

پایان نامه برای دریافت درجه کارشناسی ارشد

رشته مهندسی برق - گرایش الکترونیک

عنوان:

طراحی و شبیه سازی مدولاتور دلتا-سیگمای

میانگذر باند وسیع با دقت بالا

توسط: حسین شمسی

استاد راهنما: دکتر امید شعاعی

۴۲۴۷۷

شهریور ماه ۱۳۸۱

موضوع:

طراحی و شبیه‌سازی مدولاتور دلتا-سیگمای

میانگذر باند وسیع با دقت بالا

انجمن تخصصی مهندسی برق
توسعه و آموزش

نگارش: حسین شمسی

پایان‌نامه برای دریافت درجه کارشناسی ارشد
مهندسی برق، گرایش الکترونیک

از این پایان‌نامه در تاریخ ۱۳۸۱/۶/۴ در مقابل هیأت داوران
دفاع بعمل آمد و مورد تصویب قرار گرفت.

سرپرست تحصیلات تکمیلی دانشکده فنی:	دکتر محمدعلی بنی‌هاشمی
مدیر گروه آموزشی:	دکتر محمود کمره‌ای
سرپرست تحصیلات تکمیلی گروه:	دکتر جواد فیض
استاد راهنما:	دکتر امید شعاعی
عضو هیأت داوران:	دکتر عبدالرضا نبوی
عضو هیأت داوران:	دکتر حمیدرضا شفیعی
عضو هیأت داوران:	دکتر علی افضلی کوشا

تقدیم به:

پدر و مادرم و کلیه کسانی که در آموزش و پیشرفت اینجانب نقش
سازنده داشته اند.

چکیده

فصل اول

مقدمه

- ۱-۱ انگیزه ۲
- ۱-۲: گیرنده های رادیویی ۲
- ۱-۳: فرکانس تصویر (IMAGE) ۳
- ۱-۴: روش های حذف سیگنال تصویر ۵
- ۱-۵: ساختارهای متداول مدولاتورهای میانگذر ۸
- ۱-۶: ساختار پایان نامه ۱۰

فصل دوم

مدولاتورهای دلتا - سیگمای میانگذر

- ۲-۱: بیش نمونه برداری بدون شکل دهی طیف نویز ۱۱
- ۲-۱-۱: مدل سازی نویز کوانتیزاسیون ۱۲
- ۲-۱-۲: محاسبه سیگنال به نویز ۱۳
- ۲-۲: بیش نمونه برداری همراه با شکل دهی طیف نویز ۱۴
- ۲-۳: مدولاتور تک حلقه سیگما-دلتا مرتبه اول در باند پایه ۱۵
- ۲-۴: مدولاتور تک حلقه سیگما-دلتا مرتبه دوم در باند پایه ۱۷

- ۱۷..... ۲-۴-۱: مزایای DAC تک بیتی
- ۱۸..... ۲-۴-۲: مزایا و معایب مدولاتورهای تک حلقه
- ۱۹..... ۲-۵: مدولاتور چند حلقه سیگما-دلتا در باند پایه
- ۲۰..... ۲-۶: مدولاتور تک حلقه سیگما-دلتا از نوع چند بیتی-تک بیتی در باند پایه
- ۲۱..... ۲-۶-۱: تجزیه و تحلیل ساختار چند بیتی-تک بیتی
- ۲۵..... ۲-۷: مدولاتورهای سیگما-دلتا میانگذر
- ۲۶..... ۲-۷-۱: مدولاتورهای دلتا-سیگما میانگذر به روش LDI
- ۲۸..... الف: خطای ناشی از بهره محدود آپ-امپ
- ۲۹..... ب: خطای ناشی از عرض باند محدود آپ-امپ
- ۳۰..... ۲-۷-۲: مدولاتور سیگما-دلتا میانگذر به روش FEL
- ۳۱..... ۲-۷-۳: مدولاتور سیگما-دلتا میانگذر با استفاده از تاخیر واحد
- ۳۳..... ۲-۷-۴: مدولاتور سیگما-دلتا میانگذر دو مسیره
- ۳۶..... ۲-۷-۵: مدولاتور سیگما-دلتا میانگذر دو مسیره با استفاده از فیلترهای پایین گذر
- ۳۸..... ۲-۷-۶: مدولاتور سیگما-دلتا میانگذر شبه دو مسیره
- ۴۰..... ۲-۷-۷: مدولاتور سیگما-دلتا میانگذر از نوع Quadrature
- ۴۳..... ۲-۷-۸: ساختار جدید و توسعه یافته روش Quadrature

فصل سوم

طراحی مدولاتور

- ۵۰..... ۳-۱: مدولاتور میانگذر با مرتبه بالا
- ۵۱..... ۳-۲: دسپایبی به ساختار دو مسیره و استفاده از فیلتر Low-Pass
- ۵۳..... ۳-۳: نتایج شبیه سازی با نرم افزار MATLAB

فصل چهارم

اصول تقویت کننده های عملیاتی

- ۴-۱: پایداری تقویت کننده های عملیاتی ۵۹
- ۴-۱-۱: سیستم های مرتبه اول ۵۹
- ۴-۱-۲: سیستم های مرتبه دوم ۶۰
- ۱: حد فاز مطلوب ۶۰
- ۲: تحلیل پایداری سیستم های مرتبه دوم با استفاده از حد فاز ۶۱
- ۳: بررسی پایداری با استفاده از پاسخ فرکانسی سیستم حلقه بسته ۶۲
- ۴-۱-۳: سیستم های مرتبه سوم ۶۶
- ۴-۲: روش های جبران سازی ۶۸
- ۴-۲-۱: روش قطب غالب ۶۸
- ۴-۲-۲: روش استفاده از خازن میلر (Pole Splitting) ۶۸
- ۴-۲-۳: روش کسکد-میلر ۷۰
- ۱: بررسی روش کسکد-میلر در حوزه زمان به کمک روش های کامپیوتری ۷۳
- ۲: بهینه سازی سیستم جهت دستیابی به بیشترین عرض باند ۷۵
- ۴-۲-۴: روش جبران سازی Nested Miller ۷۶
- ۴-۳: ساختارهای متداول تقویت کننده های عملیاتی ۷۹
- ۴-۳-۱: بارهای فعال (منابع جریان) ۷۹
- ۱: منبع جریان ساده ۷۹
- ۲: منبع جریان با مقاومت موجود در سورس ۸۰
- ۳: منبع جریان کسکد ۸۰
- ۴: منبع جریان ویلسون ۸۱
- ۵: منبع جریان کسکد با سوئیچینگ بالا ۸۲
- ۶: منبع جریان با امپدانس خروجی بسیار بالا ۸۳

۸۷	۲-۳-۴: بررسی توپولوژی های گوناگون آپ-امپ ها
۸۷	۱: تقویت کننده های کسکد
۸۸	۲: ساختار کسکد تا شده
۹۳	۳: آپ-امپ های دو طبقه
۹۴	۴: آپ-امپ های کلاس AB
۹۵	۵: مدار پوشپول با سوئیچینگ بالا
۹۵	۶: آپ-امپ CMOS پوشپول جریان
۹۹	۷: مدار پوشپول Hogervorst
۹۹	۸: مدار پوشپول با امپدانس خروجی پایین
۱۰۰	۹: مدار پوشپول Source-Flower

فصل پنجم

طراحی مدار و نتایج حاصل از شبیه سازی با HSPICE

۱۰۱	۵-۱: ساختارمداری مدولاتور
۱۰۳	۵-۲: تعیین اندازه خازن ها
۱۰۳	۵-۲-۱: نویز $\frac{KT}{C}$ و عدم تطابق خازن ها
۱۰۵	۵-۳: انتخاب سوئیچ ها
۱۰۷	۵-۳-۱: Clock Feed Through
۱۰۷	۵-۳-۲: Charge Injection
۱۰۸	۵-۳-۳: Bottom Plate خازن های پارازیت
۱۰۹	۵-۴: طراحی آپ-امپ
۱۱۲	۵-۴-۱: تست انتگرال گیر
۱۱۳	۵-۵: طراحی مقایسه گر
۱۱۴	۵-۶: فازهای پالس ساعت

- ۱۱۵.....نتایج شبیه سازی با نرم افزار HSPICE و ارزیابی آنها
- ۱۱۵.....۵-۷-۱: طریقه طیف گیری و بخش DEC مدولاتور
- ۱۱۶.....۵-۷-۲: نتایج شبیه سازی مداری
- ۱۲۰.....۵-۷-۳: مقایسه با سایر کارها

جمع بندی و پیشنهاد

خلاصه پایان نامه به زبان انگلیسی

مراجع

چکیده:

از اواسط دهه ۹۰ با توجه به پیشرفت تکنولوژی، تمایل به استفاده از مبدل‌های آنالوگ به دیجیتال در فرکانس میانی (IF)، در گیرنده‌های رادیویی روز به روز در حال افزایش می‌باشد. علت این امر، نزدیک تر شدن طبقه دیجیتال به قسمت Front-End گیرنده‌های رادیویی می‌باشد. در این رهیافت جدید، پردازش‌های سیگنال آنالوگ نظیر جدا کردن سیگنال‌های I و Q و فیلتر کردن، جهت انتخاب کانال (Channel Selecting Filter) به حوزه دیجیتال محول شده است و به تبع آن سیستم به عدم تطابق در المان‌های آنالوگ (Analog Impairment) غیرحساس می‌شود. همچنین عمل تبدیل سیگنال آنالوگ به دیجیتال در فرکانس IF سبب اجتناب از مشکلات مربوط به وناژ آف‌ست dc و نویز $\frac{1}{f}$ می‌گردد. علاوه بر این، دمدولاسیون سیگنال در حوزه دیجیتال به گیرنده این امکان را می‌دهد که به آسانی قابل انطباق با استانداردهای مخابراتی گردد. این استانداردها در بازار تکنولوژی Wireless، مدام در حال افزایش و نو به نو شدن می‌باشد.

در این پایان‌نامه چگونگی پیاده‌سازی یک مدولاتور دلتا-سیگمای میانگذر مرتبه ۶ از نوع چند بیتی (Multi-bit) با ساختار دو مسیره و روش Double Sampling در تکنولوژی CMOS $3.3V$ 0.35μ بیان گردیده است. فرکانس میانی این مدولاتور $40MHz$ و نرخ نمونه برداری $160MS/sec$ می‌باشد. عرض باند سیگنال در حدود $1.25MHz$ می‌باشد توان مصرفی سیستم در حدود $130mW$ است و محدوده پویایی این مبدل دیتا در حدود $78dB$ می‌باشد. در این مدولاتور از یک کوانتایزر تک بیتی و همچنین از یک کوانتایزر ۵ بیتی با دقت ۸ بیت جهت بهبود پایداری سیستم و افزایش SNR استفاده شده است. این مدولاتور در سیستم‌های مخابراتی که از استاندارد CDMA با عرض باند $1/25MHz$ استفاده می‌کنند، کاربرد دارد.

در راستای تحقق اهداف فوق از شبیه‌سازی‌های کامپیوتری به کمک نرم افزارهای MATLAB و HSPICE استفاده شده است و چگونگی عملکرد سیستم در گوشه‌های پروسس بررسی گردیده است. در مقایسه با مقالات ارائه شده در این زمینه، در این پایان‌نامه افزایش فرکانس IF از $20MHz$ به $40MHz$ و در عین حال دستیابی به دقت و عرض باند بالا از جمله نکات قابل توجه می‌باشد.

همچنین در راستای مطالعات انجام شده، روش‌های مناسبی جهت افزایش فرکانس میانی ارائه گردیده است. بطوریکه با استفاده از این روش‌ها می‌توان فرکانس میانی را تا حد فرکانس نمونه برداری بالا برد. این روش‌ها بر استفاده از فیلترهای مختلط مبتنی می‌باشند.

فصل اول:

مقدمه

۱-۱: انگیزه

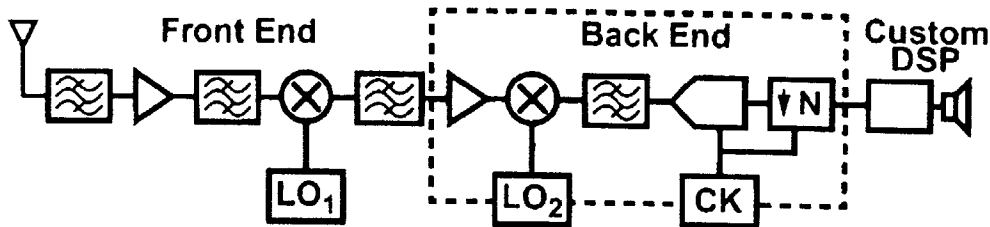
با شروع دهه ۹۰ نیاز به سیستم های مخابراتی با پهنای باند بالا بوجود آمد. بطوریکه در سیستمهای GSM(Global System for Mobile Communications) عرض باند 200KHz و در سیستم های CDMA(Code Division Multiple Access) که براساس روش های طیف گسترده(Spread Spectrum) کار می کنند به عرض باند 1.25MHz و در مواردی 5MHz نیاز می باشد. در این سیستم ها عرض باند مورد نیاز چندین برابر عرض باند سیگنال می باشد [۲۸].

از چالش های مهم در طراحی سیستم های گیرنده رادیویی افزایش محدوده بویایی و کاهش توان مصرفی می باشد. در این راستا معماری های مختلفی جهت پیاده سازی این سیستم ها ارائه گردیده است که در ادامه به آنها اشاره می گردد.

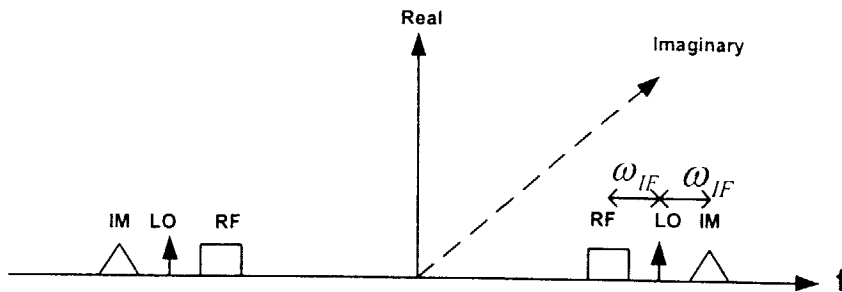
۱-۲: گیرنده های رادیویی

گیرنده های رادیویی فرکانس بالا به دو قسمت Front-End و Back-End تقسیم می شوند. در شکل(۱-۱) این موضوع نشان داده شده است. در این گیرنده ها روش های گوناگونی جهت استخراج سیگنال مورد نظر از سیگنال حامل (Carrier) ارائه گردیده است.

در بعضی از گیرنده ها سه بار شیفتر فرکانسی انجام می گیرد و در بعضی از آنها دو بار عمل شیفتر فرکانسی انجام می شود. ساختارهایی هم موجود می باشند که در آنها تنها یک عمل شیفتر فرکانسی انجام می گیرد و سیگنال RF مستقیماً به سیگنال باند پایه تبدیل می گردد. به این ساختار Zero IF گفته می شود [۱]. هر کدام از ساختارهای مزبور ویژگیهای خاص خود را دارا می باشد که در حوصله این پایان نامه نمی گنجد.



شکل (۱-۱): بلوک دیاگرام یک گیرنده رادیویی



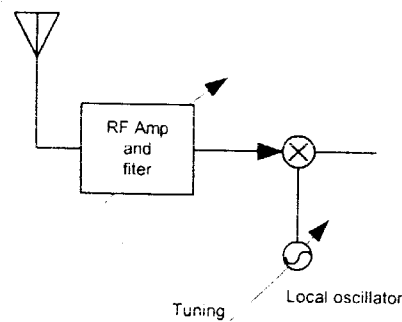
شکل (۱-۲): طیف سیگنال های مربوط به طبقه RF

علاوه بر تقسیم بندی فوق، گیرنده های رادیویی را می توان از جهات دیگر نیز تقسیم بندی نمود، که از آن جمله می توان به چگونگی حذف فرکانس ناخواسته تصویر (Image) اشاره نمود. لذا در بخش بعدی فرکانس تصویر و چگونگی حذف آن توضیح داده خواهد شد و تقسیم بندی مربوطه بیان می گردد.

۱-۳: فرکانس تصویر (Image)

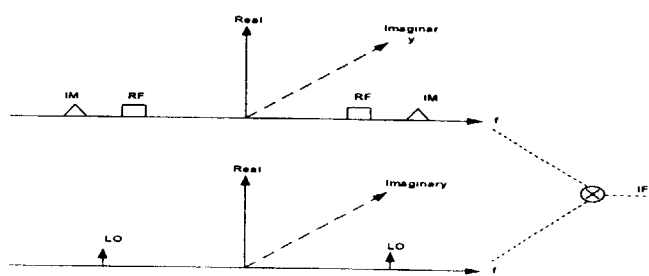
در طیف فرکانسی رسم شده در شکل (۱-۲) طیف مربوط به Local Oscillator، سیگنال RF و سیگنال نامطلوب Image، به ترتیب با LO، RF و IM نشان داده شده است. محور مختصات، سه بعدی می باشد که یک بعد آن فرکانس و بعدهای دیگر قسمت حقیقی و موهومی طیف می باشند. لازم به ذکر می باشد که نمایش سه بعدی طیف این مزیت را دارد که اندازه و فاز سیگنال را در آن به صورت همزمان اعمال کرده ایم و نیازی به رسم اندازه سیگنال و فاز آن به صورت جداگانه نمی باشد.

اگر میکسر شکل (۱-۳) را در نظر بگیریم، ملاحظه می شود که میکسردارای دو ورودی می باشد. یک ورودی آن سیگنال اسیلاتور محلی است که طیف مربوط به آن را به صورت دو تابع ضربه نمایش می دهیم.



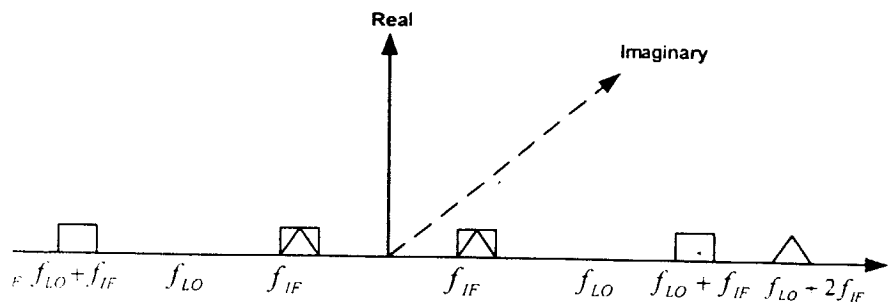
شکل (۱-۳): عمل Down Converting بعد از طبقه RF

ورودی دیگر میکسر، سیگنال RF می باشد که همراه آن سیگنال تصویر، هم موجود می باشد. وقتی که این دو سیگنال در حوزه زمان در یکدیگر ضرب می شوند آنگاه در حوزه فرکانس، عمل کانولوشن بین دو طیف را خواهیم داشت.



شکل (۱-۴): طیف سیگنال های ورودی به طبقه میکسر

طیف سیگنال خروجی میکسر در شکل (۱-۵) نمایش داده شده است. لازم به ذکر است که طیف های فرکانس بالا در طبقات بعدی فیلتر می شوند و حذف می گردند. همانطوریکه ملاحظه می گردد سیگنال تصویر و سیگنال RF مورد نظر در هم ادغام شده اند و اطلاعات از دست رفته است. برای حل این مشکل تاکنون چندین راهکار ارائه و مورد استفاده قرار گرفته است. در ادامه به تعدادی از این روش ها اشاره می گردد.

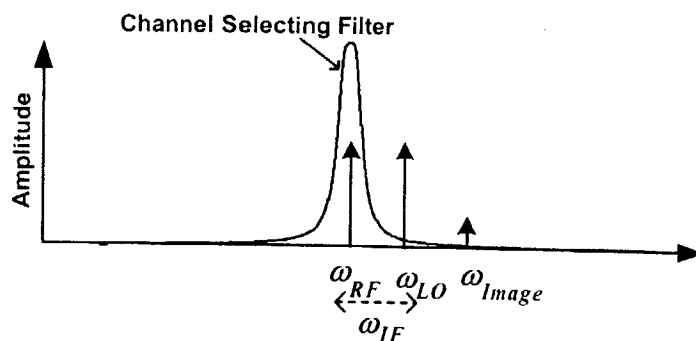


شکل (۱-۵): طیف سیگنال خروجی میکسر

۱-۴: روش های حذف سیگنال تصویر

۱- یکی از این رهنماها استفاده از فیلتر RF با قدرت انتخاب بالا می باشد. این موضوع در

شکل (۱-۶) نشان داده شده است.



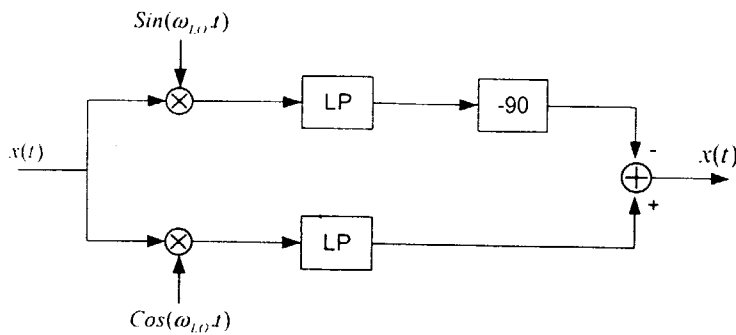
شکل (۱-۶): فیلتر RF با قدرت انتخاب بالا

از جمله این فیلترها، می توان به فیلتر SAW اشاره کرد (Surface Acoustic Wave). در این فیلترها سیگنال RF که از نوع الکترومغناطیس می باشد به موج صوتی تبدیل می شود. موج صوتی پس از عبور از یک ماده پیزوالکتریک (مثلا ZnO)، در انتهای مسیر مجدداً به موج الکترومغناطیس تبدیل می شود.

از افزاره های SAW می توان به عنوان عنصر تاخیر (Delay Line)، فیلتر، Resonator و اسپلاتور استفاده نمود [۲]. این فیلترها را می توان بر روی سیلیکون پیاده سازی نمود. این فیلترها از قدرت انتخاب (Q-Factor) بالایی برخوردار می باشند.

۲- از راههای موثر دیگر می توان به روش تولید سیگنال های I و Q اشاره نمود. توپولوژی

این روش در شکل (۱-۷) نشان داده شده است.



شکل (۱-۷): سیگنال های I, Q و حذف سیگنال Image (روش Hartley)

در شکل فوق، فیلتر ۹۰- درجه، همان فیلتر هیلبرت می باشد و تبدیل فوریه و پاسخ ضربه

آن در روابط زیر ارائه شده است [۳].

$$H_Q(f) = -j \cdot \text{Sgn}(f) = \begin{cases} -j & f > 0 \\ j & f < 0 \end{cases}$$

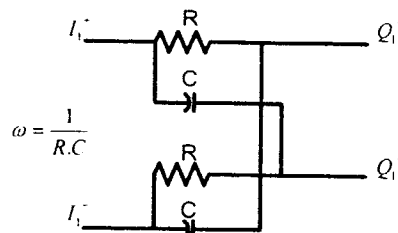
$$h_Q(t) = \frac{1}{\pi}$$

$$y(t) = x(t) * \frac{1}{\pi} = \frac{1}{\pi} \int_{-\infty}^{\infty} \frac{x(\lambda)}{t - \lambda} d\lambda$$

به عنوان مثال اگر سیگنال $x(t) = A \cdot \cos(\omega t + \varphi)$ را به عنوان ورودی، به فیلتر هیلبرت

اعمال کنیم آنگاه خروجی، سیگنال $y(t) = A \cdot \sin(\omega t + \varphi)$ خواهد شد. لذا در عمل سیگنالهای

$\cos(\omega t)$ و $\sin(\omega t)$ را از اعمال سیگنال اسیلاتور محلی به فیلتر هیلبرت بدست می آورند.



شکل (۱-۸): تحقق مداری فیلتر هیلبرت

چگونگی پیاده سازی فیلتر هیلبرت توسط مدارهای پسیو چند فازه (فیلترهای Poly Phase)

انجام می گیرد. این فیلترها یک شبکه مقاومتی - خازنی ساده می باشند، همانطوریکه در شکل (۱-۸)

نشان داده شده است. اگر به ورودی این فیلتر ولتاژ تفاضلی کسینوسی با فرکانس ω وصل شود،