دانشگاه صنعتی اصفهان

دانشکده برق و کامپیوتر

طراحی و پیاده‌سازی تکنیک کالیبراسیون بخش DAC در مبدل آنالوگ به دیجیتال دومرحله‌ای

پایان‌نامه کارشناسی ارشد مهندسی کامپیوتر- معماری

زهره اصغرنژاد

استاد راهنما

دکتر رسول دهقانی

۱۳۹۲

دانشگاه صنعتی اصفهان

دانشکده برق و کامپیوتر

پایان‌نامه‌ی کارشناسی ارشد رشته‌ی مهندسی کامپیوتر – معماری کامپیوتر

خانم زهره اصغرنژاد

تحت عنوان

طراحی و پیاده‌سازی تکنیک کالیبراسیون بخش DAC در مبدل آنالوگ به دیجیتال دومرحله‌ای

در تاریخ ۹۲/۱۱/۱ توسط کمیته‌ی تخصصی زیر مورد بررسی و تصویب نهایی قرار گرفت.

۱- استاد راهنمای پایان‌نامه	دکتر رسول دهقانی
۲- استاد مشاور پایان‌نامه	دکتر آرمین جلیلی
۳- استاد داور	دکتر شادرخ سماوی
۴- استاد داور	دکتر سید مسعود سیدی
سرپرست تحصیلات تکمیلی دانشکده	دکتر محمد علی خسروی فرد

پروردگارا، مهربانی ات را سپاس که از گنجینه ی بیکرانت نثارم نمودی، قدردان تمام لحظاتی هستم که گرمی مهرت را چشیدم و تمام آن لحظاتی که تو بودی و مرا قدر درک مهربانیت نبود.

به مادر مهربان و پدر عزیزم، فقط قدری سکوت هدیه می کنم. سکوتی که سرشار از سخنان ناگفته است از سپاس، سپاس، و باز هم سپاس. باشد که مرهمی باشد بر هر آنچه به جان چشیدند. دیگر این که تمام ترانه‌های زندگیم قدردان خواهران عزیزم خواهد بود، آنان که همراهان همیشگی و پشتوانه های زندگیم هستند.

نگاهی از جنس سپاس نثار استاد جناب آقای دکتر دهقانی که راهنمایی های ارزنده شان را در اختیارم قرار دادند.

سپاسی دیگر نثار استاد جناب آقای دکتر جلیلی که همواره وقت ارزشمند خود را از ایشان دریغ نفرمودند و مهربانانه راهنمایی هاشان را نثارم فرمودند.

در پایان از دوستانم در آزمایشگاه میکروالکترونیک و خوابگاه که لحظاتم بی‌وجودشان رنگی نداشت، صمیمانه سپاسگزارم و برای تمامی آن‌ها آرزوی موفقیت و سربلندی می کنم.

زهره اصغرنژاد

بهمن ماه ۱۳۹۲

کلیه‌ی حقوق مادی مترتب بر نتایج مطالعات، ابتکارات و نوآوری‌های ناشی از تحقیق موضوع این پایان‌نامه (رساله) متعلق به دانشگاه صنعتی اصفهان است.

تقدیم به :

پدر و مادر عزیز و مهربانم

به پاس محبت های بی دریغشان

فهرست مطالب

عنوان **صفحه**

فهرست مطالب ..... هشت
فهرست شکل‌ها ..... ده
چکیده ۱
فصل اول: مقدمه .....
۱-۱ اهمیت مبدل های داده ۳
۱-۲ ساختار مبدل آنالوگ به دیجیتال ۴
۱-۳ ساختار مبدل دیجیتال به آنالوگ ۵
۱-۳-۱ مشخصه ورودی خروجی ایده آل مبدل دیجیتال به آنالوگ ۶
۱-۴ کالیبراسیون ۷
۱-۵ ساختار پایان نامه ۹
فصل دوم: انواع ساختارهای مبدل های داده .....
۲-۱ کدهای تبدیل دیجیتال به آنالوگ ۱۲
۲-۲ انواع ساختارهای مبدل دیجیتال به آنالوگ ۱۴
۲-۲-۱ مبدل های نرخ نایکوئیست ۱۵
۲-۲-۲ مبدل های دیجیتال به آنالوگ درون یاب ۱۵
۲-۲-۳ مبدل های دیجیتال به آنالوگ بیش نمونه بردار ۱۶
۲-۳ ساختارهای معمول مبدل دیجیتال به آنالوگ ۱۷
۲-۳-۱ مبدل دیجیتال به آنالوگ تقسیم ولتاژ ۱۷
۲-۳-۲ مبدل دیجیتال به آنالوگ تقسیم جریان ۱۹
۲-۳-۳ مبدل دیجیتال به آنالوگ تقسیم بار ۲۰
۲-۴ پارامترهای کیفیت مبدل دیجیتال به آنالوگ ۲۱
۲-۴-۱ پارامترهای استاتیکی ۲۱
۲-۴-۲ پارامترهای دینامیکی ۲۳
۲-۵ کالیبراسیون مبدل های دیجیتال به آنالوگ ۲۷
۲-۶ برخی مبدل های آنالوگ به دیجیتال و کالیبراسیون آن ها ۳۱
۲-۶-۱ مبدل آنالوگ به دیجیتال فلش ۳۱
۲-۶-۲ مبدل آنالوگ به دیجیتال خط لوله ۳۳
۲-۶-۳ مبدل آنالوگ به دیجیتال دومرحله ای ۳۴
۲-۷ جمع بندی ۳۸
فصل سوم: تکنیک کالیبراسیون پیشنهادی .....
۳-۱ مبدل دیجیتال به آنالوگ هدایت جریان وزن باینری ۴۰
۳-۲ تئوری فرآیند کالیبراسیون مبدل دیجیتال به آنالوگ ۴۱

۳-۳ مدل سازی تکنیک کالیبراسیون پیشنهادی مبدل دیجیتال به آنالوگ ۴۳
۳-۳-۱ بلوک دیاگرام مولد سیگنال ورودی کالیبراسیون ۴۹
۳-۳-۲ بلوک دیاگرام فرآیند تخمین ۴۹
۳-۳-۳ بلوک دیاگرام فرآیند تصحیح ۴۹
۳-۴ مدل سازی بلوک های آنالوگ کالیبراسیون ۵۱
۳-۴-۱ مدار مقایسه کننده ۵۱
۳-۴-۲ مدار مولد سیگنال تست ۵۳
۳-۵ نتایج شبیه سازی ۵۵
۳-۵-۱ شبیه سازی رفتاری در شرایط عدم وجود بیت های افزونه ۵۵
۳-۵-۲ شبیه سازی رفتاری با اضافه کردن بیت های افزونه ای ۵۹
۳-۵-۳ شبیه سازی در سطح مداری ۶۰
۳-۵-۴ شبیه سازی Mixed mode ۶۷
۳-۶ مبدل آنالوگ به دیجیتال دومرحله ای و کالیبراسیون پیشنهادی ۶۸
۳-۷ جمع بندی ۶۹
فصل چهارم:پیاده سازی
۴-۱ پیاده سازی FPGA ۷۲
۴-۲ پیاده سازی ASIC ۷۲
۴-۳ جمع بندی ۷۷
نتیجه گیری و پیشنهادها
۵-۱ نتیجه گیری ۷۸
۵-۲ پیشنهادها ۸۰
۵-۲-۱ کالیبراسیون پس زمینه پیشنهادی ۸۰
۵-۲-۲ پیاده‌سازی بهینه بلوک پیش اعوجاج از نظر سرعت و توان مصرفی ۸۱
مراجع ۸۲

فهرست شکل‌ها

شکل ۱-۱- واسط‌های بین دنیای آنالوگ و پردازشگر دیجیتال [۱]..... ۳
شکل ۱-۲- مروری از زمینه‌های کاربردی مبدل به‌عنوان تابعی از رزلوشن و فرکانس نمونه‌برداری [۳]..... ۴
شکل ۱-۳- بلوک دیاگرام یک مبدل آنالوگ به دیجیتال[۱]..... ۵
شکل ۱-٤- بلوک دیاگرام یک مبدل دیجیتال به آنالوگ[۲]..... ۶
شکل ۱-۵- مشخصه ورودی-خروجی ایده‌آل یک مبدل D/A سه بیتی[۲]..... ۷
شکل ۲-۱- طیف خروجی DAC نرخ نایکوئیست [۳]..... ۱۵
شکل ۲-۲- مدار درون‌یاب[۳]..... ۱۵
شکل ۲-۳- نمایش درون‌یابی مرتبه ۴. طیف اصلی، طیف درون‌یابی شده با فیلترینگ (خط‌چین)، سیگنال درون‌یابی شده نهایی[۳]..... ۱۶
شکل ۲-۴- OSDAC شامل درون‌یابی ، مدولاسیون و فیلترینگ [۳]..... ۱۷
شکل ۲-۵- ساختار DAC نردبان مقاومتی با کد ورودی دماسنجی [۱]..... ۱۸
شکل ۲-۶- ساختار DAC (الف) تقسیم جریان یکنواخت؛ (ب) تقسیم جریان دودوئی [۲]..... ۱۹
شکل ۲-۷- ساختار DAC آرایه خازنی [۲]..... ۲۰
شکل ۲-۸- مشخصه انتقالی واقعی یک مبدل دیجیتال به آنالوگ و پارامترهای استاتیکی آن[۱]..... ۲۱
شکل ۲-۹- خطای بهره DAC (الف) خطی (ب) غیرخطی [۳]..... ۲۲
شکل ۲-۱۰- پارامترهای دینامیکی یک مبدل دیجیتال به آنالوگ[۲]..... ۲۳
شکل ۲-۱۱- یک مبدل دیجیتال به آنالوگ هدایت جریان [۱۵]..... ۲۳
شکل ۲-۱۲- انحراف در زمان انتقال و نتیجه یک LSB اختلاف [۱۵]..... ۲۴
شکل ۲-۱۳- طیف فرکانسی یک مبدل دیجیتال به آنالوگ غیرخطی در پاسخ به ورودی سینوسی تک‌فرکانسی [۳]..... ۲۵
شکل ۲-۱٤- اندازه‌گیری عدم تطابق بین دو خازن[۲٦]..... ۳۰
شکل ۲-۱۵- بلوک دیاگرام یک مبدل فلش [۱]..... ۳۱
شکل ۲-۱٦- بلوک دیاگرام کالیبراسیون پیشنهادی مرجع[۱]..... ۳۲
شکل ۲-۱۷- ساختار مبدل آنالوگ به دیجیتال خط لوله [۱]..... ۳۳
شکل ۲-۱۸- ساختار کلی مبدل آنالوگ به دیجیتال دومرحله‌ای [۲]..... ۳۵
شکل ۲-۱۹- مبدل آنالوگ به دیجیتال مبدل آنالوگ به دیجیتال دومرحله‌ای بازگشتی..... ۳۶
شکل ۳-۱- ساختار یک مبدل دیجیتال به آنالوگ هدایت جریان وزن باینری..... ۴۰
شکل ۳-۲- اساس تکنیک کالیبراسیون ارائه شده..... ۴۱
شکل ۳-۳- توزیع نمونه مقایسه‌کننده در محدوده سیگنال..... ۴۲
شکل ۳-٤- بلوک دیاگرام تکنیک کالیبراسیون پیشنهادی..... ۴۳
شکل ۳-۵- اضافه‌کردن بیت‌های LSB افزونه‌ای به ساختار مبدل به‌منظور کالیبراسیون..... ۴۴
شکل ۳-٦- توزیع نمونه‌های سیگنال تست در محدوده سیگنال مبدل نسبت به خروجی DAC..... ۴۵

شکل ۳-۷- الگوریتم توصیف‌کننده عملیات پیش‌اعوجاج ۴۸
شکل ۳-۸- بلوک‌دیاگرام بلوک مولد سیگنال ورودی کالیبراسیون ۴۹
شکل ۳-۹- بلوک‌دیاگرام فرآیند تخمین در کالیبراسیون پیشنهادی ۴۹
شکل ۳-۱۰- بلوک‌دیاگرام بلوک پیش‌اعوجاج در حالت موازی ۵۰
شکل ۳-۱۱- بلوک‌دیاگرام بلوک پیش‌اعوجاج در حالت خط لوله ۵۱
شکل ۳-۱۲- (الف) ترکیب آفست مقایسه کننده و آفست مدار مبدل (ب) محدوده کالیبراسیون مجاز برای نمونه های کالیبراسیون ورودی ۵۲
شکل ۳-۱۳- مدار مولد سیگنال تست به همراه برخی از مهمترین منابع خطا ۵۳
شکل ۳-۱٤- نتایج شبیه‌سازی حاصل از استخراج تعداد مناسب نمونه‌ها برای هر نمونه داده ۵۶
شکل ۳-۱۵- بهبود پارامتر ENOB در روند کالیبراسیون برای مبدل ۱۰ بیتی ۵۶
شکل ۳-۱٦- میزان بهبود پارامتر ENOB در ۱۰۰ آنالیز مونت-کارلو ۵۷
شکل ۳-۱۷- شبیه‌سازی مبدل ۱۰ بیتی در شرایط اعمال خطای وزن ها (سایر خطاها متحد با صفر است) ۵۸
شکل ۳-۱۸- مقدار INL مبدل با ٦ بیت افزونه ای برای قبل و بعد از انجام کالیبراسیون ۶۰
شکل ۳-۱۹- ساختار مقایسه کننده بر مبنای مدار OTA ۶۱
شکل ۳-۲۰- پاسخ فرکانسی خروجی مدار مقایسه کننده ۶۱
شکل ۳-۲۱- هسیتوگرام آفست ارجاع داده شده به ورودی مدار مقایسه‌کننده برای ۱۰۰ آنالیز مونت-کارلو ۶۲
شکل ۳-۲۲- ساختار مدار OTA ۶۳
شکل ۳-۲۳- پاسخ فرکانسی خروجی مدار OTA ۶۳
شکل ۳-۲٤- هیستوگرام آفست ارجاع داده شده به ورودی مدار OTA برای ۱۰۰ آنالیز مونت-کارلو ۶۴
شکل ۳-۲۵- ساختار مدار آئینه جریان مولد جریان‌های شارژ/دشارژ (Ipu/pd) به‌همراه سوئیچ های SW1 و SW2 ..... ۶۴
شکل ۳-۲٦- سیگنال خروجی مدار TSG در شرایط typical ۶۵
شکل ۳-۲۷- سیگنال خروجی مدار TSG برای ۱۰۰ آنالیز مونت-کارلو ۶۵
شکل ۳-۲۸- هیستوگرام پریود زمانی نوسان سیگنال خروجی مدار TSG برای ۱۰۰ آنالیز مونت-کارلو ۶۶
شکل ۳-۲۹- (الف) ساختار آئینه جریان wide-swing PMOS (ب) ساختار سوئیچ تفاضلی ۶۶
شکل ۳-۳۰- (الف) سیگنال های کنترلی دارای همپوشانی جهت کنترل سوئیچ های تفاضلی (ب) مدار نمونه استفاده شده جهت تولید سیگنال های کلاک [۳] ۶۷
شکل ۳-۳۱- نتایج حاصل از ۱۰۰ آنالیز مونت-کارلو مبدل در شبیه‌سازی Mixed-mode ۶۸
شکل ۳-۳۲- بلوک‌دیاگرام مبدل آنالوگ به دیجیتال دومرحله‌ای پیاده‌سازی‌شده ۶۸
شکل ۳-۳۳- نتایج حاصل از ۱۰۰ آنالیز مونت-کارلو مبدل آنالوگ به دیجیتال دو مرحله‌ای قبل و بعد از کالیبراسیون ۶۹
شکل ۴-۱- روند طراحی ASIC ۷۳
شکل ۴-۲- تبدیل طرح کالیبراسیون به المان‌های Gtech ۷۵
شکل ۴-۳- نتیجه سنتز و پیاده‌سازی شماتیکی بلوک کالیبراسیون دیجیتال در حالت نگاشت تکنولوژی ۷۵
شکل ۴-۴- لی‌اوت طرح کالیبراسیون دیجیتالی به فرمت gdsII ۷۶

چکیده

پیشرفت مدارهای مجتمع و تکامل تکنولوژی موجب شده است که روند طراحی و ساخت مدارهای دیجیتال به سمت کاهش سطح تراشه و توان مصرفی، و همچنین افزایش کارآیی، سرعت و دقت تمایل یابد. به‌دلیل برخی از مزایای مدارهای دیجیتال مانند حساسیت کمتر به تغییرات پروسه، سادگی روال طراحی و ابعاد فیزیکی کوچکتر، در بسیاری از سیستم‌های الکترونیکی امکان جایگزینی برخی از بخش‌های آنالوگ با دوگان دیجیتال آن‌ها وجود دارد. اما با توجه به اینکه سیگنال‌ها در دنیای واقعی آنالوگ هستند؛ به مدارهای واسط آنالوگ خاصی مانند مبدل های داده آنالوگ به دیجیتال (ADC) و دیجیتال به آنالوگ (DAC) نیاز است تا ارتباط بین مدارهای دیجیتال و دنیای خارج را ممکن سازند. برخلاف مدارهای دیجیتال، مدارهای آنالوگ در تکنولوژی‌های جدید دچار مشکلاتی مانند کاهش ولتاژ منبع تغذیه و اثرات کانال کوتاه شده‌اند. با بکارگیری روش‌های کالیبراسیون در مبدل‌ها می‌توان پیچیدگی را از بخش آنالوگ به بخش دیجیتال منتقل کرد؛ به این ترتیب می‌توان محدودیت‌ها و چالش‌های طراحی آنالوگ را کاهش داد.

مبدل‌های داده معمولا تحت تاثیر اثرات غیر ایده‌آل نظیر عدم تطبیق اجزاء، امپدانس خروجی محدود و نویز قرار می‌گیرند. این اثرات باعث ایجاد اعوجاج و نویز در سیگنال خروجی می‌گردند. خطاهای تولید شده را برحسب ویژگی‌های سیگنال می‌توان به دو گروه استاتیکی و دینامیکی تقسیم کرد. خطا استاتیکی مستقل از سیگنال ورودی است در حالی‌که دیگری وابسته به ویژگی‌های سیگنال ورودی می‌باشد. از آن‌جا که سیگنال ورودی طبیعتی تصادفی دارد، مدل کردن رفتار دینامیکی مبدل دشوار است. از طرفی دیگر رفتار استاتیکی مبدل، ویژگی‌های مشخص و خطاهای قابل پیش‌بینی دارد. بنابراین این نوع خطاها را می‌توان مدل‌سازی کرد و به‌وسیله روش-های کالیبراسیون مناسب جبران نمود.

در این پایان‌نامه، تکنیک کالیبراسیون دیجیتالی جدیدی برای مبدل دیجیتال به آنالوگ ارائه شده است. فرآیند تخمین خطا و تصحیح آن مستقل از ساختار مبدل انجام می‌شود و در طول فرآیند کالیبراسیون، به مبدل مانند جعبه سیاه نگاه می‌شود. این تکنیک ساختار مبدل را تحت تاثیر قرار نمی‌دهد و قابل تعمیم به اکثر معماری‌های مبدل دیجیتال به آنالوگ است. کل فرآیند تخمین و تصحیح خطا در آن به-صورت دیجیتالی انجام می‌شود و تنها مدارات آنالوگ مورد نیاز در بخش کالیبراسیون، یک مقایسه‌کننده و یک مدار مولد سیگنال تست است. برای ارزیابی کارایی روش پیشنهادی، یک مدل رفتاری از مبدل آنالوگ به دیجیتال دومرحله‌ای پیاده‌سازی شده است که در آن تکنیک کالیبراسیون پیشنهادی به‌کار رفته تا رزلوشن بخش DAC را به مقدار مورد نیاز افزایش دهد.

کلمات کلیدی: ۱- کالیبراسیون ۲- مبدل آنالوگ به دیجیتال دومرحله‌ای ۳- مبدل دیجیتال به آنالوگ

فصل اول
مقدمه

امروزه مدارات مجتمع VLSI شامل میلیون‌ها ترانزیستور روی یک تراشه هستند و مطابق قانون مور، تعداد آن‌ها به‌صورت نمایی با زمان افزایش می‌یابد. چنین تکنولوژی موجب ساخت محصولاتی از قبیل موبایل، کامپیوتر لپ‌تاپ، ترمینال‌های بی‌سیم[1]، قطعات بلوتوث و.. شده است.

مدارهای دیجیتال نسبت به مدارهای آنالوگ دارای مزایائی از قبیل حساسیت کمتر نسبت به نویز[2]، اتکاپذیری[3] بیشتر نسبت به تغییرات پروسه، طراحی ساده‌تر، اتوماسیون تست[4] و قابلیت برنامه‌ریزی مجدد هستند. همچنین با پیشرفت تکنولوژی VLSI و کاهش ابعاد ترانزیستور، نسل جدید مدارهای دیجیتال برخلاف دوگان آنالوگ، از سرعت بالاتر، کارایی[5] بیشتر در هر تراشه، اتلاف توان و هزینه کمتر سود می‌برند. به همین دلیل، با گذشت زمان مدارهای دیجیتال در اکثر قسمت‌ها جایگزین مدارهای آنالوگ شده‌اند [۱] و [۲].

با توسعه سریع مدارهای دیجیتال و کاهش ولتاژ تغذیه، طراحی مدارهای آنالوگ با کارایی بالا، به‌دلیل کاهش محدوده ولتاژ مشکل شده است [۳]. به‌علت اثرات کانال کوتاه، مدارهای آنالوگ به‌اندازه مدارهای دیجیتال مقیاس‌پذیر نیستند؛ از این‌رو در اکثر موارد مدارات آنالوگ، با تغییر پروسه یا به‌روز رسانی، نیازمند طراحی مجدد[6]

---

[1] Wireless
[2] Noise
[3] Robustness
[4] Test Automation
[5] Functionality
[6] Redesign

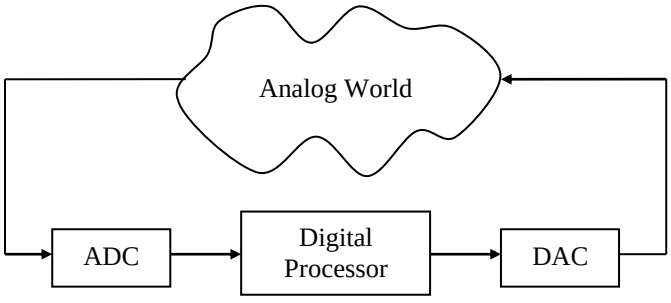
هستند. اگرچه پروسه با ابعاد کوچکتر موجب خازن‌های پارازیتی کمتر و پهنای باند قابل دسترس بیشتر می‌شود اما مساله اساسی برای طراحان آنالوگ در تکنولوژی‌های جدیدتر CMOS، کاهش ولتاژ تغذیه است. ولتاژ تغذیه کم می‌تواند باعث کاهش سرعت کار مدار شود [٤].

با بکارگیری روش‌های کالیبراسیون در مبدل‌ها می‌توان پیچیدگی را از بخش آنالوگ به بخش دیجیتال منتقل کرد و محدودیت‌های طراحی آنالوگ را تا حدی تعدیل نمود. این مسئله باعث می‌شود طراحی مدارهای آنالوگ با تکنولوژی های جدید و به ویژه تکنولوژی های UDSM[1] سازگاری بیشتری از خود نشان دهند.

۱-۱ اهمیت مبدل های داده

به دلیل اینکه ماهیت سیگنال‌ها در دنیای واقعی آنالوگ است، همواره برای برقراری ارتباط بین مدارهای دیجیتال و دنیای خارج، به مدارهای واسط آنالوگ نیاز است که از جمله آنها مبدل‌های آنالوگ به دیجیتال[2] و دیجیتال به آنالوگ[3] هستند.

در ورودی سیستم‌های پردازشگر دیجیتال، ابتدا سیگنال آنالوگ از دنیای خارج گرفته شده و توسط مبدل-های آنالوگ به دیجیتال، به سیگنال دیجیتال تبدیل می‌شود؛ بعد از انجام پردازش‌های لازم، سیگنال دیجیتال حاصل برای ارسال به تجهیزات آنالوگ، توسط یک مبدل دیجیتال به آنالوگ به سیگنال آنالوگ تبدیل می‌گردد. این رابطه در شکل ۱-۱ نشان داده شده است.



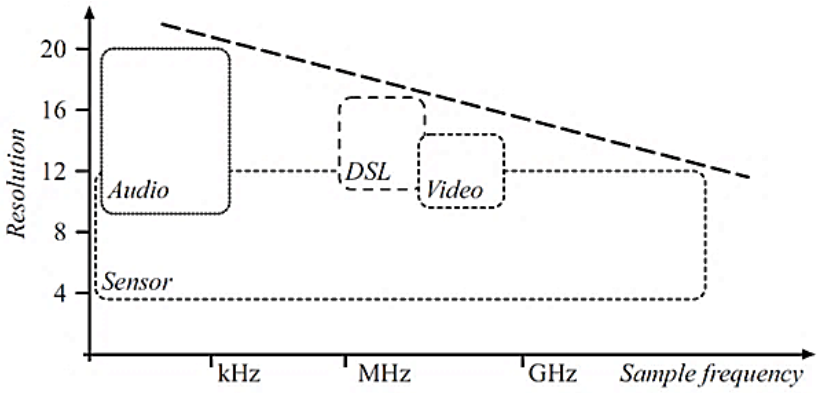
شکل ۱-۱- واسطهای بین دنیای آنالوگ و پردازشگر دیجیتال [۱]

کاربرد مبدل‌های داده را می‌توان در محصولات الکترونیکی مصرفی نظیر دوربین، تلفن، مودم و تلویزیون-های باکیفیت بالا (HDTV) و همچنین در سیستم‌های خاص از قبیل تصاویر پزشکی [4]، پردازش گفتار، کنترل صنعتی و رادار یافت. این مسئله اهمیت جایگاه مبدل‌های داده و نیز پردازش دیجیتالی را نشان می دهد [۱] و [۲].

[1] Ultra Deep Submicron
[2] Analog-to-Digital Converter
[3] Digital-to-Analog Converter
[4] Medical Imaging

مبدل‌ها را می‌توان با توجه به کاربرد به مبدل‌های صدا، ویدئو، سنسور، ابزار دقیق[1] و ارتباطات تقسیم کرد. شکل ۱-۲ خلاصه ای از زمینه‌های کاربرد و مقایسه فرکانس با رزلوشن مبدل‌های داده را نشان می دهد. خط‌چین بیان کننده مصالحه[2] بین پهنای باند و رزلوشن است. مبدل‌های صدا، رزلوشن بالا و پهنای باند نسبتا کم دارند [۵]. در این جا منظور از پهنای باند کم در محدوده کیلوهرتز است که محدوده درک شنوایی انسان است. برای این کاربردها عموما مبدل‌های بیش نمونه‌بردار[3] استفاده می‌شوند که با نرخ نمونه‌برداری زیاد، پیچیدگی طراحی آنالوگ را کم و دقت را افزایش می‌دهند.

مبدل‌های ویدئو پهنای باند بالاتری نیاز دارند [٦]. مبدل‌های ویدئو، در ارتباطات نیز به‌کار می‌روند. در این کاربردها، تا حد امکان به‌دنبال جایگزینی مدارات آنالوگ با مدارات دیجیتال می‌باشند. مبدل‌های ابزار دقیق، در تجهیزات اندازه‌گیری و برای تولید سیگنال به‌کار می‌روند. این مبدل‌ها، عموما با تکنولوژی‌های گران تولید شده و دارای عملکرد بسیارخطی می‌باشند [۷]. مبدل‌های حسگر[4]، برای کاربردهای خاص استفاده شده و رزلوشن و پهنای باند فرکانسی بالایی دارند. سنسورهای تصویر در آرایه‌های پیکسلی و نیز مبدل‌های D/A کنترل‌کننده درایورهای کامپیوتر نمونه‌هایی از کاربرد این مبدل‌هاست.



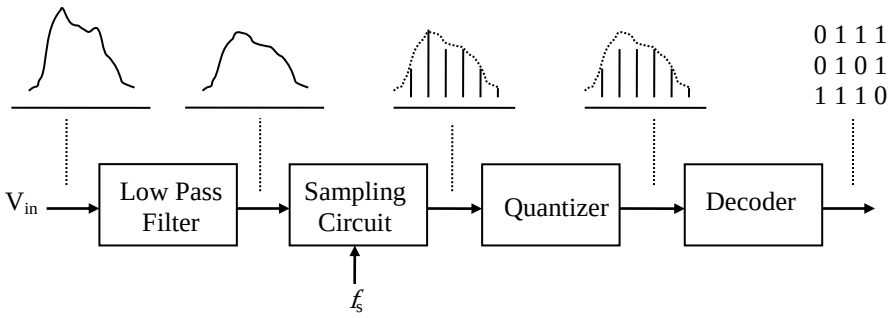
شکل ۱-۲- مروری از زمینه‌های کاربردی مبدل به‌عنوان تابعی از رزلوشن و فرکانس نمونه‌برداری [۳].

۱-۲ ساختار مبدل آنالوگ به دیجیتال

مبدل‌های آنالوگ به دیجیتال[5]، سیگنال آنالوگ پیوسته ورودی را به سیگنال دیجیتال گسسته خروجی تبدیل می‌کنند. شکل ۱-۳ بلوک دیاگرام کلی یک مبدل آنالوگ به دیجیتال را نشان می‌دهد.

---

[1] Instrumentation
[2] Trade-off
[3] Oversampling Converter
[4] Sensor
[5] ADC



شکل ۱-۳- بلوک دیاگرام یک مبدل آنالوگ به دیجیتال[۱]

در ابتدا فیلتر پایین‌گذر آنالوگ، پهنای باند سیگنال ورودی را به‌منظور حذف نویز و مولفه‌های فرکانسی ناخواسته محدود می‌کند تا از اثر تداخل مولفه‌های فرکانسی[۱] اجتناب گردد. خروجی فیلتر برای تولید سیگنال گسسته، توسط مدار نمونه‌بردار، نمونه‌برداری می‌شود. نمونه‌ها به کوانتایزر اعمال می‌گردد تا سطوح مشخصی متناظر با مقدارشان به آنها اختصاص یابد. در نهایت، یک رمزگشا[۲] نمایشی دیجیتالی از سطوح تعیین شده در خروجی را فراهم می‌آورد [۱].

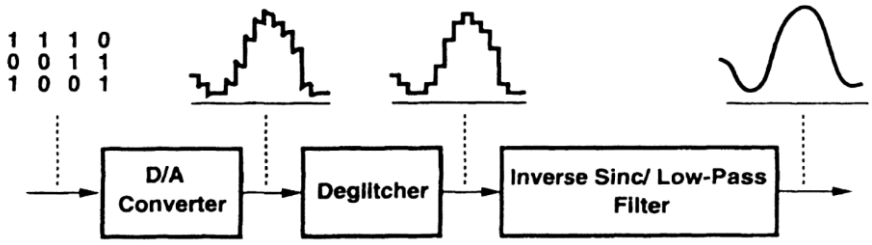
۱-۳ ساختار مبدل دیجیتال به آنالوگ

مبدل‌های دیجیتال به آنالوگ[۳]، سیگنال دیجیتال گسسته ورودی را به سیگنال آنالوگ پیوسته خروجی تبدیل می‌کنند. شکل ۱-۴ بلوک دیاگرام کلی یک مبدل دیجیتال به آنالوگ را نشان می‌دهد. توسط یکی از ساختارهای مبدل دیجیتال به آنالوگ (در فصل دوم توضیح داده می‌شود)، یک سطح آنالوگ از مجموعه مرجع معادل ورودی دیجیتالی انتخاب می‌شود. اگر مبدل دیجیتال به آنالوگ انحراف بزرگی[۴] در طول سوئیچ از یک کد به کد دیگر تولید کند؛ توسط مدار "حذف‌کننده انحراف[۵]" (که معمولا یک تقویت‌کننده نمونه‌بردار[۶] است) حذف می‌شود.

در نهایت توابع بازسازی[۷] اجرا می‌شوند تا لبه‌های تیز[۸] در شکل موج را به سینوسی مانند، در آن دامنه فرکانسی تبدیل کنند. به این منظور فیلترهایی مانند یک فیلتر پایین گذر نیاز است. اگر انحراف[۹] کوچک باشد، حذف‌کننده انحراف از DAC می‌تواند حذف گردد.

---

[1] Aliasing
[2] Decoder
[3] DAC
[4] Large Glitches
[5] Deglitcher
[6] Sample-and-Hold Amplifier
[7] Reconstruction Function
[8] Sharp Edges
[9] Glitch



شکل ۱-۴- بلوک دیاگرام یک مبدل دیجیتال به آنالوگ[۲].

هدف از مبدل D/A تبدیل نمایش دیجیتالی (کلمه ورودی) از یک سیگنال به نمایش آنالوگی متناظر آن است. ورودی به صورت کلمه N بیتی و خروجی نمایش آنالوگی آن است که سطح دامنه به‌وسیله کلمه ورودی دیجیتال مشخص می‌گردد [۳].

۱-۳-۱ مشخصه ورودی خروجی ایده آل مبدل دیجیتال به آنالوگ

تابع انتقال ایده‌آل DAC از طریق نگاشت مجموعه کدهای ورودی به مجموعه سطوح دامنه خروجی تعریف می‌شود. در حالت ایده‌آل، دامنه خروجی DAC (جریان، ولتاژ و ..) را می‌توان با رابطه ((۱-۱) محاسبه کرد:

$$A_{out} = \sum_{m=1}^{M} W_m \,.\, b_m \qquad (۱-۱)$$

W_m وزن متناظر بیت m (b_m) و M تعداد بیت‌ها است. دامنه خروجی به‌وسیله وزن‌دهی بیت‌های ورودی تعیین می‌شود که وزن‌ها به‌وسیله المان‌های آنالوگ تولید می‌گردند. کد ورودی به‌صورت رابطه ((۱-۲) است:

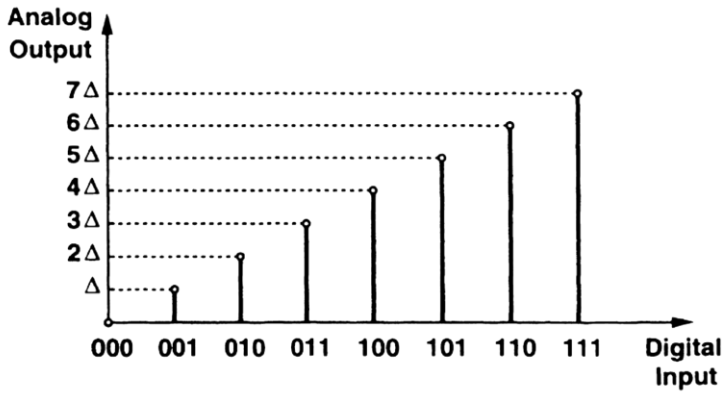
$$X = (b_m, b_{m-1}, .., b_1) \qquad (۱-۲)$$

b_m با ارزش‌ترین بیت[1] (MSB) و b_1 کم‌ارزش‌ترین بیت[2] (LSB) است. برای کد باینری با M=N بیت، تعداد 2^N کد مختلف وجود دارد. مجموعه سطوح دامنه خروجی به صورت رابطه ((۱-۳) می‌باشد:

$$A_{min}, A_{min} + \Delta, .., A_{max} - \Delta, A_{max} \qquad (۱-۳)$$

کمیت Δ متناظر با ولتاژ کم ارزش‌ترین بیت می‌باشد. شکل ۱-۵ مشخصه ورودی- خروجی ایده‌آل یک مبدل D/A سه بیتی را نشان می‌دهد.

[1] Most Significant Bit
[2] Least Significant Bit



شکل ۱-۵- مشخصه ورودی–خروجی ایده‌آل یک مبدل D/A سه بیتی[۲]

محدوده تمام دامنه خروجی $FS = A_{max} - A_{min}$ است. مطابق رابطه (۱-٤)، گام LSB خروجی نسبت به خروجی تمام دامنه، رزلوشن مبدل نام دارد:

$$R = \frac{FS}{\Delta} \qquad (۴-۱)$$

۱-۴ کالیبراسیون

مبدل‌های داده دقیق و سریع، یک جزء ضروری از گیرنده‌های RF هستند. آن‌ها بخش محدودکننده کارایی در بسیاری از سیستم‌ها می‌باشند و کاربردهای زیادی در ارتباطات، ابزار دقیق، ویدئو و تصویر دارند. طراحی یک مبدل دقیق و سریع، پیچیدگی زیادی به تجهیزات آنالوگ تحمیل می‌کند. چالش اصلی، کاهش هر چه ممکن پیچیدگی آنالوگ و انتقال آن به داخل بخش دیجیتال است.

یک مساله مهم در مبدل‌ها، مصالحه بین دقت و توان است. در کاربردهای مخابرات سلولی که قابلیت حمل دارند مصرف توان مساله‌ای جدی، خصوصاً در مبدل‌هاست. به این دلایل روش‌های کالیبراسیون اهمیت می‌یابد. هم‌چنین تکنیک‌های کالیبراسیون موجب سازگاری بیشتر طراحی مبدل با تغییر پروسه و با تکنولوژی‌های جدید CMOS می‌شود؛ این کار از طریق انتقال پیچیدگی آنالوگ با هزینه افزایش پیچیدگی دیجیتال امکان‌پذیر است.

عامل محدودکننده اصلی در طراحی یک مبدل، بروز خطا، در ساختارهای آنالوگ و دیجیتال آن می‌باشد. خطا به عنوان تفاوت بین خروجی واقعی سیستم و مقدار ایده‌آل آن تعریف می‌شود و هرگونه انحراف پارامتر و یا مشخصه‌ای از سیستم از مقدار ایده‌آل به‌عنوان خطا در سیستم تلقی می‌شود [۱] و [۸].

در سرعت های تبدیل بالا، اثراتی مانند عدم تطبیق[1]، غیرخطی بودن و بهره ذاتی محدود، رزلوشن را معمولا تا حدود ۶ بیت برای تکنولوژی CMOS و ۱۰بیت در تکنولوژی ترانزیستور دوقطبی[2] محدود می‌کند. برای رزلوشن‌های بالاتر تصحیح این اثرات از طریق روش‌های الگوریتمی یا مداری ضروری است [۲].

در عمل پیاده سازی مدار مبدل تحت تاثیر اثرات غیر ایده‌آل قرار می‌گیرد؛ برای مثال مواردی نظیر عدم تطبیق اجزاء، امپدانس خروجی محدود و نویز باعث ایجاد اعوجاج در سیگنال خروجی و اضافه‌شدن نویز به آن می‌شود. خطاها را می‌توان برحسب ویژگی‌های استاتیکی و دینامیکی از هم متمایز نمود. ویژگی‌های استاتیکی مستقل از سیگنال (بدون حافظه) و دینامیکی وابسته به سیگنال هستند. سیگنال ورودی طبیعتی تصادفی دارد. همچنین مدل کردن رفتار دینامیکی مبدل دشوار است و عموما منجر به مشخصه‌های نامعین می‌شود. این مسئله باعث می‌شود ارائه روش های جبران خطا (کالیبراسیون) برای خطاهای دینامیکی تا حد زیادی مشکل و در برخی موارد غیر ممکن باشد. از طرفی با استفاده از تکنیک های مداری خاص و یا تکنیک های کاهش خطا در سطح لی‌اوت (فیزیکی)، می‌توان خطاهای ناشی از رفتارهای دینامیکی مدار را کاهش داد.

رفتار استاتیکی مبدل، طبیعت مشخص دارد و این نوع از خطا مدل شده و به‌وسیله روش‌های کالیبراسیون جبران می‌گردد. روش‌های کالیبراسیون زیادی گزارش شده است؛ در اکثر این روش‌ها، خطاهای مبدل در طول کالیبراسیون تخمین زده شده و با اعمال فیدبک مناسب آنالوگ/دیجیتال به ساختار مبدل جبران می‌شود.

به کمک روش‌های کالیبراسیون می‌توان از مدارهای آنالوگ ساده با پیچیدگی کم استفاده نمود و پیچیدگی مدار را به بخش دیجیتال منتقل کرد. جبران خطا می‌تواند با بکارگیری مدارات آنالوگ اضافه در ساختار اصلی مبدل باشد [۱]، [۴] و [۹].

روش‌های کالیبراسیون به دو نوع پیش‌زمینه[3] [۱]، [۲۲] و [۲۳] و پس‌زمینه[4] [۹]، [۱۱]، [۱۹]، [۲۰] و [۴۴] تقسیم می‌شوند. در روش‌های پیش‌زمینه در زمان کالیبراسیون، عملکرد عادی مبدل متوقف شده و سیگنال‌های کالیبراسیون به داخل ساختار تزریق می‌شوند. این روش‌ها در مواردی که زمان‌های عدم وجود سیگنال اطلاعات در سیستم وجود دارد، استفاده می‌شوند. زمانی‌که توقف عملکرد عادی مبدل امکان‌پذیر نباشد، روش‌های پس‌زمینه مورد استفاده قرار می‌گیرد. در این روش‌ها، عمل تخمین و تصحیح خطاهای ساختار همزمان با عملکرد عادی مبدل انجام می‌شود [۱].

---

[1] Mismatch
[2] Bipolar
[3] Foreground
[4] Background

روش‌های کالیبراسیون براساس ویژگی‌هایی نظیر عدم وابستگی به سیگنال ورودی، عدم اشغال بخشی از محدوده سیگنال ورودی (عدم کاهش محدوده دامنه دینامیکی)، عدم ایجاد اختلال در مسیر سیگنال ورودی، سرعت همگرایی بالا و .. ارزیابی می‌شوند [۱]، [۱۰] و [۱۱].

در بسیاری از روش‌های کالیبراسیون ارائه شده [۴] و [۹]، در فاز کالیبراسیون، تغییرات جزئی ویا کلی در ساختار اصلی مبدل اعمال می‌شود. به‌این صورت امکان استخراج و تخمین پارامترهای خطا فراهم می‌شود. این مسئله مستلزم بکارگیری مدارهای آنالوگ اضافی در ساختار می‌باشد. در برخی از روش‌های کالیبراسیون مدار مبدل به‌صورت یک جعبه سیاه در نظر گرفته می‌شود و با اعمال سیگنال‌های تست مناسب و تجزیه و تحلیل خروجی سعی می‌شود پارامترهای خطای ساختار استخراج و عمل جبران خطا انجام گیرد. روش‌های کالیبراسیون هیستوگرام نمونه‌ای از این روش‌ها می‌باشد [۱]. افزایش سرعت و به‌ویژه دقت مبدل باعث افزایش پیچیدگی به‌صورت نمایی در این روش‌ها می‌شود.

محدودیت‌های کارایی DAC، معمولا نویز مدار، عدم تطبیق منابع داخلی یا وزن‌ها، مدارات آنالوگ غیرخطی، خطای زمان‌بندی[1] بین سوئیچ‌ها، مقاومت‌ها و خازن‌های پارازیتی است [۵]. در این پایان‌نامه، تکنیک کالیبراسیون دیجیتالی جدیدی برای مبدل دیجیتال به آنالوگ ارائه شده است. کل فرآیند تخمین خطا و تصحیح آن مستقل از معماری DAC انجام می‌شود و در طول فرآیند کالیبراسیون، به مبدل مانند جعبه سیاه نگاه می‌شود. این تکنیک ساختار DAC را تغییر نداده و قابل تعمیم به اکثر معماری‌های مبدل دیجیتال به آنالوگ است. کل فرآیند تخمین خطا و تصحیح[2] آن به‌صورت دیجیتالی انجام می‌شود و بخش آنالوگی اضافی برای مدارات کالیبراسیون شامل یک مقایسه‌کننده و یک مدار مولد سیگنال تست است.

۱-۵ ساختار پایان نامه

امپدانس خروجی محدود، عدم تطبیق قطعات و نویز، از محدودکننده‌ترین منابع خطا در مبدل‌ها هستند که برای کاهش و حذف آن‌ها از تکنیک‌های کالیبراسیون و الگوریتم پیش‌اعوجاج در این کار استفاده شده است. در این پایان‌نامه راجع به چگونگی تاثیر بخش‌های مهمی از این خطاها بر کارایی مبدل و نحوه کاهش اثر آنها با استفاده از تکنیک کالیبراسیون پیشنهادی بحث شده است.

[1] Delay Skew
[2] Trimming

این پایان‌نامه شامل پنج فصل می‌باشد. در فصل دوم، در ابتدا کدهای تبدیل دیجیتال به آنالوگ، سپس انواع ساختارهای مبدل دیجیتال به آنالوگ و پارامترهای کیفیت آن بحث شده است. سپس ساختارهای رایج مبدل دیجیتال به آنالوگ و برخی از مبدل‌های آنالوگ به دیجیتال نظیر مبدل فلش، دومرحله‌ای و.. ارائه شده است. همچنین منابع خطا و نمونه‌هایی از کالیبراسیون مبدل‌ها، در ادامه فصل دوم بیان شده است.

در فصل سوم ابتدا ساختار مبدل دیجیتال به آنالوگ هدایت جریان وزن باینری به‌همراه مدل‌سازی ساده‌ای از نمایش فرآیند کالیبراسیون توصیف می‌شود. سپس تکنیک کالیبراسیون پیشنهادی و عملکرد بلوک‌های آن بحث می‌شود. در انتهای فصل نتایج شبیه‌سازی پیاده‌سازی سطح مداری تکنیک کالیبراسیون و بهبود دقت مبدل بعد از کالیبراسیون ارائه شده است. در فصل چهارم، نتایج پیاده‌سازی ASIC و FPGA از تکنیک کالیبراسیون دیجیتالی بیان شده و در نهایت در فصل پنجم نتیجه‌گیری و پیشنهادها مطرح می‌شود.

در ابتدا، مدل‌سازی رفتاری تکنیک کالیبراسیون پیشنهادی با استفاده از نرم‌افزار Matlab به دلیل انعطاف-پذیری و زمان شبیه‌سازی کم انجام شده است. سپس کد HDL تکنیک کالیبراسیون شامل بلوک‌هایی نظیر تخمین خطا و بلوک‌های پیش‌اعوجاج نوشته شده و از طریق ایجاد یک ارتباط بین دو نرم‌افزار Matlab و Modelsim، شبیه‌سازی بخش دیجیتالی انجام شده است. سپس با پیاده‌سازی DAC و بلوک کالیبراسیون در Cadence شبیه‌سازی در حالت Mixed-mode نیز انجام گرفته است.

ماژول‌های طرح کالیبراسیون به زبان سخت‌افزاری VHDL نوشته شده و طرح شماتیک[1] و لی‌اوت[2] توسط ابزارهای طراحی ASIC مدارهای دیجیتال استخراج شده است. طرح شماتیک سطح گیت آن، با استفاده نرم‌افزار Design Compiler و لی‌اوت به‌وسیله نرم‌افزار SOC Encounter در قالب فایل gdsII به‌دست آمده است.

تکنولوژی مورد استفاده در این پروژه TSMC 180nm CMOS بوده و مدارها برای بخش کالیبراسیون دیجیتالی در سطوح رفتاری، گیت و لی‌اوت و برای بخش آنالوگ شامل مبدل و مدار مولد تست و مقایسه‌کننده، در سطوح رفتاری و ترانزیستوری طراحی شده‌اند. همچنین شبیه‌سازی‌های مختلف به‌صورت آنالوگ، دیجیتالی و Mixed-mode انجام شده است. نرم‌افزارهای مورد استفاده در کار حاضر شامل Matlab، Modelsim، Design Compiler، SOC Encounter، Cadence و Xilinx ISE می‌باشد.

[1] Schematic
[2] Layout