



دانشکده فنی

پایان نامه کارشناسی ارشد

طراحی سطح مداری یک سنسور هوشمند دما با خروجی duty cycle در
تکنولوژی CMOS $0.7\mu\text{m}$ استاندارد

از

محمود محمدی

استاد راهنما

دکتر علی حیدری

شهریور ۱۳۹۱



دانشکده فنی

گروه برق

گرایش الکترونیک

طراحی سطح مداری یک سنسور هوشمند دما با خروجی duty cycle در
تکنولوژی CMOS 0.7 μ m استاندارد

از

محمود محمدی

استاد راهنما

دکتر علی حیدری

شهریور ۱۳۹۱

تقدیم به مادر عزیزم

تقدیر و تشکر

از جناب آقای دکتر علی حیدری که با اخلاق حرفه‌ای و توانایی‌های آموزشی و علمی خود، همیشه با اشتیاق، به راهنمایی و آموزش می‌پرداختند و بدون راهنمایی ایشان امکان انجام این پروژه وجود نداشت تشکر می‌کنم.

محمود محمدی، شهریور ۹۱

فهرست مطالب

ز.....	چکیده فارسی.....	
ژ.....	چکیده انگلیسی.....	
۱.....	مقدمه.....	۱
۶.....	مفاهیم اولیه حسگر هوشمند دما و طرح کلی مدار.....	۲
۷.....	۱-۲ عنصر اصلی حسگر هوشمند.....	
۹.....	۲-۲ اثر برخی از مشخصه‌های غیرایده‌آل ترانزیستور دوقطبی.....	
۹.....	۱-۲-۲ مشخصه غیر ایده‌آل I_C-V_{BE}	
۱۰.....	۲-۲-۲ وابستگی دمایی واقعی ولتاژ بیس امیتر V_{BE}	
۱۲.....	۳-۲ ترانزیستورهای دوقطبی در تکنولوژی استاندارد CMOS.....	
۱۲.....	۱-۳-۲ ترانزیستور pnp افقی.....	
۱۳.....	۲-۳-۲ ترانزیستور pnp بستری.....	
۱۴.....	۴-۲ مرجع مستقل از دما.....	
۱۸.....	۵-۲ نحوه ایجاد یک شکل موج با duty cycle متناسب با دما.....	
۲۰.....	۶-۲ نحوه ایجاد I_{PTAT}	
۲۲.....	۷-۲ نحوه ایجاد I_{CTAT}	
۲۲.....	۸-۲ طرح کلی حسگر دما.....	
۲۵.....	۹-۲ همسان‌سازی پویا (DEM).....	
۲۶.....	۱۰-۲ Chopping.....	
۲۸.....	۱۱-۲ مقادیر پارامترها مجهول مدار.....	
۲۹.....	۱۲-۲ معادله خروجی حسگر دما.....	
۳۴.....	۳ نحوه طراحی بلوک‌های آنالوگ حسگر.....	
۳۵.....	۲-۳ آینه‌های جریان PTAT.....	
۴۱.....	۲-۳ تقویت‌کننده‌های عملیاتی (op-amps).....	
۴۲.....	۱-۲-۲ آپ‌امپ PTAT.....	
۴۹.....	۲-۲-۲ آپ‌امپ V_{BE}	
۵۲.....	۳-۳ نحوه طراحی منبع جریان برای بایاسینگ.....	

۴-۳ Schmitt trigger ۵۶

۵-۳ مقاومت‌های R_{PTAT} و R_{BE} ۶۰

۴ دیجیتال و کلید زنی ۶۲

۱-۴ سویچ‌های موجود در مدار ۶۳

۱-۱-۴ سویچ S_2 ۶۴

۲-۱-۴ سویچ S_1 ۶۶

۲-۴ همسان‌سازی پویا (DEM) ۶۷

۱-۲-۴ سیگنال‌های کنترلی برای DEM ۶۷

۲-۲-۴ DEM کردن ترانزیستورهای BJT ۷۰

۳-۲-۴ DEM کردن ترانزیستورهای PMOS آینه جریان PTAT ۷۲

۳-۴ Chopping ۷۵

۵ حد تفکیک و نویز ۷۹

۱-۵ نویز ولتاژ PTAT ۸۱

۲-۵ نویز آینه جریان ۸۳

۳-۵ نویز آپ‌امپ ۸۴

۴-۵ نویز جریان I_{PTAT} ۸۶

۵-۵ نویز جریان I_{BE} ۸۷

۶-۵ نویز شکل موج خروجی (Duty cycle) ۸۹

۷-۵ نحوه محاسبه حد تفکیک مدار ۹۰

۶ نتایج و تحلیل‌ها ۹۴

۱-۶ نتایج شبیه‌سازی تراشه جدید (مدار شکل (۴-۱۳)) ۹۵

۱-۱-۶ شبیه‌سازی در گوشه‌های تکنولوژی (Corner simulation) ۹۶

۲-۶ تحلیل مداری منابع خطا ۹۸

۱-۲-۶ خطای ناشی از مقاومت محدود آینه‌های جریان PTAT ۹۹

۲-۲-۶ خطای ناشی از پهنای باند محدود آپ‌امپ‌ها ۱۰۲

۱-۲-۲-۶ تغییر وضعیت خروجی از Low به High ۱۰۳

۲-۲-۲-۶ تغییر وضعیت خروجی از High به Low ۱۰۶

۷ بحث و نتیجه‌گیری نهایی ۱۰۹

۱-۷ پارامترهای نهایی حسگر هوشمند ۱۱۰

۲-۷ اصلاح مدار برای قابلیت جایگزینی به جای نمونه قدیمی ۱۱۱

۳-۷ پیشنهادهای ادامه کار ۱۱۹

مراجع ۱۲۱

فهرست جداول

- جدول ۱-۱ پارامترهای مهم در طراحی سیستم حسگر هوشمند دمای مورد نظر ۴
- جدول ۱-۲ مقادیر پارامترهای مدل ماکروی بلوک‌های مدار حسگر ۳۳
- جدول ۱-۳ گین آپامپ V_{BE} در ولتاژهای تغذیه و دماهای متفاوت ۵۱
- جدول ۲-۳ آستانه‌های اشمیت تریگر در ولتاژهای تغذیه و دماهای متفاوت ۶۰
- جدول ۱-۴ حالات مورد نیاز برای کنترل سوئیچ‌های S_1 تا S_8 در شکل (۴-۱۰) ۷۴
- جدول ۱-۶ مقادیر t_L ، t_H و Duty cycle برای سه دمای مختلف در چهار Corner ۹۸
- جدول ۱-۷ مقادیر نهایی پارامترهای مدل ماکروی بلوک‌های مدار حسگر ۱۱۱
- جدول ۲-۷ مقادیر t_L ، t_H و Duty cycle برای سه دمای مختلف در چهار Corner برای حسگر با معادله قدیم ۱۱۷

فهرست شکل‌ها

- شکل ۱-۱ ۳ بلوک دیاگرام (الف) حسگر دمای معمولی (ب) حسگر دمای هوشمند
- شکل ۱-۲ ۸ یک ترانزیستور BJT برای بررسی وابستگی دمایی V_{BE} و منحنی تقریبی V_{BE} آن بر حسب دما
- شکل ۲-۲ ۸ دو ترانزیستور مشابه که با جریان‌های مختلف بایاس شده‌اند
- شکل ۳-۲ ۹ جریان کلکتور I_C و جریان بیس I_B به صورت تابعی از ولتاژ بیس امیتر برای $V_{BC}=0$
- شکل ۴-۲ ۱۲ وابستگی دمایی V_{BE} به دما (انحنای اغراق آمیز رسم شده است)
- شکل ۵-۲ ۱۳ نمای جانبی یک ترانزیستور pnp افقی در تکنولوژی CMOS چاه n
- شکل ۶-۲ ۱۴ نمای جانبی یک ترانزیستور pnp بستری در تکنولوژی CMOS چاه n
- شکل ۷-۲ ۱۶ (الف) یک نوع ساده از مرجع ولتاژ مستقل از دما (ب) مدار اصلاح شده برای کاهش آفست تقویت کننده عملیاتی
- شکل ۸-۲ ۱۶ مولد مرجع شامل دو ولتاژ بیس امیتر بایاس شده
- شکل ۹-۲ ۱۸ مداری برای تولید ولتاژ مستقل از حرارت
- شکل ۱۰-۲ ۱۸ انحنای ناشی از وابستگی ولتاژ مرجع به حرارت
- شکل ۱۱-۲ (الف) نحوه ایجاد یک شکل موج با Duty cycle متناسب با دما، (ب) منحنی ولتاژ خروجی اشمیت تریگر بر حسب ولتاژ ورودی آن (V_C)، (ج) شکل موج‌های V_C (ولتاژ دو سر خازن) و V_O (ولتاژ خروجی اشمیت تریگر) ۲۰
- شکل ۱۲-۲ ۲۱ نحوه ایجاد I_{PTAT}
- شکل ۱۳-۲ ۲۲ نحوه ایجاد I_{CTAT}
- شکل ۱۴-۲ ۲۳ مدار ساده سنسور دما
- شکل ۱۵-۲ ۲۴ مدار (کمی) کامل تر شده سنسور دما
- شکل ۱۶-۲ ۲۵ نمایش افزایش گستره Duty cycle موج خروجی با استفاده از ضرایب k_1 و k_2
- شکل ۱۷-۲ (الف) یک آینه جریان ساده با نسبت جریان ۱ به ۳، (ب) روشی ساده برای کاهش اثر ناهمسانی در آینه جریان ۲۶
- شکل ۱۸-۲ (الف) ترانزیستورها و سوئیچ‌های مورد نیاز برای DEM، (ب) وضعیت سوئیچ‌ها در یک چرخه DEM ۲۷

شکل ۱۹-۲	آپامپ با آفست ورودی.....	۲۸
شکل ۲۰-۲	طرز کار یک Chopper.....	۲۸
شکل ۲۱-۲	مدار (کمی) کاملتر شده حسگر دما.....	۳۱
شکل ۱-۳	اثر مقاومت محدود خروجی منابع جریان.....	۳۵
شکل ۲-۳	(الف) منبع کسکود ساده، (ب) کسکود بهبود یافته، بایاس ولتاژ، (ج) کسکود بهبود یافته، بایاس جریان.....	۳۷
شکل ۳-۳	آینه‌های جریان PTAT.....	۳۸
شکل ۴-۳	همسانی V_T و β در تکنولوژی ۰/۷ میکرون CMOS استاندارد برای ترانزیستور PMOS.....	۳۸
شکل ۵-۳	جریان خروجی یکی از پایانه‌های منبع جریان PTAT وقتی ولتاژ آن از صفر تا مقدار تغذیه سویچ می‌شود.....	۴۰
شکل ۶-۳	مدار کامل‌تر شده حسگر دما.....	۴۰
شکل ۷-۳	طرح کلی آپامپ PTAT.....	۴۳
شکل ۸-۳	آفست در یک زوج ترانزیستوری.....	۴۴
شکل ۹-۳	ناهمسانی در ترانزیستورهای NMOS.....	۴۷
شکل ۱۰-۳	نحوه تست کردن آپامپ طراحی شده در Cadence.....	۴۷
شکل ۱۱-۳	پاسخ فرکانسی آپامپ PTAT.....	۴۸
شکل ۱۲-۳	گین آپامپ در ولتاژهای تغذیه متفاوت.....	۴۹
شکل ۱۳-۳	پاسخ فرکانسی آپامپ V_{BE}	۵۱
شکل ۱۴-۳	منبع جریان مستقل از دما.....	۵۲
شکل ۱۵-۳	منبع جریان به همراه مدار راه انداز.....	۵۳
شکل ۱۶-۳	منبع جریان طراحی شده در Cadence و شرایط تست این منبع.....	۵۵
شکل ۱۷-۳	جریان و مقاومت خروجی منبع جریان با ولتاژ تغذیه ۲/۷ ولت.....	۵۵
شکل ۱۸-۳	جریان و مقاومت خروجی منبع جریان با ولتاژ تغذیه ۵/۵ ولت.....	۵۵
شکل ۱۹-۳	مشخصه انتقالی یک اشمیت تریگر.....	۵۶
شکل ۲۰-۳	اشمیت تریگر.....	۵۷
شکل ۲۱-۳	(الف) وارونگر اول وقتی خروجی Low است و (ب) وقتی خروجی High است.....	۵۷

شکل ۱-۴	(الف) قسمتی از مدار که سویچ S_2 در آن قرار دارد، (ب) یک ترانزیستور NMOS به عنوان سویچ S_2 ۶۵
شکل ۲-۴	(الف) سویچ S_1 در مدار، (ب) Transmission Gate، (ج) Transmission Gate به عنوان سویچ S_1 ۶۶
شکل ۳-۴	(الف) شمارنده دودویی با فلیپ فلاپ، (ب) شمارنده دودویی با فلیپ فلاپ D..... ۶۸
شکل ۴-۴	شکل موجهای خروجی مدار حسگر (dty) و شمارنده دودویی (Q_1, Q_2 و Q_3)..... ۶۹
شکل ۵-۴	DEM کردن ترانزیستورهای BJT با استفاده از چهار سویچ دو حالت..... ۷۰
شکل ۶-۴	سویچ S و پیاده‌سازی مداری آن با استفاده از دو ترانزیستور NMOS و یک وارونگر..... ۷۱
شکل ۷-۴	مدارات منطقی مورد نیاز برای کنترل سویچ‌های S_1 تا S_4 ۷۱
شکل ۸-۴	DEM کردن ترانزیستورهای PMOS منبع جریان PTAT با استفاده از ۳۲ سویچ تک حالت..... ۷۲
شکل ۹-۴	سویچ‌های S_1 تا S_{32} در شکل (۴-۸) و معادل مداری آنها..... ۷۳
شکل ۱۰-۴	مدارات منطقی لازم برای ایجاد سیگنال‌های کنترلی سویچ‌های S_1 تا S_{32} ۷۵
شکل ۱۱-۴	(الف) نماد Chopper، (ب) مدارات داخلی آن..... ۷۶
شکل ۱۲-۴	نحوه استفاده از Chopper در آپ‌آمپ‌های موجود در مدار..... ۷۷
شکل ۱۳-۴	مدار کامل شده حسگر هوشمند..... ۷۸
شکل ۱-۵	(الف) یک ترانزیستور BJT اتصال دیودی، (ب) دو ترانزیستور BJT تولید کننده V_{PTAT} ۸۲
شکل ۲-۵	(الف) مدار مورد نظر برای محاسبه نویز ترانزیستور BJT، (ب) نویز شبیه‌سازی شده این ترانزیستور..... ۸۳
شکل ۳-۵	یک آینه جریان برای تحلیل نویز جریان خروجی..... ۸۴
شکل ۴-۵	نویز شبیه‌سازی شده آینه جریان شکل (۵-۳)..... ۸۴
شکل ۵-۵	نویز شبیه‌سازی شده آپ‌آمپ PTAT..... ۸۵
شکل ۶-۵	مولد جریان PTAT..... ۸۶
شکل ۷-۵	نویز شبیه‌سازی شده I_{PTAT} ۸۷
شکل ۸-۵	مولد جریان I_{BE} ۸۷
شکل ۹-۵	نویز شبیه‌سازی شده آپ‌آمپ V_{BE} ۸۸
شکل ۱۰-۵	نویز شبیه‌سازی شده جریان I_{BE} ۸۸
شکل ۱۱-۵	نویز شبیه‌سازی شده جریان I_1 ۸۹

۸۹	نویز شبیه‌سازی شده جریان I_2	شکل ۵-۱۲
۹۰	فیلتر sinc^2	شکل ۵-۱۳
۹۶	خطای حسگر دمای شکل (۴-۱۳) بر حسب کلوین	شکل ۶-۱
۹۷	نتایج Corner Simulation برای چهار حالت مختلف MOS به همراه حالت عادی مقاومت و BJT	شکل ۶-۲
۱۰۰	منابع جریان PTAT متصل به نقاط A و n در شکل (۴-۱۳)	شکل ۶-۳
۱۰۱	خطای ناشی از مقاومت خروجی محدود آینه‌جریان‌های PTAT	شکل ۶-۴
۱۰۲	مدار مورد نیاز برای تحلیل اثر پهنای باند و شکل موج‌ها در هنگام کلیدزنی	شکل ۶-۵
۱۰۷	خطای ناشی از پهنای باند محدود آپامپ V_{BE}	شکل ۶-۶
۱۱۳	مدار حسگر دما با اصلاحی جزئی براس رسیدن به معادله تراشه قدیمی	شکل ۷-۱
۱۱۴	نحوه ساختن مقاومت‌های R_{BE1} ، R_{BE2} و R_{BE3} با استفاده از R_u	شکل ۷-۲
۱۱۶	نحوه ساختن مقاومت R_{PTAT} با استفاده از R_u	شکل ۷-۳
۱۱۷	خطای تراشه جدید (که برای رسیدن به معادله قدیمی اصلاح شده است) در دماهای مختلف	شکل ۷-۴
۱۱۹	نتایج Corner Simulation تراشه با معادله قدیمی برای چهار حالت مختلف MOS به همراه حالت عادی مقاومت و BJT	شکل ۷-۵
۱۲۰	Layout نهایی حسگر با معادله جدید (مدار شکل ۴-۱۳) در نرم‌افزار Cadence	شکل ۷-۶

PTAT: Proportional To Absolute Temperature

CTAT: Complementary To Absolute Temperature

DEM: Dynamic Element Matching

Od: Overdrive

T: Temperature

dty: Duty cycle

BJT: Bipolar Junction Transistor

MOSFET: Metal Oxide Semiconductor Field Effect Transistor

NMOS: N-Channel MOSFET

PMOS: P-Channel MOSFET

CMOS: Complementary Metal Oxide Semiconductor

BiCMOS: Bipolar Complementary Metal Oxide Semiconductor

طراحی سطح مداری یک سنسور هوشمند دما با خروجی duty cycle در تکنولوژی CMOS 0.7μm استاندارد

محمود محمدی

دما یکی از کمیاتی است که نقشی مهم در تصمیم‌گیری دارد. اگر در یک دستگاه دما به خوبی اندازه‌گیری نشود و بر حسب این اندازه‌گیری تصمیمات درستی اتخاذ نشود، ممکن است به معیوب شدن دستگاه و یا نقص اساسی در عملکرد آن منجر شود.

در پایان نامه پیش رو حسگر دمایی را در تکنولوژی CMOS 0.7μm استاندارد طراحی می‌کنیم. خروجی این حسگر یک موج مربعی است که Duty cycle آن وابستگی خطی با دما دارد و برای میکروکنترلرهایی که مبدل داخلی A/D ندارند بسیار مناسب است. عنصر اصلی سنسور^۱ در حسگر هوشمند، ترانزیستور BJT از نوع PNP است که در تکنولوژی CMOS عنصری پارازیتی به حساب می‌آید. همان‌گونه که می‌دانیم ولتاژ بیس-امیتر یک ترانزیستور BJT با افزایش ۱ درجه دما حدود ۲ میلی‌ولت کاهش پیدا می‌کند. منحنی ولتاژ بیس-امیتر ترانزیستور پارازیتی BJT که در تکنولوژی CMOS وجود دارد آنقدر خوش رفتار هست که بتوان از آن به عنوان عنصر اصلی سنسور استفاده کرد. از تکنیک‌هایی مثل Chopping و DEM برای کم کردن خطای خروجی استفاده می‌شود.

این حسگر دارای خطای کمتر از یک درجه در گستره دمایی -45°C تا 130°C است، جریان مصرفی آن کمتر از ۱۰۰ میکروآمپر و ولتاژ تغذیه آن بین ۲/۷۷ تا ۵/۵۷ بوده و حدتفکیک آن نیز (Resolution) بهتر از ۱۰ میلی‌کلون در ۱۰ میلی‌ثانیه است.

پس از هدف‌گذاری اولیه، ابتدا این حسگر به صورت سیستمی بررسی شد و سپس با توجه به خصوصیات مورد نیاز طراحی صورت گرفت. خواهیم دید با طراحی مناسب قادریم به خطای کمتر از ۰/۴ درجه در تمام گستره دمایی برسیم. البته با در نظر گرفتن تعریف مشخصی که در پروژه سیستمی از خطا ارائه شده، می‌توانیم با اطمینان خطای 3σ این تراشه را زیر ۰/۷ درجه بدانیم که اگر خطاهای مربوط به بسته‌بندی و پایه‌گذاری را هم لحاظ کنیم، خطای نهایی زیر ۱ درجه خواهد بود.

کلید واژه : حسگر هوشمند دما، خروجی Duty cycle، طراحی سطح مداری، تکنولوژی CMOS 0.7μm

¹Main Sensing element

² Thermistor

Abstract

Circuit level design of a smart temperature sensor with duty cycle output in standard CMOS 0.7 μ m technology

Mahmood Mohammadi

Temperature is one of the quantities which plays an important role in decisions. If not correctly measured in a system, it may lead to malfunction or failure or even permanent damage.

In this thesis we design a smart temperature sensor with duty cycle output in standard CMOS 0.7 μ m technology. The output waveform is a rectangular waveform which its duty cycle has linear dependency with temperature and is suitable for microcontrollers without any built-in ADCs. The main sensing element of the sensor is a PNP BJT which is a parasitic element in standard CMOS technology. As we know the base-emitter voltage of a BJT decreases almost 2 mV in every degree temperature increase. The base-emitter voltage of the parasitic BJT is enough well behaved to act as the main sensing part in the sensor. Some special techniques such as DEM and chopping are exploited to lessen the output error.

The chip has less than 1 $^{\circ}$ C error in the whole specified range (-45 $^{\circ}$ C to 130 $^{\circ}$ C). It consumes less than 100 μ A and works properly with supply voltages between 2.7V and 5.5V. Also its resolution is better than 10mK in 10ms.

After specifying the final goals, the chip was systematically analyzed and based on the system level analysis the parameters of different blocks in the chip were extracted. The design is based on these parameters. After designing and simulating the final chip the output error was less than 400 mK (in the worst case). But by having in mind the definition of error which is presented in the system level analysis, we can surely announce that the 3σ error is less than 0.7 kelvins. With considering packaging error, the total error will be in the desired range which is less than 1 $^{\circ}$ C in the whole specified temperature range.

Keyword: Smart temperature sensor, Duty cycle, Circuit level design, Standard CMOS 0.7 μ m technology.

فصل ۱

مقدمه

امروزه حسگرهای دما کاربرد روزافزونی در سیستم‌های اندازه‌گیری و کنترل حرارتی یافته‌اند و به طور گسترده‌ای در کامپیوترهای شخصی، لپ‌تاپ‌ها و بسیاری از وسایل خانگی مورد استفاده قرار می‌گیرند. به همین دلیل تلاش بسیاری در جهت ساخت حسگرهای دما در تکنولوژی مدار مجتمع (IC) صورت گرفته است تا از لحاظ تولید در حجم زیاد مقرون به صرفه باشد.

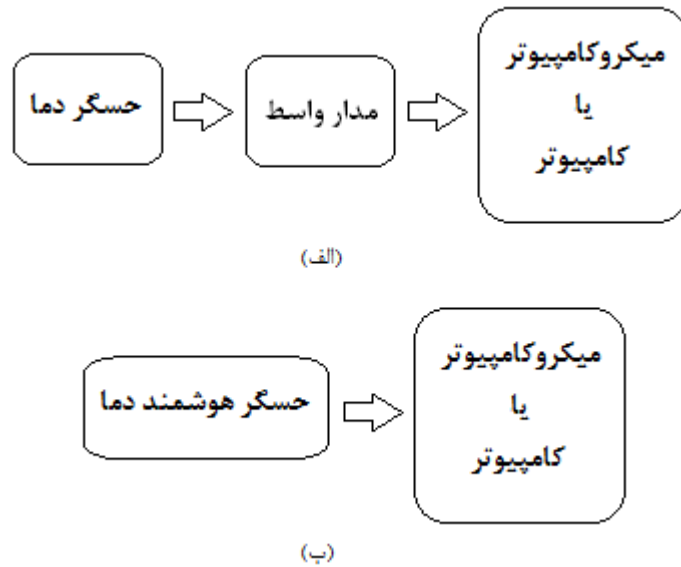
در بسیاری از کاربردها حسگرهایی مورد نیاز هستند که قابلیت اتصال به میکروکنترلرها را داشته باشند و چون میکروکنترلرهای ارزان مبدل A/D داخلی ندارند، تنها سیگنال ورودی مطلوب برای آن‌ها سیگنال دیجیتال یا سیگنال‌های مدوله شده عرض پالس و فرکانس است [۱]. از طرفی حسگرهای هوشمند عنصر اصلی سنجش دما و مدار واسط برای خطی‌سازی و تفسیر سیگنال خروجی اندازه‌گیری شده (که بیشتر از نوع ولتاژ است) را به طور مجتمع در یک تراشه فراهم می‌آوردند. لذا تحقیقات بسیاری جهت ارائه راه حلی در این زمینه صورت گرفته که منجر به طراحی انواع حسگرهای هوشمند گردیده است [۳۲].

حسگرهای مختلفی برای اندازه‌گیری دما وجود دارند. به عنوان نمونه از ترمیستورها^۲ یا مقاومت‌های پلاتینیوم^۳ که در واقع مقاومت‌های حساس به دما هستند می‌توان به عنوان حسگر دما استفاده کرد. حسگر دیگری که می‌توان مثال زد، ترموکوپل است. در این حسگر وقتی به محل اتصال دو فلز غیر هم جنس حرارت داده شود، اختلاف پتانسیلی در دو سر آن‌ها به وجود می‌آید که تابع میزان حرارت اعمال شده است و بنابراین با بررسی میزان ولتاژ خروجی می‌توان درجه حرارت اعمال شده به ترموکوپل را تشخیص داد. حسگرهای دیگری نیز بر اساس دیویدهای تونلی گزارش شده‌اند [۲]. خروجی این حسگرها و بسیاری از حسگرهای مرسوم دیگر معمولاً یک سیگنال آنالوگ است و لذا باید با استفاده از یک مدار واسط به میکروکنترلرها متصل شوند (شکل ۱-۱-الف). اما یک حسگر هوشمند دما برای اتصال به میکروکنترلر نیاز به مدار واسط ندارد (شکل ۱-۱-ب) یا به عبارتی دیگر در تکنولوژی IC امکان ترکیب و ساخت چنین حسگرهایی به همراه مدار واسط در یک تراشه مستقل وجود دارد. به این ترتیب پیچیدگی کل سیستم کاهش می‌یابد و اندازه‌گیری در مقابل تداخل مقاوم تر خواهد بود [۳].

بنابراین یک سیگنال آنالوگ وابسته به دما به تنهایی برای ساخت یک حسگر دمای هوشمند کافی نیست. چرا که اطلاعات این سیگنال باید برای میکروکنترلر قابل تعریف باشد. برای ارائه چنین اطلاعاتی، لازم است یک سیگنال وابسته به دما با یک سیگنال مرجع مستقل از دما مقایسه شود و یک اندازه‌گیری نسبی ارائه شود [۳].

² Thermistor

³ Platinum resistor



شکل ۱-۱ بلوک دیاگرام (الف) حسگر دمای معمولی (ب) حسگر دمای هوشمند

نخستین حسگر هوشمند در سال ۱۹۸۵ معرفی شد که بر پایه یک اندازه‌گیری نسبی و با یک مدار واسط دیجیتال طراحی شده بود. سیگنال خروجی این حسگر شامل یک فرکانس وابسته به دما و یک فرکانس مرجع است که time-multiplexed هستند و برای میکروکنترلر قابل خواندن است. البته چون این حسگر برای کاربردهای بیوپزشکی و اندازه‌گیری دمای بدن انسان طراحی شده بود، گستره دمایی کوچکی را پوشش می‌داد. از طرفی این حسگر در تکنولوژی دوقطبی که در آن زمان تکنولوژی غالب در صنعت الکترونیک محسوب می‌شده، ساخته شد [۴].

این حسگر و بیشتر حسگرهای دمای هوشمند دیگر از مشخصه‌های ترانزیستور دو قطبی استفاده می‌کنند و ولتاژ بیس امیتر این ترانزیستورها نقش اصلی را در حسگر بازی می‌کند. در واقع ولتاژ حرارتی و ولتاژ شکاف پهنه^۴ رفتار ترانزیستورهای دو قطبی به کار رفته در حسگر را تعیین می‌کنند. معمولاً چنین حسگرهای هوشمندی در تکنولوژی دوقطبی^۵ یا BiCMOS ساخته می‌شده‌اند. اما در دهه‌های اخیر تحقیقاتی در زمینه ساخت حسگرهای هوشمند دما در تکنولوژی CMOS نیز صورت گرفته است [۳ و ۷-۵]. در تکنولوژی CMOS نیز، ترانزیستورهای دو قطبی که به صورت پارازیتی در این تکنولوژی ایجاد می‌شوند، نقش مهمی را در حسگر ایفا می‌کنند.

در برخی از کاربردها به دلیل محدود بودن گستره دمایی عملی حسگرهای هوشمند دما و دقت محدود آنها، هنوز حسگرهای معمولی ترجیح داده می‌شوند. محدودیت دقت حسگرهای هوشمند دو دلیل دارد. نخست آن که برای کاهش هزینه ساخت حسگرهای هوشمند، امروزه آنها را در تکنولوژی CMOS طراحی می‌کنند. همان طور که می‌دانیم این تکنولوژی بیشتر در

^۴ Bandgap

^۵ Bipolar

جهت تولیدات دیجیتال توسعه یافته است و نه تولیدات آنالوگ بسیار دقیق. به علاوه برای تولید مقرون به صرفه این حسگرها، خطای دما را تنها در یک دما (و نه بیشتر) اندازه‌گیری و تصحیح می‌کنند (کالیبراسیون^۶) [۲]. بنابراین میزان دقت حسگر هوشمند در تکنولوژی استاندارد CMOS در حالی که قرار است تنها در یک دما کالیبره شود، امر قابل توجهی در طراحی محسوب می‌شود.

این پروژه دو قسمت تحلیل مداری و سیستمی را شامل می‌شود. این پایان نامه حاوی تحلیل مداری پروژه است. پایان نامه دیگری^۷ به تحلیل سیستمی این پروژه می‌پردازد. در تحلیل سیستمی مشخصات و خصوصیات بلوک‌های مختلف مدار مشخص شده‌اند و با توجه به این خصوصیات به طراحی اجزای مختلف مدار در این پایان‌نامه خواهیم پرداخت. پیشنهاد می‌شود برای درک بهتر مطلب پایان نامه سیستمی پروژه ابتدا مطالعه شود.

در پروژه تحلیل سیستمی [۲۳]، پارامترهای مدل ماکروی بلوک‌های تشکیل دهنده حسگر هوشمند به گونه‌ای تعیین شده است تا در گستره دمایی 45°C تا 130°C خطای کلی کم تر از یک درجه سانتیگراد باشد. در این پروژه با توجه به این پارامترها (جدول ۱-۲)، طراحی در سطح مداری را برای رسیدن به این پارامترها انجام خواهیم داد. برخی پارامترهای مهم دیگر حسگر در جدول (۱-۱) ذکر شده‌اند. سیگنال خروجی حسگری که در این پروژه مورد بررسی قرار گرفته، سیگنال آنالوگ مدوله شده Duty cycle می‌باشد. یعنی سیگنال خروجی آن یک موج مربعی است که duty cycle این موج متناسب با دمای ورودی حسگر است.

جدول ۱-۱ پارامترهای مهم در طراحی سیستم حسگر هوشمند دمای مورد نظر

$100\mu\text{A}$ < جریان مصرفی
$5/5\text{V}$ < ولتاژ تغذیه $2/7\text{V}$
10mk < حد تفکیک در زمان اندازه‌گیری 10ms
130°C < گستره دمای قابل اندازه‌گیری 45°C -
1°C < خطای کلی در گستره دمایی 45°C - تا 130°C

^۶ Calibration

^۷ فروچی، ساقی. تحلیل و طراحی سطح سیستمی یک سنسور هوشمند دما با خروجی duty cycle در تکنولوژی CMOS $0.7\mu\text{m}$ استاندارد. دانشگاه گیلان. پایان‌نامه کارشناسی ارشد.