بنام خدا

۱۴۵۸۳۶ - ۲.۲۳۹۹۲

دانشکده مهندسی برق و کامپیوتر

گروه مهندسی الکترونیک

پایان‌نامه

برای دریافت درجه کارشناسی ارشد در رشته مهندسی برق- الکترونیک

عنوان

طراحی یک مبدل آنالوگ به دیجیتال *Pipeline* کم‌توان برای دریافت سیگنال‌های عصبی

استاد راهنما

دکتر جواد فرونچی

استاد مشاور

دکتر محمد حسین ظریفی

پژوهشگر

نبی‌اله شیری آسمانجردی

۱۳۸۹/۹/ ۳

شهریور ۸۹

۱۴۵۸۳۶

تقدیم به

پدر و مادر عزیزم

برادران فداکارم

همسر مهربانم

تقدیر و تشکر

سپاس خداوند بزرگ را که هرچه داریم از اوست.

از خانواده عزیزم که همواره پشتیبانم بوده‌اند سپاسگزارم.

سپاس و قدردانی ویژه‌ای از استاد گرانقدرم دکتر فرون چی که همواره از ایشان آموخته‌ام.

از اساتید محترمی که همواره یار یکرم بوده‌اند، بویژه اساتید محترم دانشکده مهندسی برق و کامپیوتر دانشگاه تبریز سپاسگزارم.

سپاس و احترام خدمت تمامی دوستانم که بودن در کنارشان برایم آرامش و یاد و خاطرشان هدیه‌ایست که همیشه برایم به یادگار خواهد ماند.

نام خانوادگی دانشجو: شیری آسمانجردی **نام:** نبی‌اله

عنوان پایان‌نامه: طراحی یک مبدل آنالوگ به دیجیتال *Pipeline* کم‌توان برای دریافت سیگنال‌های عصبی

استاد راهنما: دکتر جواد فرونچی

مقطع تحصیلی: کارشناسی ارشد **رشته:** مهندسی برق **گرایش:** الکترونیک **دانشگاه:** تبریز

دانشکده: مهندسی برق و کامپیوتر **تاریخ فارغ‌التحصیلی:** شهریور ۸۹ **تعداد صفحات:** ۹۵

کلید واژه‌ها: سیگنالهای عصبی، مبدل آنالوگ به دیجیتال خط لوله‌ای، سیستمهای میکروالکترومکانیکی

چکیده

پیشرفت‌های صورت گرفته در زمینه پزشکی محققان را به این سو رهنمون کرده است که با دریافت سیگنالهای عصبی و پردازش آن می‌توان اکثر بیماری‌ها را تشخیص و در درمان آنها اقدام نمود. از آنجا که سیگنالهای عصبی به شکل آنالوگ بوده و در پردازش، بیشتر از شکل دیجیتال سیگنال استفاده می‌شود ضرورت طراحی مبدل آنالوگ به دیجیتال در کاربردهای پزشکی نیز احساس می‌شود.

در این پایان‌نامه یک مبدل آنالوگ به دیجیتال خط لوله‌ای(*Pipeline*) با توان تلفاتی پایین برای دریافت سیگنالهای عصبی طراحی شده است. ابتدا با طراحی سیستمی یک مبدل خط لوله‌ای با استفاده از نرم‌افزار *MATLAB* و استفاده از نتایج حاصل از آن مبدل نهایی طراحی شد. این مبدل با استفاده از تکنولوژی ۹۰ نانومتر در نرم‌افزار *HSpice* طراحی شده‌است. مبدل آنالوگ به دیجیتال طراحی شده با اتلاف توان ۸ میلی وات و ۸ بیت دقت کاربردهای ویژه‌ای دارد. با طراحی سوئیچ‌های آنالوگ در ورودی این مبدل امکان دریافت چندین سیگنال عصبی بصورت همزمان فراهم شده است. با توجه به توان تلفاتی پایین و همچنین استفاده از تکنولوژی ۹۰ نانومتر و در نتیجه کوچک شدن فضای اشغالی، مبدل طراحی شده در ساخت سیستمهای قابل کاشت(*Implantable*) در بدن موجودات زنده و همچنین سیستمهای میکروالکترومکانیکی(*MEMS*) نیز کاربرد دارد.

فهرست شکلها VIII

فهرست جداول XIII

فهرست اختصارات XIV

مقدمه ۱

۱-۱ مقدمه ۳

۱-۲ مبدل ایده‌آل ٤

۱-۳ خصوصیات مبدل آنالوگ به دیجیتال ٥

۱-۳-۱ خصوصیات استاتیکی ٥

۱-۳-۲ مشخصات دینامیکی ٦

۱-۳-۲-۱ نسبت سیگنال به نویز ٦

۱-۳-۲-۲ اعوجاج هارمونیک کل (*THD*) ۷

۱-۳-۲-۳ نسبت سیگنال به نویز و اعوجاج(*SNDR*) ۸

۱-۳-۲-٤ تعداد بیت‌های مفید(*ENOB*) ۸

۱-٤ مبدل غیرایده‌ال ۹

۱-٥ مبدل آنالوگ به دیجیتال خط لوله‌ای (*Pipeline*) ۹

۱-٥-۱ روش کد کردن بیتِ علامت اضافی(*RSD*) ۱۱

۱-٦ بخشهای مختلف یک مبدل آنالوگ به دیجیتال *Pipeline* ۱٤

۱-٦-۱ بخش *Sub ADC* ۱٤

۱-٦-۲ بخش *MDAC* ۱٦

۱-۷ فاکتورهای طراحی ۱۸

۱-۸ بررسی روشهای پیشنهاد شده برای مبدلهای آنالوگ به دیجیتال *Pipeline* ۱۹

۱-۸-۱ مبدل آنالوگ به دیجیتال *Pipeline* با طبقه تقویت‌کننده باقیمانده غیر ۲ ..... ۱۹

۱-۸-۲ مبدل آنالوگ به دیجیتال *Pipeline* توان پایین با تغذیه ۱/۸ ..... ۲۵

۱-۸-۳ مبدلهای پیشنهاد شده برای توانهای پایین و مساحت تراشه پایین ۳۰

۱-۹ مقایسه چند نمونه از مبدل آنالوگ به دیجیتال *Pipeline* ۳۷

۲-۱ مقدمه ٤۰

۲-۲ طراحی سیستمی *ADC* ٤۰

۲-۲-۱ شبیه‌سازی یک مبدل ۱۲ بیتی *Pipeline* با استفاده از بلوکهای ۱/۵ بیتی ٤۰

۲-۲-۲ شبیه‌سازی یک مبدل ۱۲ بیتی *Pipeline* با استفاده از بلوکهای ۲/۵ بیتی ٤٦

۲-۳ طراحی مداری بلوکهای مختلف ۵۱

۲-۳-۱ مدار نمونه‌برداری ۵۱

۲-۳-۲ مدار مقایسه‌کننده ۵٦

۲-۳-۳ مدار *MDAC* ٦۰

۲-۳-٤ مدار ایجاد تاخیر و الحاق بیت ٦۵

۲-۳-٤-۱ مدار فلیپ-فلاپ ٦٥

۲-۳-٤-۲ مدار جمع‌کننده ٦٦

۲- ٤ ساختار نهایی *ADC* و نتایج حاصل از آن ٦٨

۲-٥ نتیجه‌گیری ۷۳

۳-۱ نتیجه‌گیری ۷٥

۳-۲ پیشنهادها ۷٦

منابع ۷۷

فهرست شکلها

شکل(۱-۱): بلوک دیاگرام کلی یک مبدل آنالوگ به دیجیتال ٤

شکل(۱-۲): تابع انتقال یک مبدل آنالوگ به دیجیتال ۳ بیت ٥

شکل(۱-۳): بلوک دیاگرام مبدل آنالوگ به دیجیتال *Pipeline* ۹

شکل(۱-٤): بلوک دیاگرام یک طبقه مبدل *Pipeline* ۱۰

شکل(۱-٥): تابع تبدیل طبقه (a) ۲ بیت، (b) ۲/٥ بیت، (c) ۳ بیت ۱۲

شکل(۱-٦): اثر آفست *ADC* بر طبقات ۲ بیت و ۲/٥ بیت ۱۳

شکل(۱-۷): اعمال روش *One-bit overlap* به خروجیهای *Sub-ADC* ۱۳

شکل(۱-۸): بلوک دیاگرام مبدل آنالوگ به دیجیتال B_i+r بیت از نوع *Flash* ۱٥

شکل(۱-۹): ساختار کلی *MDAC* با سویچهای خازنی ۱٦

شکل(۱-۱۰): هر دو مد کاری *MDAC* (a) مد نمونه‌برداری (b) مد نگهداری ۱۷

شکل(۱-۱۱): ساختار مبدل آنالوگ به دیجیتال *Pipeline* با گین ۱/۹ ..... ۲۰

شکل(۱-۱۲): تقویت‌کننده کاملا تفاضلی *Folded-Cascode* ۲۱

شکل(۱-۱۳): طبقه گین *Cascode* با گین بهبودیافته ۲۱

شکل(۱-۱٤): تقویت‌کننده *Boosting* از نوع *PMOS* ۲۲

شکل(۱-۱٥): تقویت‌کننده *Boosting* از نوع *NMOS* ۲۲

شکل(۱-۱٦): ساختار تقویت‌کننده کاملا تفاضلی *Gain-boosted Folded-Cascode* ۲۳

شکل(۱-۱۷): نمودار بود تقویت‌کننده معمولی و تقویت‌کننده با گین بهبود یافته ۲۳

شکل(۱-۱۸): ساختار *MDAC* کاملا تفاضلی ۲٤
شکل(۱-۱۹): دیاگرم زمانی *MDAC* ۲٤
شکل(۱-۲۰): مدار مقایسه‌کننده ۲۵
شکل(۱-۲۱): ساختار کلی *ADC* ۲۵
شکل(۱-۲۲): بلوک یک طبقه ۱/۵ بیت ۲٦
شکل(۱-۲۳): تقویت‌کننده دو طبقه ۲۷
شکل(۱-۲٤): ساختار سویچینگ *MDAC* ۲۸
شکل(۱-۲۵): مشخصه انتقال *MDAC* ۲۸
شکل(۱-۲٦): ساختار سویچینگ مدار *S/H* ۲۹
شکل(۱-۲۷): مدار تولید مقادیر رفرنس ۲۹
شکل(۱-۲۸): ساختار سویچینگ مقایسه‌کننده ۲۹
شکل(۱-۲۹): مدار مقایسه‌کننده ۳۰
شکل(۱-۳۰): مدار تولید کلاک به همراه کلاکهای ایجاد شده ۳۰
شکل(۱-۳۱): ساختار کلی این *ADC* ۳۱
شکل(۱-۳۲): طبقه‌های اول و دوم ۳۲
شکل(۱-۳۳): شبکه نمونه‌برداری از سیگنال ورودی برای طبقه اول ۳۳
شکل(۱-۳٤): دیاگرام زمانی و ساختار طبقات اول و دوم در هر فاز ۳٤
شکل(۱-۳۵): طبقات *Pipeline* در حالات اشتراک وعدم اشتراک خازن ۳۵
شکل(۱-۳٦): مدار تقویت‌کننده با g_m متغیر ۳٦

شکل(۱-۳۷): تغییرات گین حلقه با تغییر g_m و بدون تغییر g_m.....۳۶

شکل(۱-۳۸): مدار فیدبک مد مشترک ۳۷

شکل(۱-۳۹): مقایسه‌گر دینامیکی به همراه دیاگرام زمانی ۳۷

شکل(۲-۱): یک طبقه ۱/۵ بیتی ۴۱

شکل(۲-۲): ساختار کلی *ADC* ۱۲ بیتی با بلوکهای ۱/۵ بیتی ۴۲

شکل(۲-۳): ساختار فلیپ-فلاپهای استفاده شده ۴۲

شکل(۲-٤): نحوه ایجاد تأخیر بین خروجی‌ها با استفاده از زوج فلپ-فلاپها ۴۳

شکل(۲-۵): بلوکهای جمع‌کننده که بیتهای دیجیتال خروجی را تولید می‌کنند.....٤٤

شکل(۲-٦): بلوکهای *RAM* برای ذخیره بیتهای خروجی ٤٤

شکل(۲-۷): ورودی *Ramp*.....٤٥

شکل(۲-۸): خروجی *DAC* که به شکل *Ramp* می‌باشد و درستی عملکرد *ADC* را تایید می‌کند ٤٦

شکل(۲-۹): بلوک یک طبقه ۲/۵ بیتی ٤٦

شکل(۲-۱۰): ساختار کلی *ADC* ۱۲ بیتی با بلوکهای ۲/۵ بیتی ٤٧

شکل(۲-۱۱): فلیپ-فلاپهای سه‌تایی برای بخش تأخیر ٤٨

شکل(۲-۱۲): نحوه ایجاد تأخیر بین خروجی‌ها با استفاده از فلپ-فلاپهای سه‌تایی ٤٨

شکل(۲-۱۳): بلوکهای جمع‌کننده که بیتهای دیجیتال خروجی را تولید می‌کنند ٤٩

شکل(۲-۱٤): بلوکهای *RAM* برای ذخیره بیتهای خروجی ٤٩

شکل(۲-۱۵): ورودی سینوسی برای *ADC* با بلوکهای ۲/۵ بیتی در حالت $V_{ref}=1V$ ۵۰

شکل(۲-۱٦): خروجی *ADC* با بلوکهای ۲/۵ بیتی در حالت $V_{ref}=1V$ ۵۰

شکل(۲-۱۷): خروجی *DAC* برای *ADC* بلوکهای ۲/۵ بیتی در حالت $V_{ref}=1V$ ۵۱

شکل(۲-۱۸): سوئیچ استفاده شده در *Track and Hold* ۵۳

شکل(۲-۱۹): تغییرات ولتاژ گیت-سورس ترانزیستور *MNB2* ۵٤

شکل(۲-۲۰): مدار *Track and Hold* ۵۵

شکل(۲-۲۱): نمودار *FFT* سیگنال خروجی از *Track and Hold* ۵۵

شکل(۲-۲۲): ورودی و خروجی *Track and Hold* ۵٦

شکل(۲-۲۳): مدار مقایسه‌کننده ۵۷

شکل(۲-۲٤):ورودی داده شده به مقایسه‌کننده و خروجی حاصل از آن ۵۸

شکل(۲-۲۵): مقادیر سطحهای مقایسه‌کننده و بیتهای خروجی متناظر در *SubADC* ۱/۵ بیتی ۵۸

شکل(۲-۲٦): ساختار کلی *SubADC* ۱/۵ بیتی ۵۹

شکل(۲-۲۷): ورودی اعمال شده به *SubADC* و خروجی متناظر با آن ٦۰

شکل(۲-۲۸): مدار *OTA* ٦۱

شکل(۲-۲۹): نمودار گین و فاز *OTA* ٦۲

شکل(۲-۳۰): زمان نشست *OTA* ٦۲

شکل(۲-۳۱): ساختار *MDAC* ۱/۵ بیتی ٦۳

شکل(۲-۳۲): سیگنالهای ورودی و خروجی *MDAC* ٦٤

شکل(۲-۳۳): مدار فلیپ-فلاپ *D* حساس به لبه بالارونده ٦۵

شکل(۲-۳٤): ورودی و خروجی فلیپ-فلاپ نوع *D* ٦٦

شکل(۲-۳۵): مدار جمع‌کننده ٦۷

شکل(۲-۳٦): ورودی و خروجی جمع‌کننده ٦٧

شکل(۲-۳۷): بلوک نهایی *ADC* ٦٨

شکل(۲-۳۸): یک نمونه از سیگنالهای تاخیر یافته توسط مدار تاخیر ٦٨

شکل(۲-۳۹): ساختار سوئیچ‌های ورودی برای ٤ سیگنال تفاضلی مختلف ورودی ٦٩

شکل(۲-٤۰): نمودار *FFT* سیگنال خروجی ۷۰

شکل(۲-٤۱): مدار *DAC* ایده‌آل ۷۱

شکل(۲-٤۲): سیگنال خروجی حاصل شده از *DAC* به همراه سیگنال ورودی سینوسی ۷۲

فهرست جداول

جدول(۱-۱): مقایسه چند مبدل آنالوگ به دیجیتال *Pipeline* ۳۸

جدول(۲-۱): مشخصات مدار *Track and Hold* ٥٦

جدول(۲-۲): مشخصات حاصل شده از *ADC* ۷۰

جدول(۲-۳): مقایسه کار انجام شده با کارهای قبلی ۷۲

فهرست اختصارات

عبارت کامل	عنوان اختصار
مبدل آنالوگ به دیجیتال	*ADC*
غیر خطیت انتگرالی	*INL*
غیر خطیت تفاضلی	*DNL*
نسبت سیگنال به نویز	*SNR*
با ارزشترین بیت	*MSB*
کم ارزشترین بیت	*LSB*
اعوجاج هارمونیک کل	*THD*
نسبت نمونه‌برداری بالا	*OSR*
نسبت سیگنال به نویز و اعوجاج	*SNDR*
تعداد بیت‌های مفید	*ENOB*
ضرب‌کننده مبدل دیجیتال به آنالوگ	*MDAC*
نمونه‌بردار و نگهدار	*S/H*

مقدمه

با توجه به پیشرفت‌های صورت گرفته در زمینه پزشکی محققان به این نتیجه دست یافته‌اند که با استفاده از بررسی سیگنال‌های عصبی می‌توان بروز اکثر بیماری‌ها را تشخیص داد و یا در درمان آن‌ها اقدام نمود. از طرفی در ۱۰ سال گذشته با پیشرفت چشم‌گیر در ساخت سیستم‌های میکروالکترومکانیکی(*MEMS*[1])، این فرصت پیش آمده که دریافت سیگنال‌های عصبی از درون سیستم عصبی موجودات زنده و در اصل بخشی از مغز آن‌ها صورت گیرد. بنابراین حرکت به سوی دریافت سیگنال‌های عصبی با نویز کم و بطور همزمان، رشد سریع پیدا نموده است. از آن‌جا که سیگنال‌های عصبی به‌صورت آنالوگ بوده و در پردازش این سیگنال‌ها شکل دیجیتال این سیگنال‌ها بیشتر مورد استفاده قرار می‌گیرد، ضروت طراحی مبدل‌های آنالوگ به دیجیتال در کاربردهای پزشکی نیز احساس می‌شود. از این‌رو با توجه به کاربردهای فراوان *ADC*[2]، در این پایان‌نامه هدف طراحی یک مبدل آنالوگ به دیجیتال *Pipeline* کم توان با سرعت کافی در تکنولوژی ۹۰ نانومتر می‌باشد که توانایی دریافت سیگنال از تعداد کانال‌های زیادی (بیش از ۱۰۰ کانال) داشته باشد. همچنین از آنجا که سیستم‌های قابل کاشت در بدن موجودات زنده (*Implantable*) بسیار کوچک می‌باشند مدار طراحی شده از نظر فضای اشغالی در حد امکان کوچک و توان تلفاتی کمی (کمتر از ۱۰ میلی وات) دارد. این مبدل با استفاده از روش *Time Division Multiplexing (TDM)* برای چندین کانال مورد استفاده قرار می‌گیرد.

---

[1] *Micro Electro Mechanical Systems*
[2] *Analog to Digital Converter*

فصل اول

بررسی منابع

۱-۱ مقدمه

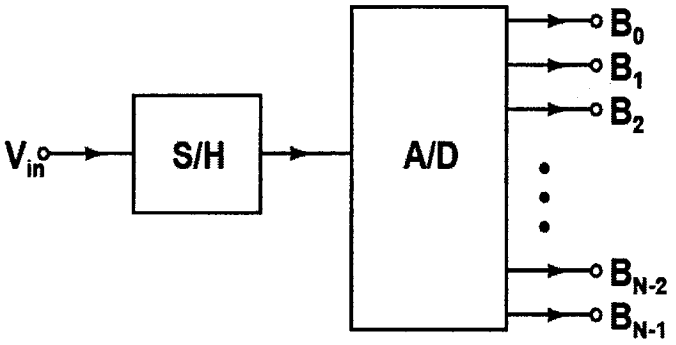
در بابِ اهمیت مبدل‌های آنالوگ به دیجیتال همین بس که سیگنال‌هایی که بطور طبیعی ایجاد می‌شوند، حداقل در مقیاس ماکروسکوپیک، آنالوگ هستند و بیشتر این سیگنال‌ها باید سرانجام در حوزه دیجیتال پردازش شوند. مبدل‌های آنالوگ به دیجیتال ساختارهای مختلفی دارند که هرکدام ویژگی‌های خاص خود را دارا می‌باشند و براساس نیاز و مشخصات مورد نظر، از این ساختارها استفاده می‌شود.

مبدل آنالوگ به دیجیتال عمل تبدیل سیگنال آنالوگ به سیگنال دیجیتال را در زمانهای گسسته انجام می‌دهد. با توجه به تئوری نمونه‌برداری، باید فرکانس نمونه‌برداری، بیش از دو برابر فرکانس سیگنال ورودی باشد تا بتوان از روی نمونه‌های برداشته شده، عمل بازسازی سیگنال را انجام داد. به همین دلیل مبدلهای با نرخ نایکوییست درنصف فرکانس کاری خود می‌توانند عمل تبدیل را انجام دهند و پتانسیل بالایی برای کار در پهنای باند وسیع دارند و می‌توانند در سیستم‌های بدون‌سیم باپهنای باند وسیع مورد استفاده قرار گیرند.

در این فصل پارامترهای عملکرد مبدل آنالوگ به دیجیتال توصیف شده و تعدادی از ساختارهای متداول در مبدل‌های آنالوگ به دیجیتال بررسی می‌شود. در انتها مبدل آنالوگ به دیجیتال ***Pipeline*** با جزئیات بیشتری بررسی شده، مختصری از بلوک‌های داخلی آن شرح داده می‌شود.

۱-۲ مبدل ایده‌آل

مبدل آنالوگ به دیجیتال عمل تبدیل دامنه آنالوگ را به تعدادی دامنه گسسته دیجیتال انجام می‌دهد. یک نمونه اولیه از این نوع مبدلها در شکل (۱-۱) مشاهده می‌گردد. دراین شکل، یک بلوک نمونه برداری نیز وجود دارد که از سیگنال ورودی نمونه برداری می‌کند و در طول زمان تبدیل، این ورودی راحفظ می‌نماید و مانع از دست رفتن اطلاعات ورودی می‌گردد[۱].



شکل(۱-۱): بلوک دیاگرام کلی یک مبدل آنالوگ به دیجیتال

عمل تبدیل توسط رابطه ریاضی زیر صورت می‌گیرد[۱]:

$$\frac{V_{in}}{R_{ref}} = D_{out} + e_q = \sum_{m=0}^{N-1} B_m 2^m + e_q \qquad (۱-۱)$$

در رابطه بالا R_{ref} نشان دهنده یک مقدار رفرنس مانند ولتاژ یا جریان یا شارالکتریکی می‌باشد. B_{N-1} بیانگر بیت باارزش بالا(MSB[1]) ، B_0 بیت باارزش پایین(LSB[2]) و e_q خطای مبدل می‌باشد. و در رابطه (۱-۲)، D_{out} سیگنال دیجیتال کوانتیزه شده می‌باشد[۱].

$$D_{out} = \sum_{m=0}^{N-1} B_m 2^m \qquad (۱-۲)$$

---

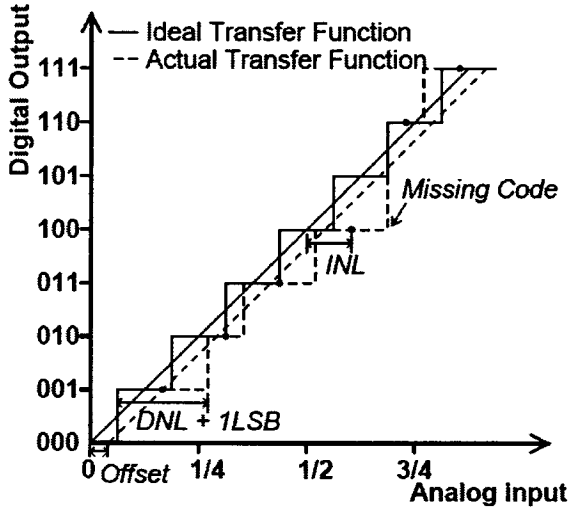
[1] *Most Significant Bit*
[2] *Least Significant Bit*

۱-۳ خصوصیات مبدل آنالوگ به دیجیتال

برای بررسی دقیق و برای ورود به بحث مبدل آنالوگ به دیجیتال نیاز به درک کامل خصوصیات مبدل آنالوگ به دیجیتال داریم. خصوصیات استاتیکی به طور گسترده‌ای شناخته شده‌اند اما مشخصات دینامیکی دید بیشتر و بهتری را در مورد عملکرد مبدل آنالوگ به دیجیتال به طراح و نیز کاربر می‌دهند. این اطلاعات بیانگر میزان خطیت و ناحیه خطی مبدل می‌باشند.

۱-۳-۱ خصوصیات استاتیکی

از مهم ترین اندازه‌گیریهای استاتیکی مبدل ADC[1] غیر خطیت انتگرالی(INL[2]) و غیرخطیت دیفرانسیلی (DNL[3]) می‌باشد. این فاکتورها عموماً نشان‌دهنده دقت ADC، خطاهای کوانتیزاسیون، دریفت کوتاه مدت، آفست و نویز می‌باشند. نمونه‌ای از این مشخصات برای یک مبدل سه بیتی در شکل (۱-۲) نشان داده شده است[۱].



شکل(۱-۲): تابع انتقال یک مبدل آنالوگ به دیجیتال ۳ بیت

[1] *Analog to Digital Converter*
[2] *Integral Nonlinearity*
[3] *Differential Nonlinearity*